

## MOS 가변저항을 이용한 로렌츠 회로의 PSPICE 해석

지성현<sup>1</sup>, 김부강<sup>2</sup>, 남상국<sup>2</sup>, 응우웬 반 하<sup>2</sup>, 박용수<sup>3</sup>, 송한정<sup>1\*</sup>  
<sup>1</sup>인제대학교 나노공학부 <sup>2</sup>인제대학교 나노융합공학과, <sup>3</sup>충청대학교 전기전자학부

### PSPICE analysis of the Lorenz circuit using the MOS resistor

Sung-Hyun Ji<sup>1</sup>, Boo-Kang Kim<sup>2</sup>, Sang-Guk Nam<sup>2</sup>, Van Ha Nguyen<sup>2</sup>,  
Yong Su Park<sup>3</sup>, Han Jung Song<sup>1\*</sup>

<sup>1</sup>Department of Nano Engineering, Inje University

<sup>2</sup>Department of Nanoscience and Engineering, Inje University

<sup>3</sup>Department of Faculty Electrical Electronic Engineering, Chung Cheong University

**요약** 논문에서는 공학적 응용을 위한 로렌츠 카오스 회로를 연산증폭기, 곱셈기 및 MOS 가변저항 등을 이용하여 전자회로로 구현하였다. PSPICE 모의실험을 통하여, MOS 저항의 전압 변화에 따라, 로렌츠 회로가 주기상태, 카오스 상태로 변하는 것을 시간과형, 주파수 특성 및 위상특성 등을 통하여 보였다. 제안하는 회로를, 하드웨어로 구현하여 MOS 저항의 전압변화에 따라 로렌츠 회로의 카오스 다이내믹스가 제어됨을 확인하였다

**Abstract** In this paper, chaotic circuit of the voltage controlled Lorenz system for engineering applications has been designed and implemented in an electronic circuit. The proposed circuit consists of MOS variable resistor, multipliers, capacitors, fixed resistors and operational amplifiers. The circuit was analysed by PSPICE program. PSPICE simulation results show that chaotic dynamics of the circuit can be controlled by the MOS variable resistor through time series analysis, frequency analysis and phase diagrams. Also, we implemented the proposed circuit in an electronic hardware system with discrete elements. Measured results of the circuit showed controllability of the circuit using the MOS resistor.

**Key Words** : Chaotic circuit, Lorenz circuit, MOS resistor, Multiplier, Op-amp, PSPICE.

### 1. 서론

카오스 현상에 대한 관심이 집중되면서 이에 대한 많은 연구가 진행되고 있다[1]. 카오스 현상은 '어떤 동적 시스템에서 외부 입력의 작은 섭동이 비선형적 되먹임 과정을 통하여 예측 불가능한 무작위한 특성을 나타내는 정상상태 응답'으로 정의 할 수 있다. 1975년 수리생물학자 R. May가 생물의 개체 수 변동에 대한 수학적 모델을

연구하는 과정에서 카오스 해를 발견한 것을 계기로[2] 이러한 카오스 현상을 이해하기 위한 많은 노력들이 지속적으로 경주되어 왔다 [3]. 카오스 현상을 이해 할 수 있는 대표적인 것으로 로렌츠 회로와 추아회로가 있다 [4-6]. 추아회로는 저항, 커패시터, 인덕터 및 비선형 저항 등으로 이루어지며, 연속 카오스 신호를 볼 수 있는 대표적인 전자회로이다.[7].

로렌츠 회로는 로렌츠 방정식을 구현한 전자회로로,

본 연구는 IDEC의 EDA Tool 또는 MPW 에서 지원 및 2014년도 정부(교육부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행되었으며, (2011-0011698) 2014년 교육부와 한국연구재단의 지역혁신창의인력양성사업의 지원을 받아 수행된 연구임 (NRF-2014H1C1A1066686)

\*Corresponding Author : Han Jung Song (Inje Univ.)

Tel: +82-55-320-3873 email: hjsong@inje.ac.kr

Received June 19, 2014

Revised (1st January 15, 2015, 2nd February 6, 2015)

Accepted February 12, 2015

기상학에서 공기의 흐름들을 수학적으로 모델링한 것으로서 3개의 미분 방정식 형태로 표현된다[8]. 이러한 로렌츠 회로는 카오스 현상을 응용하려는 연구에서 많은 관심을 갖고 연구되고 있다. 대표적으로 이러한 로렌츠 방정식을 추가회로와 같이 전자회로로 설계하고자 하는 여러 시도가 있어 왔다. 그러나 주로 로렌츠 미분방정식에 대한 MATLAB 프로그램을 사용한 해석 방법이 주를 이루었다. 한편, 회로 구현을 위한 시도에 있어서는, 대부분, 추가회로와 같이 저항, 커패시터, 연산증폭기를 사용하며, 두 상태전압간의 곱셈을 위한 멀티플라이어 곱셈기가 사용된다. 그러나 아직까지 카오스 응용을 위한 제어 가능한 로렌츠 회로에 대한 연구는 미진한 편이다. 연산증폭기와 고정저항 등을 이용한 부분적 연구 성과가 몇 개 있을 뿐이다 [9].

본 논문에서는, 종래의 연구결과를 토대로 하여, 연산증폭기와 곱셈기 및 MOS 가변저항을 이용하여 전압 제어가 가능한 로렌츠 회로를 제안하고, 이에 대한 PSPICE 회로 해석을 실시한다. 제안된 회로에 대하여, 하드웨어로 구현하여 측정을 시도한다. II장에서는 전압 제어 방식의 로렌츠 회로를 제안한다. III장에서 제안하는 회로의 PSPICE 해석을 실시하고 IV 장에서는 하드웨어로 구현한 로렌츠 회로의 측정 결과를 언급한다. 마지막으로 V장에서 결론을 맺는다.

## 2. 전압제어 로렌츠 회로

카오스 특성을 나타내는 로렌츠 방정식은 아래와 같은 3차원 상 미분 방정식으로 표현된다[10].

$$\begin{aligned} \frac{dX}{dt} &= \sigma(y - x) \\ \frac{dY}{dt} &= x(\rho - z) - y \\ \frac{dZ}{dt} &= xy - \beta z \end{aligned} \quad (1)$$

여기서 X, Y, Z는 계수이고  $\sigma, \rho, \beta$ 는 매개변수이다. 식 (1)은 XY, XZ의 곱의 항이 있는 비선형 시스템이다. 위 식을 통해서 적절한  $\sigma, \rho, \beta$  조건하에서 X, Y, Z의 3차원 카오스 신호 생성이 가능하다. 카오스 신호생성을

위한 일반적인 매개 변수 값은  $\sigma=10, \rho=30, \beta=\frac{8}{3}$ 이다.

로렌츠 시스템의 전자회로 설계를 위하여 로렌츠 방정식의 매개변수 규모화가 필요하다.

최종적으로 규모화 된 매개변수는 아래 식과 같다.

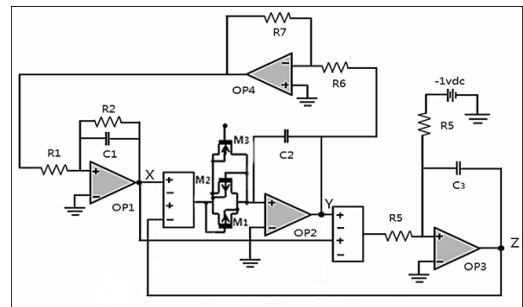
$$x = \frac{X}{\sqrt{aR}}, y = \frac{Y}{\sqrt{aR}}, z = \frac{Z}{\sqrt{aR}} \quad (2)$$

식에서 a는 선택되어야 할 규모 인자 파라미터이다.

식 (2)를 적용하고, 실제 회로 설계를 위하여  $a = 1/3$ 로 설정하면, 로렌츠 시스템의 하드웨어 설계를 위한 최종적인 상 미분 방정식은 아래와 같이 된다.

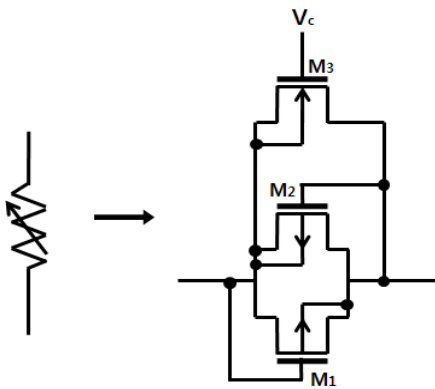
$$\begin{aligned} \frac{dx}{dt} &= -\sigma x - \sigma y \\ \frac{dy}{dt} &= \frac{\rho}{3}(3 - z)x - y \\ \frac{dz}{dt} &= -\beta z + xy \end{aligned} \quad (3)$$

식 (3)을 연산증폭기와 각종 저항, 커패시터 및 곱셈기를 이용하여 전자회로로 구현하면 그림 1과 같다.



[Fig. 1] Proposed Voltage controlled Lorenz circuit using MOS variable resistor

그림 1에서, 4개의 연산증폭기가 사용되고, 다수의 고정저항과 커패시터, 2개의 아날로그 멀티플라이어 곱셈기가 사용된다. 로렌츠 회로의 제어성을 위하여, 제안하는 그림 1의 회로에서, 가변저항으로 MOS 트랜지스터를 사용하고, MOS 트랜지스터의 게이트 전압  $V_c$ 를 통하여 전압제어가 가능하도록 하였다.



[Fig. 2] MOS based variable resistor with control voltage ( $V_c$ )

그림 2에 MOS 가변저항을 나타내었다. 그림 에서 보듯이, MOS 가변저항은 2개의 NMOS와 1개의 PMOS가 병렬연결 된 형태로 이루어진다. PMOS의 게이트 전압을 입력 전압으로 하여 로렌츠회로의 특성을 제어할 수 있도록 하였다. 본 연구에서는 이 MOS 가변저항의 특성을 이용하여 제어가능한 로렌츠 회로를 구성하였다

### 3. SPICE 회로해석

본 논문에서 제안한 그림 1의 전압제어 방식의 로렌츠 회로에 대하여 PSPICE 프로그램을 사용하여 회로해석을 실시하였다. 2 장에서 언급한 바와 같이 제안하는 로렌츠 회로는 연산증폭기 (Op-amp), 저항, MOS 가변저항, 곱셈기, 커패시터 등으로 이루어진다. 로렌츠 회로의 회로해석을 위한 전자 부품 리스트는 아래의 표 1에 나타내었다.

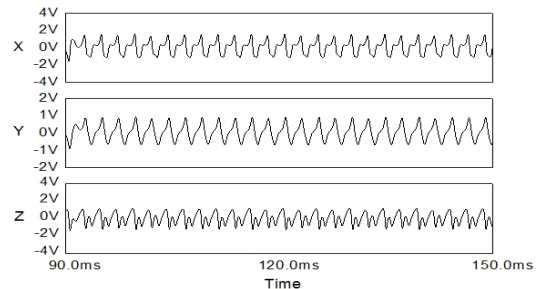
표 1에서 보이듯이, 저항은 표준 고정 저항들을 사용하였으며, 커패시터 역시 표준 커패시터를 사용하였다. 연산증폭기는 741을, 곱셈기로 사용되는 멀티플라이어는 AD633 부품을 이용하였다. 전압제어 방식의 가변저항은 3 종류의 MOS 트랜지스터, IRF9110과 IRF520 부품을 사용하였다.

본 논문에서는 로렌츠 카오스 회로의 주기 및 카오스 다이내믹스 분석을 위하여, MOS 가변저항의 변화에 따른 특성변화를 보고자 하였다. 노드 X와 Y 사이에 있는 MOS 가변저항의 제어전압  $V_c$ 에 여러 전압을 인가하면서 특성변화를 관찰하였다.

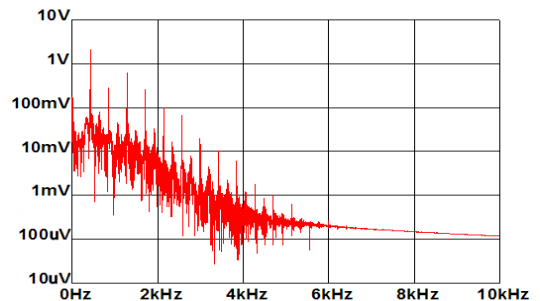
[Table 1] Circuit components list for the Lorenz circuit

Part name	Value & model name
Fixed resistor	$R1 = R2 = R5 = 400 \text{ k}\Omega$
	$R3 = R6 = R7 = 100 \text{ k}\Omega$
	$R8 = R9 = R10 = 20 \text{ k}\Omega$
	$R4 = 10 \text{ k}\Omega$
Capacitor	$C1 = C2 = C3 = 1\text{nF}$
MOS transistor	$M1= M2 = \text{IRF9110}$ $M3= \text{IRF520,}$
Op amp	uA741
Multiplier	AD633

그림 3은 MOS 가변전압  $V_c = 1.6 \text{ V}$  일 때, 각 노드 상태에 나타난 시간 파형의 모의실험 결과이다. 그림 3(a)에서 과도적 상태 구간을 제외하고, 정상상태로 나타나는 시간 구간  $90 \text{ ms} \sim 150 \text{ ms}$ 의  $60 \text{ ms}$  구간에 대하여 분석하였다. 상태전압 X, Y, Z 전압은 각각,  $1.8 \text{ V}$ ,  $1.0 \text{ V}$ ,  $1.5 \text{ V}$ 의 피크 값 이내에서 주기적 특성을 나타낸다. 그림 3(b)는  $10 \text{ kHz}$  이내에서의 상태전압 Y에 대한 주파수 해석 결과를 나타낸다. 그림에서 보이듯이,  $0.46 \text{ kHz}$  에서 1차 피크,  $0.83 \text{ kHz}$  에서 2차 피크 등 주기적 패턴의 특징을 보인다.



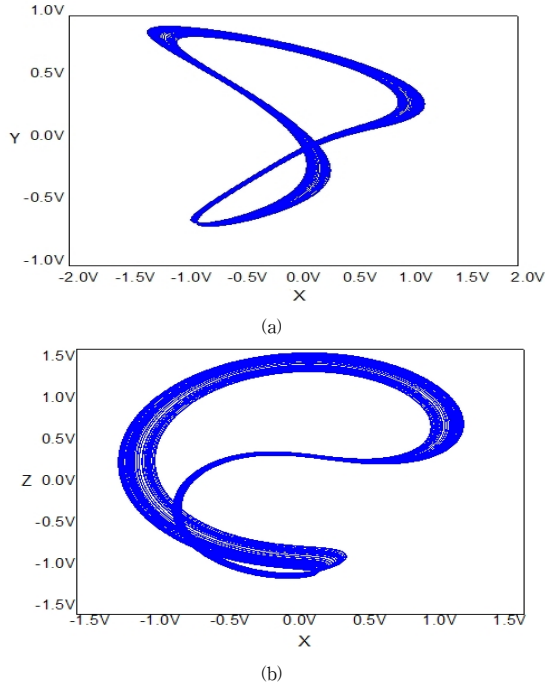
(a)



(b)

[Fig. 3] Simulated results of the Lorenz circuit in the control voltage of  $V_c = 1.6 \text{ V}$  (periodic state) (a) time waveforms (states X, Y, Z) (b) frequency spectra (state Y)

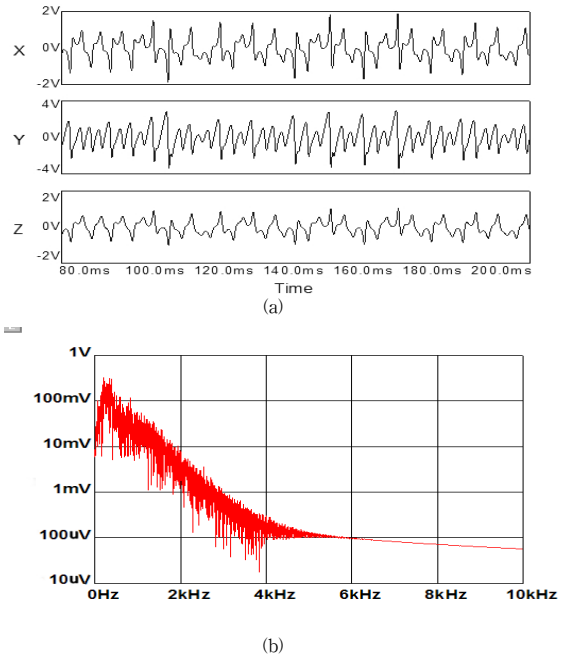
그림 4(a), (b)은 제어전압  $V_c = 1.6$  V일 때의 2차원 위상 어트랙터 X-Y, X-Z에 대한 특성의 모의실험 결과이다. 이 경우 그림 3의 시간과 주파수 특성에서 파악한 바와 같이, 모두 주기적 패턴을 그리는 것을 확인 할 수 있다.



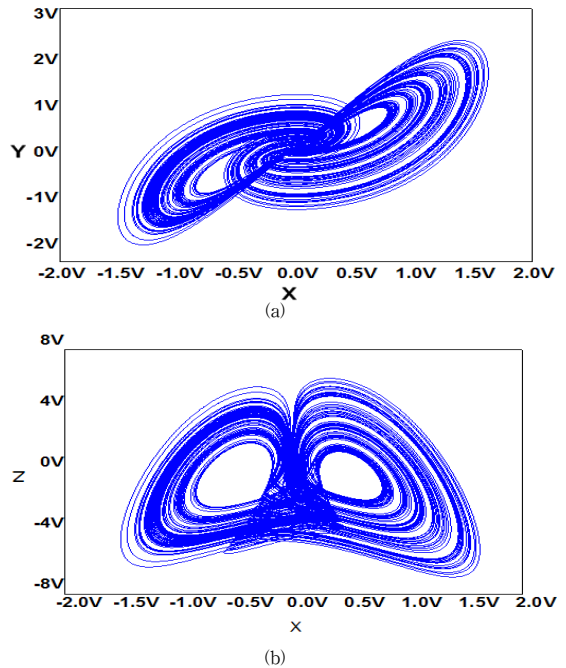
[Fig. 4] Simulated periodic phase attractors of the Lorenz ( $V_c = 1.6$  V)  
(a) phase attractor (X-Y) (b) phase attractor (X-Z)

그림 5은 MOS 가변전압  $V_c = 2.9$  V 일 때, 각 노드 상태에 나타난 시간 파형의 모의실험 결과이다. 그림 5(a)에서 과도적 상태 구간을 제외하고, 정상상태로 나타나는 시간 구간 80 ms ~ 200 ms의 120 ms 구간에 대하여 분석하였다. 상태전압 X, Y, Z 전압은 각각, 2.0 V, 3.8 V, 1.2 V의 피크 값 이내에서 지속적으로 불규칙한 특성의 카오스 신호가 생성됨을 나타낸다. 그림 5(b)는 10 kHz 이내에서의 상태전압 Y에 대한 주파수 해석 결과를 나타낸다. 그림에서 보이듯이, 피크 패턴 없이, 5.5 kHz 이내에서 연속적인 주파수 분포를 보이는 전형적인 카오스 신호의 특성을 나타낸다.

그림 6(a), (b)은 제어전압  $V_c = 2.9$  V일 때의 2차원 위상 어트랙터 X-Y, X-Z에 대한 특성의 모의실험 결과이다. 이 경우 그림 5의 시간과 주파수 특성에서 파악한 바와 같이, 모두 카오스 패턴을 그리는 것을 확인 할 수 있다.



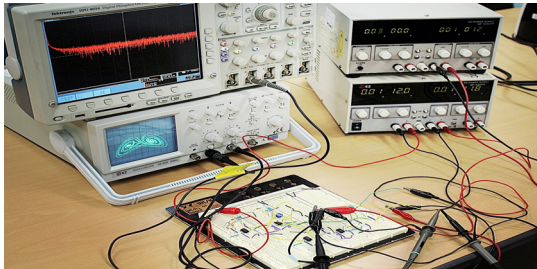
[Fig. 5] Simulated results of the Lorenz circuit in the control voltage of  $V_c = 2.9$  V (chaotic state)  
(a) time waveforms (states X, Y, Z) (b) frequency spectra (state Y)



[Fig. 6] Simulated chaotic phase attractors of the Lorenz ( $V_c = 2.9$  V)  
(a) phase attractor (X-Y) (b) phase attractor (X-Z)

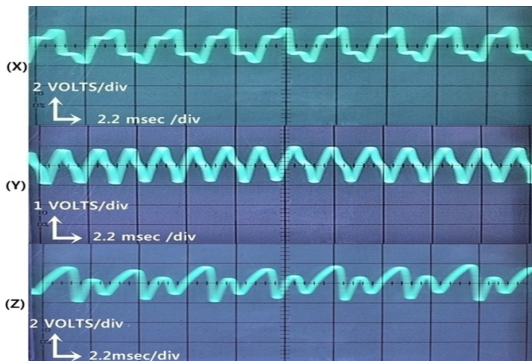
#### 4. 하드웨어 구현 및 측정

본 논문에서는 제안한, 전압제어 방식의 로렌츠 카오스 회로를 하드웨어로 구현하였다.



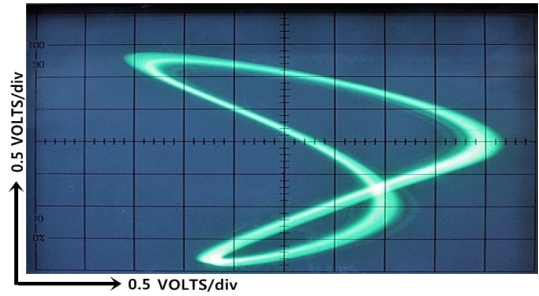
[Fig. 7] Implemented hardware of the Lorenz circuit for measurement

그림 7은 구현된 전압제어 방식의 로렌츠 회로의 하드웨어이다. 2 장에서 언급한 바와 같이 제안하는 로렌츠 회로는 연산증폭기 (Op-amp), 각종 고정저항, 커패시터, 곱셈기 및 MOS 가변저항을 사용하여 구현 하였다. 그림 8은 MOS 가변저항의 제어전압  $V_c = 1.6$  V로 했을 때의 시간과형 측정결과이다. 그림 8에서 나타난 바와 같이, 측정된 상태전압 X, Y, Z 출력 파형은 주기상태로 나타난다. 이는 그림 3(a)의 모의실험결과와 일치한다.

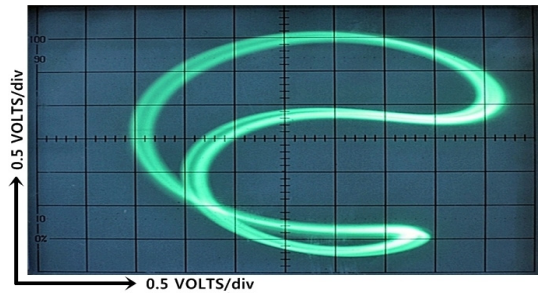


[Fig. 8] Measured periodic time waveforms of the states of the Lorenz circuit ( $V_c = 1.6$  V)

그림 9(a),(b)는  $V_c = 1.6$  V일 때의 2차원 위상 어트랙터 특성의 측정결과이다. 이 경우, 역시, 그림 4(a),(b)에서의 모의실험 결과와 동일한 패턴을 보이며, 주기적 상태로 발생하는 것을 확인 할 수 있다.



(a)

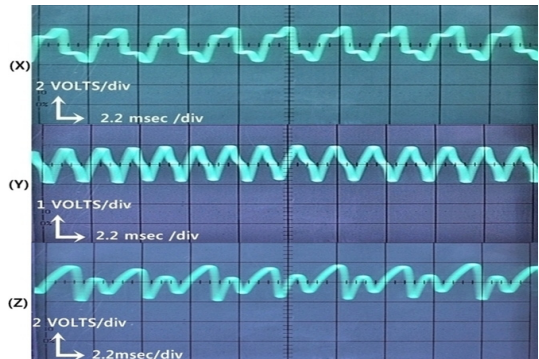


(b)

[Fig. 9] Measured periodic phase attractors of the Lorenz ( $V_c = 1.6$  V)

(a) phase attractor (X-Y) (b) phase attractor (X-Z)

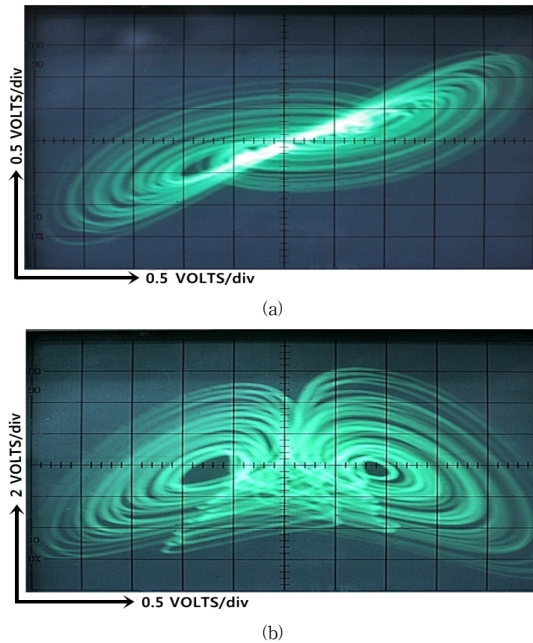
그림 10은 MOS 가변저항의 제어전압  $V_c = 2.9$  V로 했을 때의 시간과형이다. 그림 10에서 나타난 바와 같이, 측정된 상태전압 X, Y, Z 출력 파형은 카오스 상태로 나타남을 알 수 있다. 이는 그림 5(a)의 PSPICE 모의실험 결과와 일치한다.



[Fig. 10] Measured chaotic time waveforms of the states of the Lorenz circuit ( $V_c = 2.9$  V)

그림 11(a),(b)는  $V_c = 2.9$  V일 때의 2차원 위상 어트랙터 특성의 측정결과이다. 이 경우, 그림 6(a),(b)의 모의실험

험 결과와 같은 패턴을 보이며, 나비 모양의 카오스 신호 발생을 확인할 수 있다.



[Fig. 11] Measured chaotic phase attractors of the Lorenz ( $V_c = 2.9$  V)  
(a) phase attractor (X-Y) (b) phase attractor (X-Z)

## 5. 결론

로렌츠 방정식으로 표현되는 카오스 시스템을 연산증폭기(Op-amp), 고정 저항, 커패시터 및 곱셈기를 이용하여, MOS 가변저항에 따라 제어가 가능하도록 설계하였다. 설계한 로렌츠 카오스 회로에 대하여 PSPICE 시뮬레이터를 사용하여 시간과형, 위상특성 등 여러 가지 카오스 특성을 분석하였다. 또한 카오스 특성을 얻기 위한 MOS 가변저항 등 최적화 된 회로 파라미터를 구하였다. 하드웨어로 구현된 회로에 대하여, 각 MOS 가변저항 값의 변화에 따른 시간과형 및 위상 어트랙터를 측정하였고 모의실험결과와 일치함을 보였다. 본 연구에서 제안된 전압제어 방식의 로렌츠 카오스 회로는 향후, 카오스 메모리, 카오스 통신 등의 각종 응용연구에 유용하게 사용될 것으로 사료된다.

## References

- [1] T. S. Parker and L. O. Chua, "Chaos: A Tutorial for Engineers" Proc. IEEE vol. 75, no. 8, pp. 982-1008. 1987. DOI: <http://dx.doi.org/10.1109/PROC.1987.13845>
- [2] H. S. Son and H. J. Song, "Active Filter-based Tunable Chua's Circuit with Voltage Controllability", vol. 64 pp. 1040-1046, 2014.
- [3] Francis C. Moon, *Chaotic Vibrations : An Introduction for Applied Scientists and Engineers*, John Wiley & SONS, 1992.
- [4] R. Tokunaga, M. Komuro, T. Matsumoto, and L. O. Chua, "Lorenz attractor from an electrical circuit with uncoupled continuous piecewise linear resistor," *Int. J. Circ Theory Appl.* 17(1), 71-85 (1989). DOI: <http://dx.doi.org/10.1002/cta.4490170108>
- [5] G. O. Zhong and F. Ayrom, "Experimental confirmation of chaos from Chua's circuit", *Int. J. Circuit Theory and Applications*, vol. 13, no. 1, pp. 93-98, 1985. DOI: <http://dx.doi.org/10.1002/cta.4490130109>
- [6] L. Kocarev, K. S. Halle, K. Eckert and L. O. Chua, "Experimental Demonstration of Secure Communication via Chaotic Synchronization" *Int. J. Bifurcation and Chaos*, vol. 2, no. 3, pp. 709-713, 1992. DOI: <http://dx.doi.org/10.1142/S0218127492000823>
- [7] Jonathan N. Blakely, Michael B. Eskridge, and Ned J. Corron, "High-frequency chaotic Lorenz circuit," *Proc IEEE Southeast Con 2008*, 69-74 (2008). DOI: <http://dx.doi.org/10.1109/SECON.2008.4494258>
- [8] K. M. Cuomo and A. V. Oppenheim, "Synchronization of Lorenz-based chaotic circuits with applications to communications", *IEEE Trans. Circuits Syst. II* 40(10), 626-633 (1993). DOI: <http://dx.doi.org/10.1109/82.246163>
- [9] I. Pehlivan and Y. Uyaroglu, "Simplified chaotic diffusionless Lorenz attractor and its application to secure communication systems", *IEEE Commun. Vol. 1*, NO. 5. October 2007 DOI: <http://dx.doi.org/10.1049/iet-com:20070131>
- [10] Jonathan N. Blakely, Michael B. Eskridge, and Ned J. Corron. "A simple Lorenz circuit and its radio frequency implementation", *Chaos* 17(2), 023112(2007). DOI: <http://dx.doi.org/10.1063/1.2723641>

지 성 현(Sung-hyun Ji)

[준회원]



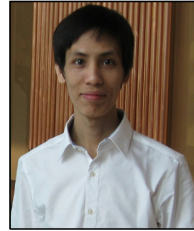
- 2008년 3월 ~ 현재 : 인제대학교 나노공학부 재학 중

<관심분야>

반도체, 회로설계, 소자

응우웬 반 하(Van Ha Nguyen)

[준회원]



- 2012년 9월 ~ 현재 : 인제대학교 나노융합공학과 석사 재학중

<관심분야>

반도체, 회로설계, PMIC

김 부 강(Boo-Kang Kim)

[준회원]



- 2007년 3월 ~ 2014년 2월 : 인제대학교 나노공학부 졸업
- 2014년 3월 ~ 현재 : 인제대학교 나노융합공학과 석사 재학 중

<관심분야>

반도체, 회로설계, PMIC

박 용 수(Yong-su Park)

[정회원]



- 1986년 2월 : 경북대학교 전자공학과 (공학사)
- 1988년 2월 : 경북대학교 전자공학과 (공학석사)
- 2005년 2월 : 충북대학교 전자공학과 (공학박사)
- 1994년 3월 ~ 현재 : 충청대학교 전기전자학부 교수

<관심분야>

반도체 소자 신뢰성 및 반도체 테스트

남 상 국(Sang-guk Nam)

[준회원]



- 2007년 3월 ~ 2014년 2월 : 인제대학교 나노공학부 졸업
- 2014년 3월 ~ 현재 : 인제대학교 나노융합공학과 석사 재학 중

<관심분야>

반도체, 회로설계, 소자

송 한 정(Han-Jung Song)

[정회원]



- 1986년 2월 : 한양대학교 전자공학과 (공학사)
- 1988년 2월 : 한양대학교 전자공학과 (공학석사)
- 2000년 2월 : 한양대학교 전자공학과 (공학박사)
- 2004년 3월 ~ 현재 : 인제대학교 나노공학부 교수

<관심분야>

반도체 소자 신뢰성 및 회로설계