

유도탄 점검 장비의 신뢰성 향상을 위한 개발 방법

고상훈^{1*}, 한석주², 이계신¹, 이유상¹, 김용국¹, 박동현¹
¹LIGN Nex1 Co., Ltd. 연구소, ²국방과학연구소 제1기술연구본부

The method of development for enhancing reliability of missile assembly test set

Sang-Hoon Koh^{1*}, Seok-Choo Han², Kye-Shin Lee¹,
You-Sang Lee¹, Young-Kuk Kim¹, Dong-Hyun Park²

¹PGM Research and Development Lab, LIGNex1 Co., Ltd.

²The 1st Research and Development Institute, Agency for Defense Development

요약 유도탄 점검 중 결함이 검출되면 개발자는 고장을 식별하여 문제 조치 후 시험을 재개한다. 고장 식별을 위해 장비에서 나오는 데이터를 분석해야 하는데, 점검 환경에 따라 수신한 정보가 충분하지 않을 수 있다. 이러한 경우 개발자는 문제가 재현될 때 까지 반복 시험을 수행하던지 연계된 장비를 찾아 각 성능 점검을 수행 하여 정상 여부를 확인한다. 해당 업무가 추가되면 일정 관리에 문제가 생기고 개발비용이 상승한다. 이를 해결하기 위해 체계적인 절차로 유도탄 점검 장비를 설계하여 결함 검출률을 높여 요구 신뢰도를 만족해야 한다. 절차마다 필요한 프로세스를 설계하여 운용 중 결함검출 시 고장식별에 대한 시간을 줄일 수 있다. 하지만 결함 검출률 100%를 만족할 수 없기에 비용대비 효과를 분석 해 설계해야 한다. 본 논문은 유도탄 점검 장비의 신뢰성 향상을 위한 개발 방법과 적용 시 기대효과 및 한계점에 대한 내용을 기술한다.

Abstract A developer solves problems with isolating failures if faults are detected when inspecting missiles using the missile assembly test set (MATS) and then resumes the testing. In order to identify faults, it is necessary to analyze the data coming from the equipment, but the information received may not be sufficient, depending on the inspection environment. In this case, the developer repeats the test until the problem is reproduced or checks the performance of each piece of equipment that is related to the fault. When this task is added, schedule management becomes problematic, and development costs rise. To solve this problem, we need to design a MATS in a systematic way to increase fault coverage while satisfying the required reliability. By designing the necessary processes for each procedure, it is possible to reduce the fault identification time when a fault is detected during operations. But it is not possible to guarantee 100% fault coverage, so we provide another method by comparing costs and effects. This paper describes a development method to enhance the reliability of the missile assembly test set; it describes the expected effects when it is adapted, and describes the limitations of this method.

Keywords : MATS(Missile Assembly Test Set), Fault Detection, Failure Isolation, Fault coverage, BIT(Built In Test)

1. 서론

기술의 발전에 따라 전자장비의 성능이 향상되어 유도탄에 요구되는 성능이 증가하는 추세다[1]. 유도탄의

성능을 보장하기 위해 초기 단계에서 결함검출률 및 점검프로세스를 고려한 점검장비(이하 MATS)의 개발이 중요하다.

개발기간 동안 운용자는 MATS를 통해 유도탄 각 구

*Corresponding Author : Sang-Hoon Koh(LIGNex1 Co., Ltd.)

Tel: +82-31-8026-4189 email: sanghoon.koh@lignex1.com

Received May 9, 2018

Accepted August 3, 2018

Revised (1st May 28, 2018, 2nd June 7, 2018)

Published August 31, 2018

성품에 전원을 공급 하여 통신 및 구동 가능상태로 만든다. 점검 가능 상태가 되면 유도탄 배꼽(Umblical)을 통해 BIT 및 STATUS 점검 요청을 한다. 필요 시 MATS에 인터페이스 장비를 추가 하여 유도탄 성능점검에 필요한 물리적 환경을 제공하고 결과에 대한 정보를 획득한다. 운용자는 수신한 정보를 분석 하여 유도탄의 해당 성능에 대한 적합성 여부를 판단한다. 이렇게 MATS는 유도탄의 결함 검출을 수행하는 평가장비 이기에, MATS 자체의 고 신뢰성이 요구된다.

COTS(Commercial Off The Shelf) 장비를 이용하여 주제어콘솔을 제작하고, 해당장비 및 각 구성품 점검장비를 운용프로그램으로 합쳐 MATS가 개발된다. MATS를 통해 유도탄을 점검 중 결함이 검출되면 유도탄이 문제인지 MATS가 문제인지 구분이 필요한 상황이 발생한다. COTS 장비의 경우 제작사에서 제공하는 BIT 프로토콜을 이용하기에 운용자에게 제공되는 정보가 충분하지 않을 수 있고, 구성품 점검장비는 각 개발자가 제작하기에 MATS 운용 관점에서 필요한 모니터링 데이터 생성에 한계가 있기 때문이다. 또한, 유도탄에서 동기신호를 사용하여 점검하는 경우 유도탄과 MATS 간의 고장원인 구분에 어려움이 있다. 이로 인해 추가 업무가 발생 하고 일정관리에 리스크가 생긴다.

본 논문은 위와 같은 사항을 개선하여 MATS의 신뢰성을 향상시키기 위한 방법에 대해 기술한다.

2절에서는 MATS 개발을 위한 절차에 대해 기술하고 3절에서는 적용 결과에 대해 기술한다. 4절에서는 개발된 MATS를 통해 얻을 수 있는 기대효과와 한계점에 대해 기술한다.

2. 본론

시스템이 복잡해지고, 이에 따른 유지보수 비용이 증가하여 BIT의 역할이 중요하다. BIT에 대한 정의는 다양하나, 보편적으로 시스템의 필수 모듈을 평가하고 진단하는 시험의 집합이다. 해당 시험을 통해 운용하고자 하는 장비의 가용성을 보장한다[2].

BIT를 개발하기 위해 점검 요구사항과 완료목표를 파악하고 각 단계마다 필요한 프로세스를 호출한다. BIT 종류에는 PBIT(Power on BIT), CBIT(Continuous BIT), IBIT(Interruptive BIT) 등이 있으며 필요 시 조합하여

설계한다[3].

2.1 MATS 시스템 구성

MATS는 Fig.1과 같이 주제어콘솔과 표적모의콘솔로 구성되고, 하부로 기능별 모듈들이 장착된다. 하기 구성도에서 검은색 동그라미가 표시된 모듈들은 COTS 장비이다.

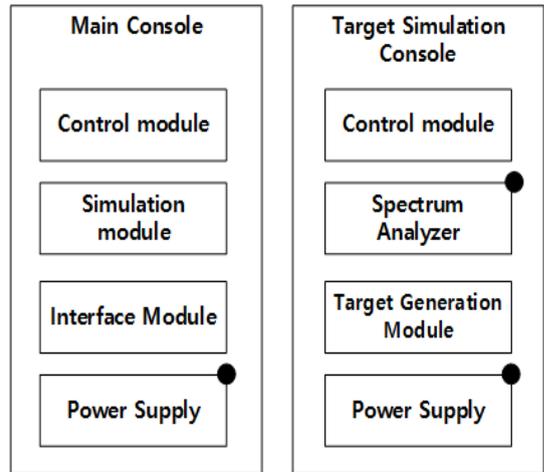


Fig. 1. Block Diagram of MATS

주제어콘솔은 제어모듈, 모의모듈, 인터페이스모듈 및 전원공급기로 이루어진다. 제어모듈은 운전자컴퓨터와 통신을 하며 요청 및 수집 기능을 수행하고, 모의모듈은 유도탄에 모의신호를 입력한다. 인터페이스모듈을 통해 유도탄과 통신 및 전원공급을 수행하고 전원공급기에서 안전설계를 거쳐 전원을 공급한다.

표적모의콘솔은 제어모듈, 스펙트럼분석기, 표적발생모듈, 전원공급기로 구성된다. 제어모듈과 전원공급기 기능은 주제어콘솔과 기능이 동일하다. 스펙트럼분석기는 수신한 RF신호를 분석해 신호크기와 폭에 대한 정보를 운용자에게 전달한다. 표적발생모듈은 유도탄에 모의로 표적을 발생시켜 실제 표적을 추적할 수 있는 성능을 점검하기 위한 모듈이다.

2.2 자체점검기능 설계

자체점검은 유도탄을 점검하기 전 MATS의 상태를 확인하는 점검으로 각 콘솔과 COTS 장비를 대상으로 수행하고, 프로토콜에 맞춰 점검결과를 운용자에게 전달한다. 주요 항목은 메모리상태, 계측기능, 전원공급기능,

통신기능 및 모의기능에 대한 확인이며 PBIT를 수행 하여 확인한다. 콘솔 별 요구기능은 Table 1과 같다.

Table 1. Requirements for console

Target	Function	Requirements
Main console	Self test	Check power, memory and communication
	Simulation	Check discrete signal and sub-module simulation function
Target simulation console	Self test	Check power, memory and communication
	Simulation & measurement	Check target simulation and measuring function

자체점검을 위해 ADC(Analog to Digital Converter) 모듈을 사용하여 콘솔의 내부전원 및 전원공급 기능에 대해 확인한다. 또한 주요 통신 모듈, 이산신호 발생 모듈 및 구성품 모의신호 발생 모듈에 대한 루프백 점검을 통해 정상 여부를 확인한다. 표적 생성 기능을 확인하기 위해 신호발생기를 이용하여 표적을 생성하고 감쇄기로 제어한다. 신호계측기로 출력신호를 검출하여 표적의 신호가 의도된 세기로 출력되는지 확인한다.

하지만 1절에서 기술했듯이 운용 중 결함이 검출되면 유도탄과 MATS를 모두 고려해야 하는 상황이 발생하기에, PBIT를 통한 자체점검으로 운용 중 MATS의 무결성 확보에는 한계가 있다.

이를 보완하기 위해 CBIT 수행하여 MATS 운용 중 데이터를 분석하면 신뢰성을 향상할 수 있다. 또한 결함 검출 시 고장을 식별하는 시간을 줄일 수 있다[4].

2.3 운용프로그램 설계

유도탄 성능 점검을 위해 운용자는 MATS를 통해 유도탄 상태에 대한 점검을 요청한다. MATS는 점검결과를 수집하고 운용자에게 전송한다. 운용자는 수집된 점검결과를 분석하고 정상 여부를 판정한다. 이때 Fig.2와 같이 CBIT를 수행하여 점검 전, 점검 중 데이터를 운용자에게 전달하면 점검 수행 간 전체 환경에 대한 통제를 할 수 있다.

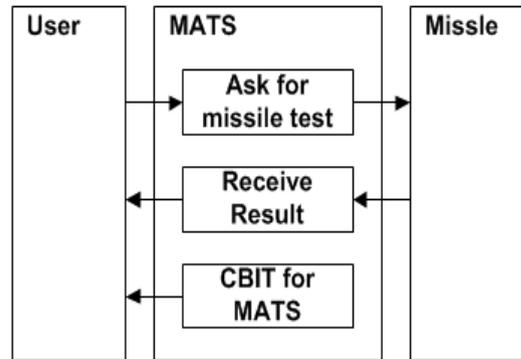


Fig. 2. Configuration of testing missile

2.3.1 조립점검 공정 간 점검항목 설정

부품들을 조립 및 점검하며 유도탄을 완성해 나가는 데, 구성 품목들에 따라 요구되는 점검항목들이 결정된다.

유도조종부를 점검하는 경우 해당되는 구성품의 점검을 수행하고, 유도탄을 점검하는 경우 유도조종부 점검항목을 포함한 추가 구성품의 점검을 수행한다. 장입탄의 경우 전기 인터페이스가 허용된 범위 내에서 점검을 수행한다.

유도탄 형상에 따른 점검항목들을 Fig.3와 같이 도표로 정리한다.

	Guidance Unit	Missile	Canned Missile
Inspection#01	0	0	0
Inspection#02		0	0
		⋮	
Inspection#n		0	

Fig. 3. Matrix between assembly and inspection

2.3.2 점검항목 별 프로세스 설계

점검항목이 정리되면 항목별로 요구되는 기능에 대해 식별한다. 요구되는 기능은 점검 수행을 위한 프로세스와 필요 BIT 항목으로 구성된다. 점검 프로세스와 BIT 설계를 수행 시 MATS 시스템 구조를 고려해야 한다[5]. 점검 수행 시 PBIT 및 CBIT를 수행하며 점검프로세스를 호출하여 유도탄 성능에 대한 정상 여부를 판정한다. Fig. 4에서는 점검프로세스를 제외하고 BIT 항목에 대해서만 간략히 표현했다.

	Process
Inspection#01	Process 1 : Check validation of power
	Process 2 : Check validation of communication
Insepection#2	Process 1 : Check validation of power
	Process 2 : Check validation of communication
	Process 3 : Check validation of target
⋮	
Inspectoin#n	...

Fig. 4. Matrix between inspection and process

2.3.3 점검프로그램 설계

개발자는 2.3.2절에서 설계된 프로세스를 각 점검마다 필요 시점에 호출할 수 있도록 운용프로그램을 작성한다. 해당 절차를 통해 설계된 점검항목 중 표적추적 성능 점검에 대한 결과를 Fig. 5에 표현했다.

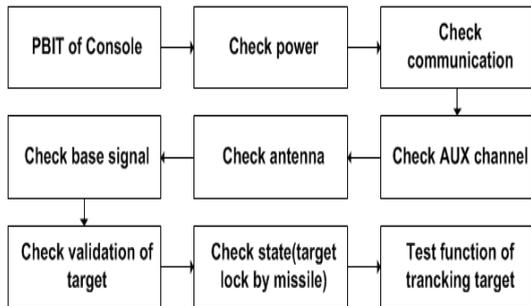


Fig. 5. Sequence of tracking target test

주제어콘솔과 모의표적콘솔에 CBIT를 적용해 표적추적 성능을 점검하는 절차는 다음과 같다. 우선 각 콘솔의 전원모듈, 통신모듈 및 계측모듈 상태를 확인한다. 해당 기능은 PBIT 수행 시 확인하는 항목과 동일하다. 확인 후 전원공급기를 동작시킨다. 콘솔 내부 전원계측 모듈을 이용해 유도탄 내부에 정상적으로 전원이 공급되고 있는지 확인한다.

이후 운용자는 MATS를 통해 연동통제문서에 규약된 데이터를 유도탄에 전송하고, 응답상태를 확인한다. 정상인 경우 유도탄 AUX 채널을 통해 데이터가 수신되는지, 수신된 데이터가 유효한지 확인한다. 확인이 끝나면 모의표적 신호 발생용 안테나의 구동모듈 동작 가능 여부를 확인하고, 유도탄 혹은 점검장비에서 발생하는 기

준신호 수신 여부를 확인한다. 이후 SA(Spectrum Analyzer)를 통해 모의표적이 발생했는지 확인하고 유도탄 점검절차를 수행한다.

표적 포착 확인 절차 전 문제가 발생하면 점검을 중단하고 고장 식별을 수행한다. 이때 수신된 CBIT 결과를 분석 하여 MATS의 각 모듈이 정상 동작되고 있는지 확인하고, 이상이 없으면 연계된 유도탄 구성품을 조치하고 재시험을 수행한다. 해당 절차까지 문제가 없으면 남은 점검절차를 모두 수행한다. 점검결과가 정상이면 종료되지만, 불량이면 MATS의 CBIT 데이터를 분석 하여 결함의 원인이 유도탄인지 MATS인지 구분한다. 이후 고장으로 식별된 구성품을 분석 하여 성능이 발휘될 수 있는 상태로 조치하고 시험을 재개한다.

위와 같이 CBIT를 이용하면 결함의 원인이 유도탄인지 MATS인지 구분이 용이하고 해당 구성품의 고장 식별을 제한된 시간 내에서 수행 가능하다.

3. 적용결과

3.1 시스템 적용결과

유도탄 점검장비의 신뢰성 향상을 위한 개발방법을 적용시켜 개발한 구현 결과는 table 2와 같다.

Table 2. Result of CBIT application

Time	Number of inspection	Number of process	Number of CBIT
Before	41	13	200
After	41	29	280

초기에 개발 장비 및 COTS 장비에서 제공하는 BIT 기능을 활용 하여 CBIT를 구현하여 점검을 수행했다. 이후 추가 요구사항 및 자체 필요사항을 반영하여 MATS를 완성했다.

유도탄 조립점검 공정 중 공통 점검항목의 수는 41개로, CBIT를 위해 29개의 프로세스 모듈로 구현했다. 유도탄 조립공정 중 각 점검 항목에 필요한 CBIT를 총 280번 호출 하여 고장식별 시간을 단축했다.

3.2 개선사항

Fig. 6는 점검별 사용되는 모듈들을 표시했다. MATS

는 BIT로 바로 진단 가능한 모듈(○)과 추가장비를 통해 진단 가능한 모듈(△)로 이루어진다.

	Main Console				Target Simulation Console			
	Module#01	#02	...	#n	Module#01	#02	...	#n
Inspection#01	○	○			○			
Inspection#02	○				○	△		
Inspection#n	○			○	○			○

Fig. 6. Matrix between inspection and process

MATS 운용 중 결함이 검출되면 고장 식별 시간(T_{FI}), 설치 및 준비 시간(T_p)이 발생한다. 일반적으로 설치 및 준비시간이 고장 식별 시간보다 크다. 고장 식별은 고장 탐지기, 시험단자, BIT 등으로 수행하며 고장 식별 시간(T_{FI})은 동일하다. 고장식별을 BIT로 수행하면 추가 시간이 소요되지 않으나, 설계되지 않은 경우 추가 장비를 설치하는 준비시간이 발생한다.

MATS 시스템 구성을 변경 해 BIT를 설계하여 점검 운용 전 기간 동안 해당 항목만큼의 설치 및 준비시간을 줄였고 결과는 Table 3와 같다.

Table 3. Reduced time after CBIT application

Time	Total number of module calls	Number of T_p
Before	160	17
After	160	5

3.3 효과분석

Fig. 6와 같이 MATS를 통한 점검 중 사용되는 모듈의 총 합을 모수로 놓고 BIT를 통한 결함검출율을 분석했다. MATS 운용기간 중 Table 3와 같이 총 160번 호출하여 모듈을 사용하고 5번을 제외한 나머지 항목은 BIT로 자체점검이 가능하다. 이런 가정을 통해 결함검출율을 96.9%로 산정했다. 초기 설계 시 결함검출율은 89.4%이고, CBIT를 위한 시스템 설계를 통해 7.5% 상승한 결과를 획득했다.

4. 기대효과 및 한계점

4.1 기대효과

개발된 CBIT을 통해 유도탄 점검 중 MATS가 고신뢰성을 유지할 수 있어 다음과 같은 장점을 얻을 수 있다.

개발 완료 후 생산 시설에서 MATS를 통해 유도탄 점검 수행 시 결함이 검출되면 충분한 정보를 통해 고장 식별에 대한 추가 시간이 최소화 되어 추가비용이 발생하지 않는다. 동시에 제작자의 작업 성숙도가 빨라져 단기간에 안정된 제품을 제작할 수 있다. 또한 MATS가 정상동작 하는지 주기적으로 점검을 수행하는데, 해당 주기를 길게 설정 할 수 있어 운용비용을 줄일 수 있다.

4.2 한계점

Fig. 7에서 보듯이 개발하는 시간이 지날수록 결함검출률이 늘어나지만 100%를 만족할 수 없다[2].

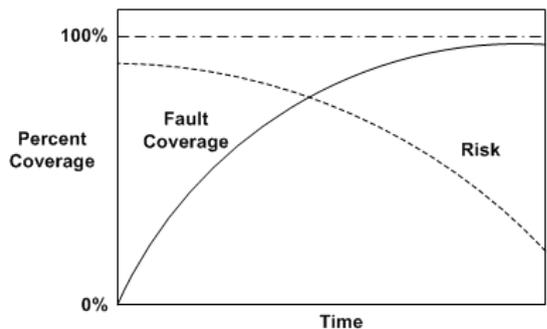


Fig. 7. Fault coverage

결함검출률을 높게 되면 유지보수성과 가용성이 증가하지만 장비의 복잡도가 상승하고 개발비용도 증가한다. 한정된 비용과 시간으로 개발해야 하기에, 설계자는 비용대비 효과를 분석 하여 일부 성능에 대해서는 시스템에 포함시키지 않고 추가 절차로 대체 개발한다.

5. 결론

본 논문에서는 MATS가 결함검출 시 고장 식별에 대한 한계점을 기술했고, 이를 극복할 수 있는 개발방법에 대해 기술했다.

COTS 장비 및 다른 개발자가 제작한 콘솔로 MATS를 구성하면 운용자 판단에 요구되는 충분한 데이터 획득

특에 한계가 있고, 유도탄 기준신호를 이용하여 점검하는 경우 MATS와 유도탄간의 고장식별이 용이하지 않다.

이를 해결하기 위해 자체점검 및 운용프로그램 설계 시 BIT 기능을 활용한다.

BIT 개발을 위해 조립공정별로 요구되는 점검항목을 설정하고, 점검항목 별 점검프로세스와 CBIT를 설계한다.

해당 절차로 MATS를 개발하여 신뢰성을 높일 수 있었고, 이를 통한 비용효과가 있음을 확인했다.

MATS 자체로 결함검출률 100%를 만족하기에는 한계가 있어 비용대비 효과 분석으로 일부 기능에 대해 추가 절차를 개발 해 부족한 점검사항을 만족시켜야 한다.

향후 향상된 MATS 개발을 위해 다량의 데이터를 정해진 시간 내에 처리 및 전송할 수 있는 구조 개발 방법과 리스크 분석을 통한 안전 보증방법에 대한 연구가 필요하다.

References

- [1] J. L. Anderson, "High Performance Missile Testing(Next Generation Test Systems)", *Proceedings AUTOTESTCON 2003. IEEE Systems Readiness Technology Conference.*, pp. 19-27, 2003, DOI: <https://doi.org/10.1109/AUTEST.2003.1243549>
- [2] Ron Drees, Neal Young, "Role of BIT in Support System Maintenance and Availability", *IEEE Aerospace and Electronic Systems Magazine*, Vol. 19, No. 8, Aug. 2004. DOI: <https://doi.org/10.1109/MAES.2004.1346885>
- [3] Sung-Woo Kim, Byoung-Hwa Lee, Won-Hong Chang, Woo-Seop Oh, "Design and Verification of Built In Test For KUH", *Journal of the Korean Society for Aeronautical & Space Sciences*, Vol. 40, No. 7, pp. 623-628, 2012, DOI: <http://dx.doi.org/10.5139/JKSAS.2012.40.7.623>
- [4] Wan-Ok Heo, Eun-Shim Park, Jung-Hwan Yoon, "Improvements in Design and Evaluation of Built-In-Test System", *Journal of the Korea Institute of Military Science and Technology*, vol. 15, no. 2, pp. 111-120, 2012. DOI: <https://doi.org/10.9766/KIMST.2012.15.2.111>
- [5] Handbook of Reliability, Availability, Maintainability and Safety in Engineering Design, pp. 396-397.

고 상 훈(Sang-Hoon Koh)

[정회원]



- 2011년 2월 : 고려대학교 전기전자 컴퓨터공학과 (공학석사)
- 2011년 1월 ~ 현재 : LIG넥스원 유도무기연구소 선임연구원

<관심분야>

유도무기, MATS, 정보통신, RAMS

한 석 주(Seok-Choo Han)

[정회원]



- 1991년 2월 : 경희대학교 전자공학과 (공학사)
- 1999년 12월 : SIUC(미국) 전자공학과 (공학석사)
- 2005년 5월 : SIUC(미국) 전자공학과 (공학박사)
- 2005년 1월 ~ 2007년 10월 : 삼성 전자 무선사업부 책임연구원
- 2007년 12월 ~ 현재 : 국방과학연구소 책임연구원

<관심분야>

유도무기, 안테나, 전자기파

이 계 신(Key-Shin Lee)

[정회원]



- 2000년 9월 : 성균관대학교 산업공학과 (공학사)
- 2004년 2월 : 성균관대학교 산업공학과 (공학석사)
- 2004년 4월 ~ 현재 : LIG넥스원 유도무기연구소 수석연구원

<관심분야>

유도무기, 확률론, 시뮬레이션, 신뢰성

이 유 상(You-Sang Lee)

[정회원]



- 2006년 2월 : 경희대학교 컴퓨터공학과 (공학사)
- 2006년 3월 ~ 현재 : LIG넥스원 유도무기연구소 선임연구원

<관심분야>

유도무기, IT, 정보통신

김 용 국(Yong-Kuk Kim)

[정회원]



- 2007년 8월 : 한양대학교 산업공학과 (공학석사)
- 2007년 8월 ~ 2011년 12월 : 국방과학연구소 연구원
- 2011년 12월 ~ 현재 : LIG넥스원 유도무기연구소 선임연구원

<관심분야>

유도무기, 종합군수지원(ILS), SCM

박 동 현(Dong-Hyun Park)

[정회원]



- 2011년 8월 : 한양대학교 전자통신 컴퓨터공학과 (공학사)
- 2013년 8월 : 한양대학교 전자컴퓨터통신공학과 (공학석사)
- 2014년 10월 ~ 현재 : 국방과학연구소 연구원

<관심분야>

유도무기, 정보통신