## N2 가스 분사를 이용한 산화 방지시스템에 의한 초고집적 소자용 TiSi2 박막의 특성 개선

윤태림<sup>1</sup>, 안성준<sup>2\*</sup> <sup>1</sup>선문대학교 나노과학과, <sup>2</sup>선문대학교 정보통신공학과

# Enhancement of the characteristics of the thin $TiSi_2$ film for the ULSI devices by preventing the oxidation using the N<sub>2</sub> gas injection

Tae Rym Yoon<sup>1</sup>, Seong Joon Ahn<sup>2\*</sup>

<sup>1</sup>Department of Physics & Nano Science, Sun Moon University <sup>2</sup>Department of Information and Communication Engineering, Sun Moon University

**요 약** 반도체 소자들의 집적도가 크게 증가함에 따라 기존의 다결정 실리콘보다 전기적 특성이 더 우수한 TiSi<sub>2</sub> 박막에 대한 연구가 활발하게 진행되고 있다. 본 연구에서는 기존의 LPCVD 설비를 개조하여 TiSi<sub>2</sub> 박막과 Si<sub>3</sub>N<sub>4</sub> 박막 사이에 산화막이 형성되지 않도록 함으로써 TiSi<sub>2</sub> 박막의 우수한 전기적 특성을 보존할 뿐 아니라 반도체 소자의 구조적 안정성 도 향상되게 하였다. 이를 위해, long injector를 LPCVD 반응로의 윗부분까지 설치하고 여기에 N<sub>2</sub> 가스를 불어넣어 반응로 내에 존재하는 산소 가스를 밀어내도록 하였다. 새로운 방법으로 형성된 TiSi<sub>2</sub> 게이트 라인에서는 박막이 산화되 지 않음은 물론 게이트 라인들의 단면도 훨씬 더 매끄럽고 직사각형에 가까운 이상적인 모양을 만들 수 있다는 것을 실험을 통해 확인하였다.

**Abstract** There has been much attention paid to the study of thin  $TiSi_2$  film, which has superior electric characteristics compared with conventional poly-silicon film. In this work, we modified traditional LPCVD equipment to purge the oxygen gas inside the deposition chamber, which results in the preservation of good characteristics of the  $TiSi_2$  film and improvement in the structural integrity of ULSI semiconductor devices. The purging of oxygen gas was carried out by flowing  $N_2$  gas through a long injector that was introduced in the upper part of the chamber. The  $TiSi_2$  gate lines made by our new method showed that we could prevent the oxidation of the  $TiSi_2$  film, which also led to the very desirable profile of the gate lines.

 $\label{eq:Keywords:TiSi_2} Keywords: TiSi_2 \ Film, \ Long \ Injector, \ Oxidation, \ Etched \ Profile, \ Si_3N_4 \ Mask$ 

### 1. 서론

반도체 소자가 고집적화됨에 따라 소자 내의 선폭이 좁아지고 두께도 얇아져서 배선의 저항이 증가하게 되는 데, 이것은 반도체 소자의 동작 속도나 전기적 특성을 열 화(degradation)시키는 요인이 된다. 이러한 문제점을 해결하기 위하여 최근에 이르러 기존에 전극용 매질이나 배선용 매질로 사용하던 다결정 실리콘 박막 대신에 저 항값이 낮은 TiSi<sub>2</sub>[1-4]나 WSi<sub>x</sub>[5,6]박막을 게이트와 비 트 라인에 적용하는 연구가 활발히 진행되고 있다[1-4]. 그러나 고집적 반도체 소자의 제조 공정 중 TiSi<sub>2</sub> 박막을 전극 매질로 사용한 게이트 형성공정에서 식각 마스크 및 스페이서(spacer)로 사용되는 Si<sub>3</sub>N<sub>4</sub> 박막을 증착할 때 TiSi<sub>2</sub> 박막이 산화되는 문제가 발생하고 있다.

<sup>\*</sup>Corresponding Author : Seong Joon Ahn(SunMoon Univ.) email: sjahn0@sunmoon.ac.kr Received April 8, 2022 Revised May 30, 2022 Accepted July 7, 2022 Published July 31, 2022

TiSi2 박막이 산화되는 것은 Si3N4 박막을 증착하는 설비 내에 존재하고 있는 산소에 의한 것으로, 실리콘 웨 이퍼가 Si<sub>3</sub>N<sub>4</sub> 박막 증착을 위해 LPCVD(Low Pressure Chemical Vapor Deposition)용 반응로 안으로 진입 할 때 TiSi2 박막의 실리콘 원자와 반응로 내의 산소 원 자가 반응하기 때문이다. TiSi2 박막의 산화 의존성은 Si<sub>3</sub>N<sub>4</sub> 박막을 증착하는 반응로 내부의 산소농도와 증착 설비의 스탠바이(stand-by) 온도에 따라 많은 차이가 있 다. 높은 온도에 의한 TiSi2 박막의 산화는 설비의 스탠 바이 온도가 350 ℃ 이상에서 발생하기 때문에 충분한 공정 여유(process margin)를 확보하기 위해서는 스탠 바이 온도를 대략 300 ℃ 이하로 유지해야 하는데. 이는 Si₃N₄ 박막의 증착 온도인 750~780 ℃에 비해 매우 낮 은 온도로서 후속공정이 진행됨에 따라 기존의 석영 반 응로에 증착되어 있던 Si3N4 박막이 떨어지며 다량의 박 막 파편들이 발생하게 된다.



Fig. 1. Schematic of LPCVD chamber. (a) Conventional dual-tube type. (b) Modified single-tube type with a long injector to purge the oxygen gas. ( : O<sub>2</sub>, : N<sub>2</sub>)

또한, 스탠바이 온도를 300 ℃ 이하로 유지할 경우, 공정 진행과 스탠바이 사이의 큰 온도 차이에 의해 공정 진행속도가 현격히 떨어지는 단점이 있다.

이러한 단점을 극복하고 TiSi<sub>2</sub> 박막의 산화 방지를 위 한 또 하나의 방법은, 설비 내의 산소를 제어하는 방법으 로 석영 반응로 안의 산소농도를 수<sup>~</sup>수십 ppm 이하로 유지함으로써[5] 스탠바이 온도 500 ℃ 이상, Si<sub>3</sub>N<sub>4</sub> 박 막 증착 온도 760 ℃에서 TiSi<sub>2</sub> 박막의 산화를 방지하면 서도 기존의 문제점들을 제거할 수 있다.

본 연구에서는 Si<sub>3</sub>N<sub>4</sub> 박막 증착을 위해 전통적인 LPCVD용 반응로의 상단까지 Fig. 1(b)와 같이 N<sub>2</sub> 가스 를 주입하기 위한 long injector를 도입했다. 이렇게 하 면 N<sub>2</sub> 가스가 주입될 때 반응로 내에 있는 산소 분자들 이 밀려나 반응로 내부의 산소농도가 획기적으로 낮아짐 으로써 Si<sub>3</sub>N<sub>4</sub> 박막을 증착할 때 TiSi<sub>2</sub> 박막의 산화를 방 지할 수 있다. 실제 몇 가지 실험을 통해 TiSi<sub>2</sub> 박막의 산 화가 방지됨은 물론 소자의 구조적인 안정성 역시 크게 향상시킬 수 있음을 알 수 있었다.

#### 2. 실험 및 실험방법

#### 2.1 공정 반응로 내의 산소농도 감소를 위한 LPCVD용 반응로의 구조개선

TiSi2를 전극 매질로 사용한 게이트 형성 공정에서 식 각마스크 형성을 위한 Si3N4 박막을 증착할 때 TiSi2 박 막이 산화되는 주된 원인은 LPCVD용 반응로 내부에 있 는 산소와 Si<sub>3</sub>N<sub>4</sub> 박막 증착 설비의 스탠바이 온도이다. 본 연구에서는 long injector system을 통하여 N<sub>2</sub> 가스 를 주입함으로써 LPCVD 반응로 내의 산소농도를 낮추 어 TiSi2 박막의 산화를 억제하였다. 실험에 사용한 설비 는 일본 국제전기의 수직형 DJ-802V-D 설비로서 그 구 조는 전통적인 LPCVD 설비의 반응로(Fig. 1(a) 참조)와 같다. 이러한 전통적인 반응로에서는 source 가스 (SiH<sub>2</sub>Cl<sub>2</sub>, NH<sub>3</sub>)와 carrier 가스(N<sub>2</sub>)가 안쪽 튜브를 통과 하여 바깥쪽 튜브에서 사용되며, 실리콘 웨이퍼가 장착 된 boat를 반응로 내로 탑재할 때 boat와 함께 산소가 반응로 내로 인입된다. 또한, 반응로 내에도 이미 상당한 양의 산소가 존재하기 때문에 Si<sub>3</sub>N<sub>4</sub> 박막을 증착하기 전 에 이미 TiSi2 박막의 표면이 산화되기 시작한다.

LPCVD용 반응로 내의 산소농도를 낮추기 위해 기존 에 일반적으로 사용하던 석영 반응로를 단일(single) 튜 브로 개조한 다음 source 가스와 carrier 가스가 long injector를 통해 반응로의 상단부로부터 하단부로 흐르 도록 하였다(Fig. 1(b) 참조). 실리콘 웨이퍼가 장착된 boat가 반응로 내로 진입할 때 injector를 통하여 N2를 충분히 흘려주면 반응로 내의 산소들을 튜브에서 밀어낼 수 있다. 또한 boat/실리콘 웨이퍼와 함께 유입되는 산 소를 차단하도록 반응로 입구 단에 N2 shower line도 추가로 설치하였다. 새롭게 개선된 반응로는 단일 구조 의 tube만을 사용함으로써 설비의 유지 보수가 간편해지 며, source 가스가 injector를 통하여 흐르는 동안 Si와 N2로 분리된 상태로 반응로에 인입되므로 박막 증착 시 박막의 평탄도를 개선할 수 있는 부가적인 장점도 가지 고 있다[7].

#### 2.2 LPCVD용 반응로 내의 산소농도 평가를 위한 다결정 실리콘 박막의 증착

Long injector를 도입한 새로운 반응로의 효과를 알 아보기 위해, 전통적인 이중구조 반응로와 개선된 단일 구조 반응로를 이용하여 다결정 실리콘 박막을 각각 증 착해 보았다. 둘 다 표준공정으로 반응로의 박막증착 온 도를 ~625 ℃, 압력은 0.2~0.4 torr로 유지하고 반응가 스는 H<sub>2</sub> 가스나 N<sub>2</sub> 가스가 섞이지 않은 순수한 SiH<sub>4</sub> 가 스를 사용하였다. SiH<sub>4</sub> 가스의 흐름율(flow rate)은 20~40 cm<sup>3</sup>/min을 유지하여 증착율(deposition rate) 이 ~10 nm/min이 되도록 조절하였고, 반응로의 스탠 바이 온도는 400 ℃ 정도로 유지하였다. 실리콘 박막의 증착을 625 ℃에서 수행한 이유는 600 ℃ 보다 낮은 온 도에서 박막을 증착할 경우 박막이 비정질 상태가 되어 나중에 박막이 열을 받게 될 경우 결정화되는 불안정성 이 있기 때문이다[8.9].

먼저 전통적인 이중구조의 반응로에서 위와 같은 조건 으로 다결정 실리콘 박막을 형성하였고, 새롭게 개량한 단일구조의 반응로에서는 앞서 언급한 바와 같이 실리콘 웨이퍼를 반응로 안으로 장착하면서 long injector를 사 용하여 약20 slm(standard liter per minute)의 N<sub>2</sub> 가 스를 반응로의 위에서부터 아래로 흘려주어 반응로 안에 존재하는 산소들을 밀어냈다. 이후에는 전통적인 반응로 와 같은 과정으로 100 nm 두께를 가지는 다결정 실리콘 박막을 증착하였고, 두 다결정 실리콘 박막 내에 함유된 산소량을 비교하기 위하여 SIMS(Secondary Ion Mass Spectrometer) 분석을 하였다[10].



#### 2.3 TiSi2 박막의 산화도에 따른 게이트 라인의 구조적 차이

TiSi<sub>2</sub> 박막을 전극 매질로 사용하여 게이트를 형성하 는 방법은 Fig. 2와 같이 실리콘 웨이퍼 위에 여러 가지 박막들을 적층한 후 최종적으로 TiSi<sub>2</sub> 박막을 형성한 후 마지막으로 식각마스크로 사용할 Si<sub>3</sub>N<sub>4</sub> 박막을 증착한다 [11,12].

Si<sub>3</sub>N<sub>4</sub> 박막을 증착하기 위해 실리콘 웨이퍼가 반응로 안으로 유입될 때 반응로 내에 있는 산소와 TiSi<sub>2</sub> 박막의 Si과 반응하여 TiSi<sub>2</sub> 박막 표면에 자연 산화막(SiO<sub>2</sub>)을 형성하게 된다[13,14]. 이 자연 산화막은 이후 Si<sub>3</sub>N<sub>4</sub> 박 막을 마스크로 TiSi<sub>2</sub> 박막을 식각할 때 정상적인 식각이 되지 않도록 방해하는 역할을 하게 된다.

이 실험에서는 long injector를 사용한 N<sub>2</sub> 가스의 주 입량 따라 TiSi<sub>2</sub> 박막의 산화가 어느 정도 일어나는지를 알아보았다. 단위 시간 당 더 많은 N<sub>2</sub> 가스를 주입하게 되면 당연히 반응로 내부의 산소들이 더 많이 밀려나므 로 이후 TiSi<sub>2</sub> 박막을 증착하는 과정에서 TiSi<sub>2</sub> 박막의 산화도 별로 일어나지 않을 것임을 기대할 수 있다. 그러 므로 정량적으로 어떤 수준의 N<sub>2</sub> 가스의 흐름이 적절한 것인지 알아보는 것은 의미가 있을 것이다.

또한, 이 실험에서는 TiSi2 박막 위에 산화막이 형성 된 경우와 그렇지 않은 경우 각각에 대해 식각 과정을 통 해 TiSi2 게이트 라인을 만들었을 때 물리적인 모양에서 의 차이점도 알아보았다. 이를 위해, 각 TiSi2 박막 위에 Si<sub>3</sub>N<sub>4</sub> 박막을 증착하고 이를 마스크로 하여 선형패턴의 식각을 실시하고 식각된 TiSi<sub>2</sub> 게이트 라인의 단면을 SEM(Scanning Electron Microscope)으로 관찰하였 다. 이 때, 실제 산업현장에서의 설비의 효율성 및 생산 성을 고려하여 반응로의 스탠바이 온도를 650 ℃ 로 설 정하였다.

#### 3. 결과 및 토의

앞서 2.2절에서 기술한 바와 같이 전통적인 LPCVD 반응로와 long injector를 도입한 새로운 LPCVD 반응 로에서 각각 다결정 실리콘 박막을 증착시키고 각 박막 내부의 산소의 농도를 측정한 결과가 Fig. 3에 제시되어 있다.

Fig. 2. Procedure of patterning the TiSi2 gate lines.



Fig. 3. SIMS profiles of thin poly-Si film formed by (a) the conventional LPCVD equipment and (b) the modified LPCVD equipment.

그래프의 x축은 증착된 박막의 위 표면부터 아래쪽 기 판 방향으로의 거리를 나타내고, (a)는 Fig. 1(a)의 전통 적인 반응로에서 증착된 다결정 실리콘 박막에서의 산소 의 농도, 그리고 (b)는 Fig. 1(b)의 반응로를 사용하여 증 착된 다결정 실리콘 박막에서의 산소의 농도를 나타낸 다. 그래프에서 Si로 표시된 선은 SIMS profile의 기준 값으로 사용된 실리콘 농도를 나타낸다.

Fig. 3에서 보듯 long injector를 사용하여 N<sub>2</sub> 가스 를 반응로 내부로 불어넣어 산소를 밀어낸 경우 박막 내 부에 잔존하는 산소의 농도가 전통적인 LPCVD 시스템 에서 형성된 박막에서의 산소농도에 비해 약 1/33로 획 기적으로 감소했음을 알 수 있다(Table 1 참조).

Table 1. Concentrations of the O<sub>2</sub> molecules inside poly-Si film deposited by conventional LPCVD and modified LPCVD equipment.

Equipment	Conventional LPCVD	Modified LPCVD
Concentration of O <sub>2</sub> in the poly-Si film	$2.3{ imes}10^{17}~{ m cm}^{-3}$	$7.0 \times 10^{15} \text{ cm}^{-3}$

TiSi2 박막의 산화가 실제 소자에서 게이트 라인의 물 리적 형태에 어떤 영향을 주는지 알아보기 위해 2.3절에 서 언급한 바와 같이 N<sub>2</sub> 가스의 분사량을 변화시키면서 TiSi2 박막을 증착했다. 이후 Si<sub>3</sub>N<sub>4</sub> 박막을 마스크로 사 용하여 TiSi2 박막을 선형패턴으로 식각하여 그 단면을 SEM으로 관찰하였다.

Fig. 4는 TiSi<sub>2</sub> 박막의 산화가 어느 정도 일어난 경우 및 산화가 거의 일어나지 않은 경우 각각에 대한 결과를

보여준다.

N<sub>2</sub> 가스 분사량을 5 slm로 했을 때는 사진에서 보듯 이 Si<sub>3</sub>N<sub>4</sub>/TiSi<sub>2</sub> 계면에 자연 산화막의 흔적이 미미하게 보인다. 반면, N<sub>2</sub> 가스의 분사량을 10 slm로 한 경우에 는 계면에서 자연 산화막이 관찰되지 않는다.



Fig. 4. Cross-sections of the TiSi2 gate lines when the flow rate of  $N_2$  gas was (a) 5 slm, and (b) 10 slm.

이러한 결과로부터 N<sub>2</sub> 가스 분사량이 5 slm인 경우에 는 반응로 내에 TiSi<sub>2</sub> 박막의 산화를 일으킬 만큼 상당한 양의 산소가 남아있다는 것을 유추할 수 있다. 그러나 N<sub>2</sub> 가스 분사량을 10 slm 정도만 해 주더라도 TiSi<sub>2</sub> 박막의 산화에 대해서는 염려하지 않을 만큼 잔존 산소의 농도 가 낮아진다는 사실을 알 수 있었다.

Fig. 4에서 한 가지 더 관찰되는 현상은 TiSi<sub>2</sub> 박막에 서 산화가 일어난 경우에는 이후 식각공정을 거쳐 TiSi<sub>2</sub> 게이트 라인을 형성했을 때 측면이 거칠고 그 모양도 기 판에 대해 수직이 아니라 약간 기울어져 있다는 점이다. 뿐만 아니라, N<sub>2</sub> 가스의 분사량이 5 slm인 경우, 게이트 라인의 폭이 위로 갈수록 더 좁아지는 것이 관찰되는데, 이는 원래 의도했던 게이트 라인 중 상당부분이 소실되 었고 따라서 게이트 라인의 저항 역시 설계한 것보다 증 가할 것임을 알 수 있다.

이에 비해 N<sub>2</sub> 가스를 10 slm로 충분히 분사하여 TiSi<sub>2</sub> 박막에 산화막이 거의 발생하지 않은 경우에는 게 이트 라인들의 단면 모양이 훨씬 더 매끄럽고 측면도 기 판에 대해 거의 수직에 가까운 모습을 보여주고 있다. 이 것은 TiSi<sub>2</sub> 박막의 산화를 방지해야 하는 이유가 단지 TiSi<sub>2</sub> 게이트의 전기적 성능이 저하되는 것을 막기 위함 이 아니고 반도체 소자의 구조적인 안정성을 확보하기 위해서도 필요하다는 것을 시사한다.

Table 2에는 N<sub>2</sub> 분사량에 따른 TiSi<sub>2</sub> 게이트 라인의 차이를 정리하여 제시했다.

N <sub>2</sub> flow rate	5 slm	10 slm
Oxidation of TiSi <sub>2</sub> surface	Yes	No
Roughness of the gate lines	High	Low
Erosion of the gate lines	Relatively large	Little
Verticality of the side walls of the gate lines	83° ~ 88°	87° ~ 89°

Table 2. Comparison of the  $TiSi_2$  gate lines when the flow rate of  $N_2$  gas was 5 slm and 10 slm, respectively.

#### 4. 결론

반도체 소자가 점점 고집적화 됨에 따라 전극매질이나 배선용 매질로 사용하기 위하여 전기적 특성이 기존에 사용해 오던 다결정 실리콘 박막보다 우수한 TiSi<sub>2</sub> 박막 에 대하여 많은 연구가 이루어지고 있다.

본 연구에서는 TiSi2 박막과 Si3N4 박막 계면에 발생 하는 자연 산화막을 억제하는 방법으로 TiSi2 박막 위에 Si<sub>3</sub>N<sub>4</sub> 박막을 증착할 때, long injector를 사용하여 반 응로의 위에서부터 아래로 N2 가스를 흘려주어 반응로 내부의 산소들을 밀어내는 방법을 개발하였다. 이 방법 을 사용하여 다결정 실리콘 박막을 증착하고 그것의 SIMS profile을 분석한 결과, 박막 내의 산소량이 획기 적으로 낮아짐을 정량적으로 확인할 수 있었다. 또한, 이 렇게 새로운 방법으로 TiSi2 박막의 게이트 라인을 만들 었을 때 Si<sub>3</sub>N<sub>4</sub>/TiSi<sub>2</sub> 계면에 형성되던 자연 산화막의 생 성을 억제할 수 있음은 물론 기존의 방법에서보다 더 좋 은 모양을 가지는 TiSi2 게이트 라인들을 형성할 수 있음 도 확인하였다. 반도체 소자의 집적도가 높아질수록 게 이트 라인의 전기적 특성 및 물리적 모양은 반도체 소자 의 성능에 큰 영향을 주는 매우 중요한 요인이므로 본 연 구는 고집적 반도체 개발에 유용하게 활용될 것이라 기 대된다.

#### References

 F. Uny, S. Achache, S. Lamri, J. Ghanbaja, E. Fischer, M. Pons, E. Blanquet, F. Schuster, F. Sanchette, "Deposition and characterization of (Ti, Al)N coatings deposited by thermal LPCVD in an industrial reactor", Surface & Coatings Technology, vol. 358, pp. 923-933, 2019.

DOI: <u>https://doi.org/10.1016/j.surfcoat.2018.12.014</u>

- [2] F. Wang, N. Zhu, T. Li, H. C. Zhang, "Material and Energy Efficiency Analysis of Low Pressure Chemical Vapor Deposition of TiO<sub>2</sub> Film", Procedia CIRP, vol. 15, pp. 32-37, 2014. DOI: <u>https://dx.doi.org/10.1016/j.procir.2014.06.044</u>
- [3] C. Quinonez, W. Vallejo, G. Gordillo, "Structural, optical and electrochemical properties of TiO2 thin films grown by APCVD method", Applied Surface Science, vol. 256, pp. 4065-4071, 2010. DOI: https://doi.org/10.1016/j.apsusc.2010.02.020
- [4] Z. Li, Y. Lei, W. Ma, Y. Zhang, C. Wang, "Preparation of high-purity TiO<sub>2</sub> alloy by separation of Si-Ti alloy for clean utilization of Ti-bearing blast furnace slag", Separation and Purification Technology, vol. 256, 118473, 2021. DOI: https://dx.doi.org/10.1016/j.seppur.2021.118473

[5] R. Gassilloud, F. Martin, C. Leroux, M. Hopstaken, X. Garros, M. Cassé, G. Reimbold, T. Billon, D. Bensahel, "MOCVD fluorine free WSi<sub>x</sub> metal gate electrode on high-κ dielectric for NMOS technology", Microelectronic Engineering, vol. 86, pp. 263-267, 2009.

DOI: <u>https://dx.doi.org/10.1016/j.mee.2008.04.010</u>

- [6] T. I. Kamins, "Deformation occurring during the deposition of polycrystalline-silicon films", Journal of The Electrochemical Society, vol. 121.5, pp. 681-684, 1974.
- [7] T. Saito, Y. Shimogaki, Y. Egashira, K. Sugawara, K. Takahiro, S. Nagata, S. Yamaguchi, H. Komiyama, "Kinetics of chemical vapor deposition of WSi $\kappa$  films from WF<sub>6</sub> and SiH<sub>2</sub>Cl<sub>2</sub>: Effect of added H<sub>2</sub>, SiH<sub>4</sub>, and Si<sub>2</sub>H<sub>6</sub>", Microelectronic engineering, vol. 83, no. 10, pp. 1994–2000, 2006. DOI: https://doi.org/10.1016/j.mee.2006.03.004
- [8] F. Uny, S. Achache, S. Lamri, J. Ghanbaja, E. Fischer, M. Pons, E. Blanquet, F. Schuster, F. Sanchette, "Deposition and characterization of (Ti, Al)N coatings deposited by thermal LPCVD in an industrial reactor", Surface & Coatings Technology, vol. 358, pp. 923-933, 2019. DOI: https://doi.org/10.1016/j.surfcoat.2018.12.014
- [9] G. Harbeke, L. Krausbauer, E. F. Steigmeier, A. E. Widmer, H. F. Kappert, G. Neugebauer, "Growth and physical properties of LPCVD polycrystalline silicon films", Journal of the Electrochemical Society, vol. 131, pp. 675, 1984.
- [10] A. Seung-Jung, J. Min-Ho, "Reduction of Oxygen Concentration in the LPCVD Polysilicon Films Deposited by N<sub>2</sub> Gas-Flow Method", Korean Journal of Materials Research, vol. 9, pp. 269-273, 1999.
- [11] C. K. Nichenametla, J. Calvo, A. Dhavamani, M. Drescher, T. Göhler, M. Wahner-Reetz,

"CMOS-compatible transition metal disilicide for integrated thermoelectric applications", Materials Today: Proceedings, vol. 8, pp. 582-591, 2019. DOI: https://dx.doi.org/10.1016/j.matpr.2019.02.057

- [12] Y. Xie, M. Zhu, J. Deng, Y.Chen, "A study of gate recess-width control of InP-based HEMTs by a Si<sub>3</sub>N<sub>4</sub> passivation layer", Microelectronic Engineering, vol. 253, 111675, 2022. DOI: https://doi.org/10.1016/j.mee.2021.111675
- [13] X. Li, R. J. W. Hill, H. Zhou, C. D. W. Wilkinson, I. G. Thayne, "A low damage Si3N4 sidewall spacer process for self-aligned sub-100 nm III-V MOSFETs", Microelectronic Engineering, vol. 85, pp. 996-999, 2008.

DOI: https://doi.org/10.1016/j.mee.2007.12.064

[14] M. Hannula, H. Ali-Löytty, K. Lahtonen, J. Saari, A. Tukiainen, M. Valden, "Highly efficient charge separation in model Z-scheme TiO<sub>2</sub>/TiSi<sub>2</sub>/Si photoanode by micropatterned titanium silicide interlayer", Acta Materialia, vol. 174, pp. 237-245, 2019. DOI: <u>https://doi.org/10.1016/j.actamat.2019.05.032</u>

윤 태 림(Tae Rym Yoon)

[정회원]



- 2011년 2월 : 호서대학교 생물공 학과(이학사)
- 2016년 8월 : 호서대학교 나노바 이오트로닉스공학과(이학석사)
- 2017년 4월 ~ 2018년 2월 : 한국 전자통신연구원 ICT 소재 부품 연 구소 위촉연구원
- 2016년 9월 ~ 현재 : 선문대학교 대학원 나노과학과 박 사과정

〈관심분야〉 반도체 공정, 발광체 방열판, 탄소나노튜브 분산 및 소자기 술, 탄소나노튜브 X-ray gun

#### 안 성 준(Seong Joon Ahn) [정회원]

- 1987년 2월 : 서울대학교 물리학과 (이학사)
- 1989년 2월 : 한국과학기술원 물리학과(이학석사)
- 1992년 8월 : 한국과학기술원 물리학과(이학박사)
- 1992년 9월 : 삼성전자 반도체연 구소 선임연구원
- 1996년 5월 : 한전전력연구원 선임연구원
- 2002년 3월 ~ 현재 : 선문대학교 공과대학 정보통신공학과 교수

〈관심분야〉

반도체 공정, 광섬유 통신 및 센서, 전자빔 기술, 레이저 미 세가공