

LTCC를 이용한 소형화된 적층형 세라믹 칩 발룬 설계

안달
순천향대학교 전기공학과

Design of Miniaturized Multilayer Ceramic Chip Balun Using LTCC

Dal Ahn
Division of Electrical Engineering, Soonchunhyang University

요약 본 논문에서는 광대역 특성을 갖는 머천드 발룬을 소형화 시키기 위해 다층 구조에 적합한 회로를 제작하였다. 또한, 제품의 제작성을 용이하게 하기 위해 동시소성 세라믹 구조를 활용하였다. 그리고 소형화를 구현하기 위해 적층형 결합 선로 구조를 구현하였으며, 구조의 전기적인 특성을 확인 하기 위해 3차원 구조 시뮬레이터인 Ansys사의 HFSS를 이용하여 특성을 확인 하였고, 8층 구조를 구현한 적층형 결합선로 제작 기술을 이용하여 1608 (1.6 x 0.8 x 0.69 mm³)크기의 소형화된 칩 발룬을 제작 하였다. 또한, 동시 소성하는 세라믹의 온도를 약900도 근처에서 소성할 수 있는 저온 소성법을 활용하여 도체의 특성을 은(silver)를 활용하여 제작함으로써 손실의 최소화를 이루었다. 제작된 칩 발룬은 5G 주파수 대역인 동작 주파수 3.5~4.5GHz 대역으로 설정 하였으며, 제작 결과 삽입 손실은 1.5dB 이하이며 반사손실은 20dB 이하를 나타내었고, 양 출력단의 측정된 위상차는 180°±5° 범위 내의 양호한 특성을 얻을 수 있었다. 이는 시뮬레이션을 통해 구한 결과와 매우 우수한 일치율을 보였다.

Abstract In this paper, a circuit suitable for a multilayer structure was fabricated to miniaturize a merchant balun with broadband characteristics. A co-fired ceramic structure was used to facilitate product manufacturability. A stacked coupling line structure was implemented for miniaturization. The electrical characteristics of the structure were confirmed by measuring the characteristics were confirmed using Ansys' HFSS, a 3-dimensional structure simulator, and a miniaturized chip balun with a size of (1.6 × 0.8 × 0.69 mm³) was fabricated using the stacked coupling line manufacturing technology that realized an eight-layer structure. In addition, the loss was minimized using the low-temperature firing method that can fire the ceramics simultaneously at approximately 900 °C using silver as a conductor. The fabricated chip balun was set to the operating frequency band of 3.5 to 4.5 GHz, which is the 5G frequency band. As a result of the fabrication, the insertion loss was less than 1.5dB, and the return loss was less than 20dB. The measured phase difference of both output stages was good within the range of 180°± 5°. The experimental data showed a very good agreement with the simulation.

Keywords : Balun, Resonator, Wide-Bandwidth, Lumped Elements, LTCC

이 논문은 2021학년도 순천향대학교 교수 연구년제에 의하여 연구하였음.

본 논문은 2022년도 교육부의 재원으로 한국연구재단의 지원을 받아 수행된 지자체-대학 협력기반 지역혁신 사업의 결과입니다. (2021RIS-004)

*Corresponding Author : Dal Ahn(Soonchunhyang University)

email: dahnkr@sch.ac.kr

Received November 21, 2022

Revised December 26, 2022

Accepted February 3, 2023

Published February 28, 2023

1. 서론

이동통신은 정보통신서비스의 대표적인 통신서비스로 자리하고 있으며, 최근 이러한 휴대전화를 비롯한 블루투스 등의 무선 통신 시스템에서는 불평형 신호를 평형 신호로 변환 시키거나 평형 신호를 불평형 신호로 변환 시키는 발룬이 널리 사용되고 있다. 발룬은 푸시풀 증폭기(push - pull amplifier), 더블 밸런스 믹서(double - balanced mixer) 등과 같은 부품들의 불평형 신호를 입출력으로 하는 부품을 연결하는 경우 사용 된다.

차세대 통신 시스템에서 필요로 하는 발룬은 넓은 대역에서 진폭 및 위상의 특성이 우수해야 하며, 발룬의 사이즈의 경우 소형화를 요구하고 있다. 이러한 광대역 특성 및 소형화를 만족하기 위해 다양한 형태의 발룬들이 연구되어 왔다[1-8]. 이 중 대표적으로 알려진 발룬 구조로는, 가장 간단한 형태의 발룬인 $\lambda/4$ 의 전기적 길이를 갖는 전송선로와 $3\lambda/4$ 의 전기적 길이를 갖는 전송선로로 이루어진 2-라인 발룬[1], Tsai가 제안한 $\lambda/4$ 의 전기적 길이를 갖는 3개의 전송선로로 이루어진 3-라인 발룬[2], 2개의 coupled section으로 이루어진 Marchand 발룬[3] 등이 있다. 하지만 이러한 발룬은 $\lambda/4$ 의 전기적 길이를 갖기 때문에 사이즈가 커지는 단점을 가지고 있다. 이에 따라 발룬의 소형화를 위한 RFIC 혹은 Chip 형태의 부품을 통한 발룬의 소형화를 이루는 것이 많이 연구되고 있다[9-13]. 본 논문은 발룬의 소형화를 위해 저온 동시소성 세라믹(LTCC : low temperature cofire ceramic)을 이용하여 1608(1.6 x 0.8 x 0.69 mm³) 사이즈의 소형화된 적층형 세라믹 칩 발룬을 설계 하였다.

2. 본론

2.1 설계이론

머천드 발룬 (Marchand Balun)의 대표적인 형태는 Fig. 1과 같이 두 개의 결합 선로를 이용한 편판 구조의 머천드 발룬이 대표적이다. 종단이 개방되어진 선로에 불 평형 신호가 인가되고, 입력단과 개방되어진 결합선로의 양쪽 종단의 각각을 접지시켜 두 개의 $\lambda/4$ 결합 선로의 반대편으로부터, 크기가 동일하고 위상이 서로 반대인 평형 신호를 얻을 수 있다.

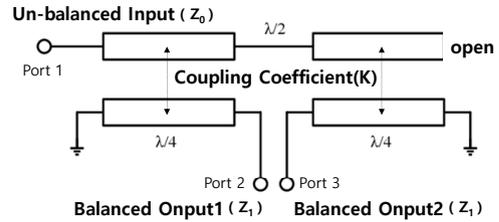


Fig. 1. Conventional Marchand balun structure

머천드 발룬의 대역폭과 삽입 손실은 두 개의 결합 선로 사이의 결합 계수 k에 의해 결정되기 때문에 매우 중요하다. 결합 계수 K는 un-balanced input (Z_0)와 balanced output (Z_1) 및 결합 선로의 even-odd mode 임피던스로 다음과 같이 Eq. (1), (2)의 식으로 정의 할 수 있다[14].

$$k = \frac{1}{\sqrt{\frac{2Z_1}{Z_0} + 1}} \tag{1}$$

$$k = \frac{Z_{0e} - Z_{0o}}{Z_{0e} + Z_{0o}} \tag{2}$$

Eq. (2)에서 even-odd mode의 특성 임피던스는 Eq. (3), (4)의 식으로 구해진다.

$$Z_{0e} = Z_0 \sqrt{\frac{1+k}{1-k}} \tag{3}$$

$$Z_{0o} = Z_0 \sqrt{\frac{1-k}{1+k}} \tag{4}$$

여기서, Z_0 , Z_{0e} , Z_{0o} 는 각각 50ohm 입출력 특성 임피던스 및 결합선로의 even-odd mode 임피던스이다. 위의 Eq. (1)~(4)를 이용하여 머천드 발룬을 구현 하는 결합선로의 Even mode 임피던스와 Odd mode 임피던스를 구할 수 있다.

2.2 소형화 기술

본 장에서는 3.5GHz~4.5GHz의 대역에서 동작하고, 불평형선로와 평형선로 모두 50ohm으로 설정한 머천드 발룬을 소형화시키기 위해 LTCC를 이용한 적층형 발룬을 구현하였다.

제한한 LTCC 발룬은 두 개의 coupled line을 서로 다른 layer에 배치하여 한 개의 chip 사이즈에 들어가도록 구현하였다. 그리고 스트립라인의 특성 임피던스 값 조절을 위해 두 개의 coupled line 사이에 ground를 적용하였다. 두 개의 coupled line연결을 위한 $\lambda/2$ 길이의 선로 연결은 layer간의 Via를 통해 연결하였다. 1608 칩사이즈 안에 두 개의 커플드 라인을 구현하려면 선로간의 간섭을 배제하면서 공간 확보가 유리하다.

Eq. (3),(4)를 통해 구한 even - odd mode 임피던스 값을 가진 선로 구현을 위해 스트립라인의 특성임피던스 구하는 수식을 적용하였다. 해당 유전율이 적용된 스트립라인의 특성 임피던스 방정식을 통해 커플드 라인의 해당 layer 두께를 조절하여 커플드 라인의 선로 임피던스를 얻을 수 있었다.

2.3 시뮬레이션 검증

Table 1. Element values of balun

	Even/Odd mode impedance
Z_{0o}	25.9 [Ω]
Z_{0e}	96.6 [Ω]

Table 1은 머천드 구조의 결합선의 Odd mode 임피던스와 Even mode 임피던스를 구한 선로의 값으로 Odd mode 임피던스 25.9 ohm 과 Even mode 임피던스 96.6 ohm으로 구현 되었다. 구해진 임피던스 값을 바탕으로 Ansys사 Electronics Desktop 2021 R1의 Circuit simulation Tool인 Designer 및 HFSS를 통해 회로의 이론적인 결과와 3D 구조를 시뮬레이션한 결과를 확인하였다. Fig. 2는 머천드 발룬의 이론적인 결과로 분배되는 값이 전 대역에서 3dB로 분배되는 것을 확인할 수 있고, 3.5GHz~4.5GHz에서 20dB의 반사손실 특성을 갖는 것을 확인할 수 있다. Fig. 3(a)는 머천드 발룬의 회로를 Ground와 top면을 포함하여 8개의 layer 들을 사용하여 도식화한 구조이다. 머천드 발룬의 소형화를 위한 적층형의 칩 형태로 구현되었다. LTCC 머천드 발룬을 위해 구현된 via나 선로는 은도금으로 구현되었다. Fig. 3(b)는 Fig. 3(a)에서 구현된 LTCC발룬 칩의 3D 구조를 PCB 기판에 적용한 그림이다. 구현된 기판은 Taconic 으로 유전율 2.95를 사용하였다.

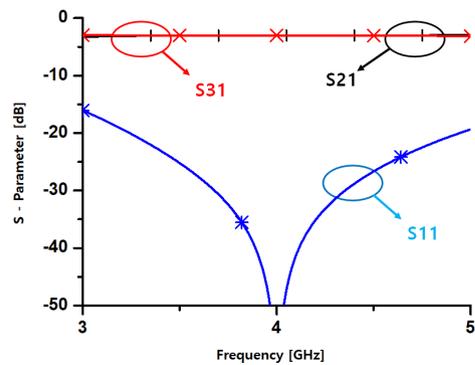


Fig. 2. Ideal simulation results of the marchand balun

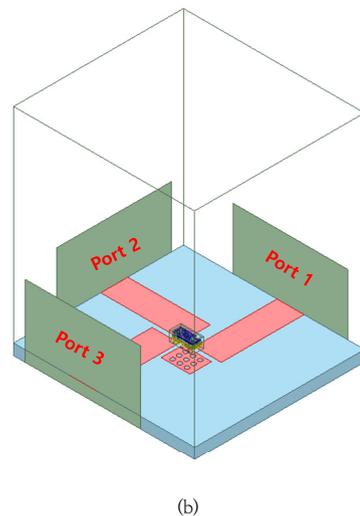
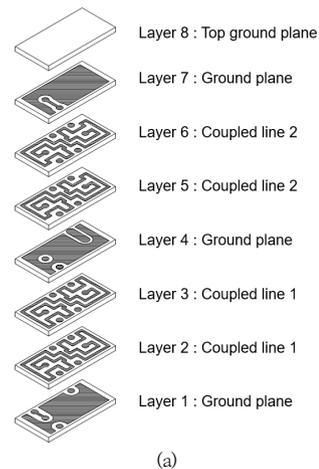


Fig. 3. 3D Modeling of Chip Balun (a) schematic of Marchand Balun using 8 layers (b) 3D Balun modeling on PCB substrate

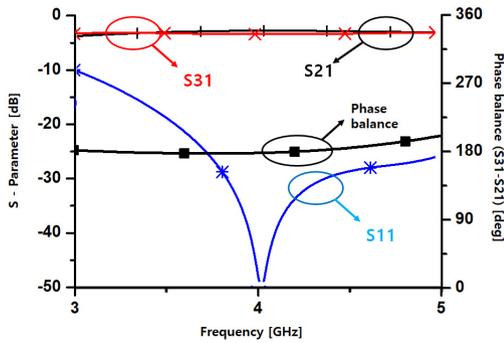
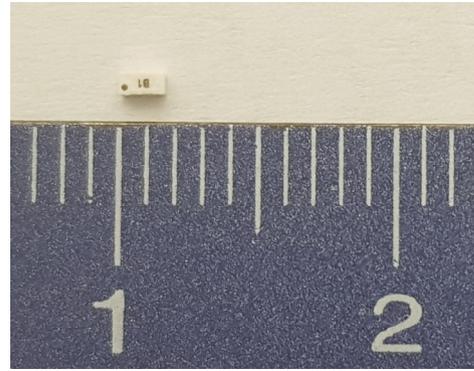


Fig. 4. 3D Simulation results of marchand balun

Fig. 4는 적층형 칩 발룬의 3D 시뮬레이션 결과이다 Fig. 4의 결과를 살펴보면 동작 주파수 3.5GHz~4.5GHz 모두 S21=3.02dB, S31=3.02dB로 동일하게 분배되는 것을 확인할 수 있고, Fig. 4의 소형화 칩 발룬의 결과 또한 이상적인 결과인 Fig. 3과 동일한 결과를 확인할 수 있다.

2.4 제작 및 검토

2.3장에서는 이상적인 회로 검증 및 3D 시뮬레이션을 통해 소형화된 칩 발룬을 시뮬레이션 하였다. 본 절에서는 3D 시뮬레이션 구조를 바탕으로 유전율 6, 유전율 손실 0.003의 유전체를 이용하여 Fig. 5(a)는 머천트 발룬의 LTCC 적층형 세라믹 칩 발룬 제작 결과이고, Fig. 5(b)는 측정을 위해 Taconic 기판에 적용한 그림이다. 적층형 세라믹 칩 발룬의 제조 공정은 유전율 6의 유전체를 만들기 위해 원료 분말을 결합한 후 Ball Milling을 통해 일정한 두께의 그린시트를 제작하게 된다. 제작된 그린시트를 통해 Via Punching 후 선로 패턴을 프린팅한 후 다시 그린시트를 적층하는 작업을 반복하게 된다. 이후 적층이 끝나면 저온소성을 통하여 적층형 세라믹 칩 발룬 제작하였다. 제작된 칩 발룬의 사이즈는 1.6 x 0.8 x 0.69 mm³ 이다. Fig. 6는 제작된 적층형 세라믹 칩 발룬의 측정 결과이다. 동작 주파수 3.5~4.5GHz의 25% 대역폭에서 4.5dB 분배되는 것을 확인하였고, 20dB 이하의 반사손실을 갖으며, 양 출력단의 위상차는 180°±5° 범위내의 특성을 얻을 수 있었다. Fig. 7은 제안한 Balun의 소형화 설계 및 개발을 위한 과정을 나타낸 연구절차도이다. 이를 통한 회로구조가 설계 요구조건에 맞도록 설계하는 과정을 보여준다.



(a)



(b)

Fig. 5. (a) Fabricated LTCC chip balun (b) LTCC chip balun on Taconic substrate

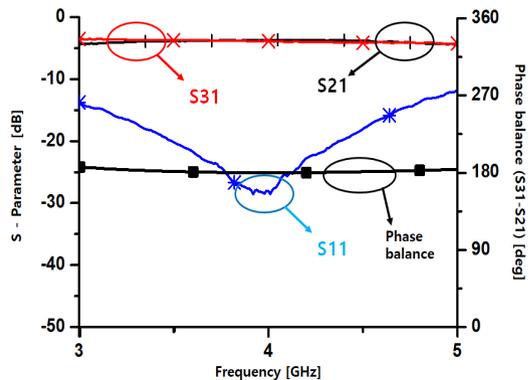


Fig. 6. Measurement results of chip balun

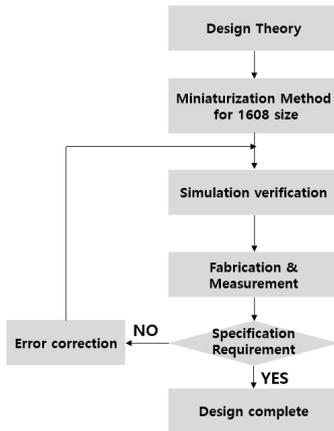


Fig. 7. Work flow of the proposed Balun

3. 결론

본 논문에서는 머천드 발룬을 소형화 시키기 위해 적층형 칩 발룬에 적용될 수 있도록 적층형 결합선로 제작 기술을 이용하여 제작하였다. 적층형 구조의 각 결합 선로를 시뮬레이션한 후 두 결합선로를 결합하여 근접한 발룬 결과 및 소형화할 수 있는 구조로 설계하였고, 이를 통해 1608 (1.6 x 0.8 x 0.69 mm³) 크기의 소형화된 칩 발룬을 제작할 수 있었고, 특성 또한 우수함을 알 수 있다. 제작된 칩 발룬의 동작 주파수 3.5~4.5GHz 대역 4dB로 분배되며, 반사손실은 20dB 이하를 나타내었고 양 출력단의 측정된 위상차는 180°±5° 범위내의 양호한 특성을 얻을 수 있었다.

References

[1] R. Sturdivant, "Balun Designs for Wireless, Mixers, Amplifiers and Antennas," Applied Microwave, pp. 34-44, 1993.

[2] M. C. Tsai, "A new compact wideband balun," 1993 IEEE MTT-S International Microwave Symposium Digest, 1993, pp. 141-143 vol.1. DOI: <https://doi.org/10.1109/MWSYM.1993.276924>

[3] R.Mongia, I.Bahl, and P.Bhartia, "RF and Microwave coupled LineCircuits," Artech House, 1999.

[4] J.Rogers R., Bhatia, "A 6 to 20 GHz planar balun using a wilkinson divider and lange couplers", IEEE MTT-S Digest, P. 865, 1991. DOI: <https://doi.org/10.1109/MWSYM.1991.147144>

[5] K.S.Ang, Y.C.Leong "Analysis and Design of miniaturd lumped-distributed impedance transforming balns", IEEE Trans. Microwave Theory Tech., vol.51, no.3, pp.1009-1017, Mar.2003. DOI: <https://doi.org/10.1109/TMTT.2003.808677>

[6] Tang, C. W., and Chi-Yang Chang. "LTCC-MLC chip-type balun realised by LC resonance method." Electronics letters 38.11 (2002): 519-520. DOI: <https://doi.org/10.1049/el:20020340>

[7] Tang, Ching-Wen, and Chi-Yang Chang. "A semi-lumped balun fabricated by low temperature co-fired ceramic." 2002 IEEE MTT-S International Microwave Symposium Digest (Cat. No. 02CH37278). Vol. 3. IEEE, 2002. DOI: <https://doi.org/10.1109/MWSYM.2002.1012309>

[8] Jong-Sik Lim, Ung-Hee Park "Ultra Wideband CPW Baluns Having Multistage Wilkinson Structure." The Korean Institute of Electromagnetic Engineering and Science., 17.9, 811-820, 2006.

[9] Y. Zhang, H. Tie, Z. Song, Q. Ma, S. Hu and B. Zhou, "Miniaturized LTCC Balun with 2nd-order Harmonic Suppression," 2021 International Conference on Microwave and Millimeter Wave Technology (ICMMT), 2021, pp. 1-3. DOI: <https://doi.org/10.1109/ICMMT52847.2021.9618526>

[10] Tamjid, F, Thomas, CM, Fathy, AE. "A compact wideband balun design using double-sided parallel strip lines with over 9:1 bandwidth," Int J RF Microw Comput Aided Eng. 2020; 30:e22425. DOI: <https://doi.org/10.1002/mmce.22425>

[11] Y. Wang and J. -C. Lee, "A Miniaturized Marchand Balun Model With Short-End and Capacitive Feeding," in IEEE Access, vol. 6, pp. 26653-26659, 2018. DOI: <https://doi.org/10.1109/ACCESS.2018.2834948>

[12] DebPK, Moyra T,Bhattacharyya BK. "Miniaturizedand enhanced bandwidth Marchand balun using CSRR," IET Microw. Antennas Propag, vol. 15, pp. 788-796, 2021. DOI: <https://doi.org/10.1049/mia2.12086>

[13] F. Tamjid, T. Kvelashvili, O. Kilic and A. E. Fathy, "A Novel Miniaturized 100:1 Broadband Balun with a 4:1 Impedance Ratio," 2022 IEEE Radio and Wireless Symposium (RWS), 2022, pp. 19-22. DOI: <https://doi.org/10.1109/RWS53089.2022.9719934>

[14] C. -S. Lin et al., "Analysis of Multiconductor Coupled-Line Marchand Baluns for Miniature MMIC Design," in IEEE Transactions on Microwave Theory and Techniques, vol. 55, no. 6, pp. 1190-1199, June 2007, DOI: <https://doi.org/10.1109/TMTT.2007.897689>

안 달(Dal Ahn)

[중신회원]



- 1986년 2월 : 서강대학교 대학원
전자공학과 (공학석사)
- 1990년 8월 : 서강대학교 대학원
전자공학과 (공학박사)
- 1990년 9월 ~ 1992년 8월 : 한국
전자통신연구소 선임연구원
- 1992년 9월 ~ 현재 : 순천향대학
교 전기공학과 교수

〈관심분야〉

마이크로파 회로