

계통연계인버터의 안정도 및 고조파억제 성능 향상을 위한 DSOGI-FLL 기반 상태궤환 제어기법 연구

윤승진, 김병기, 김찬수, 남양현, 김대진*
한국에너지기술연구원 전력시스템연구팀

Stability and Harmonic Suppression Enhancement of Grid-Connected Inverter Using the DSOGI-FLL and Multi-Resonance State Feedback Control under Grid Uncertainty

Seung-Jin Yoon, Byungki Kim, Chan-Soo Kim, Yang-Hyun Nam, Dae-Jin Kim*
Electric Power System Research Team, Korea Institute of Energy Research

요약 본 논문은 Point of Common Coupling (PCC)의 전압에 고조파 왜곡이 포함되어 있을 때 LCL 필터를 사용하는 3상 계통연계 인버터의 계통 전압 주파수 추종 성능과 고조파 억제 성능을 향상시키기 위한 전류제어기법을 제시한다. 이를 위해 주파수 변동에 대응하고 보다 정확도 높은 주파수 추종 성능 확보가 가능한 Dual Second Order Generalized integrator(DSOGI) 기반 Frequency Lock Loop(FLL) 기법을 적용하였으며 전류 품질 향상을 위해 계통의 고조파 왜곡 현상을 억제하는 DSOGI 기반 다중 공진제어기를 사용하는 상태궤환 제어기법이 제시된다. 일반적으로 주파수 변동에 따라 계통전압의 주파수 추종 성능이 저하될 경우 고조파 왜곡 현상을 보상하는 공진 제어기의 성능 저하가 나타나게 되며 이는 인버터 전류 품질에 심각한 영향을 미치게 된다. 이러한 현상을 해결하기 위해 Phase Lock Loop 기법을 통해 계통전압 주파수를 추종하고 추종된 주파수를 공진제어기에 활용하는 기법이 제안되었으나 해당 기법은 안정적인 계통 하에서 효과적으로 고조파 왜곡 현상을 억제하는 반면 계통의 외란에 의한 주파수 변동 및 열화에 의한 시스템 파라미터의 변화와 같은 상황에 대응하지 못하는 한계를 가지고 있다. 이러한 문제를 해결하기 위해 본 논문은 계통 주파수 변동 하에서도 효과적으로 계통 주파수를 추종하는 DSOGI-FLL 기법을 사용하여 적분-공진 상태궤환 제어 기법에서 요구하는 실제 계통 주파수를 빠르게 추종하고 이를 궤환신호로 사용하여 계통 주파수 변동이나 계통위상각 도약 조건과 같은 갑작스런 상황에도 대응 할 수 있도록 하였다. 또한, 체계적인 이득값 선정을 위해 DLQR을 사용하여 다수의 극점을 선택하여 이득값을 구하는 어려움을 해결하고 체계적인 방식으로 제어에 필요한 이득값을 구현할 수 있도록 하였다.

Abstract This paper presents a frequency-adaptive integral-resonant full-state feedback control based on the DSOGI-FLL to improve the frequency tracking performance and harmonic suppression ability for inductive-capacitive-inductive (LCL) filtered grid-connected inverter (GCI) under grid disturbance, such as the grid frequency variation, system parameter uncertainty, and grid voltage harmonic distortion. Generally, the frequency tracking performance of the grid voltage deteriorates due to the grid disturbance. This degradation also affects the harmonic suppression performance of the resonance controller, which can seriously affect the quality of the inverter current. A technique was proposed to solve this problem: a PLL tracked the grid voltage frequency and utilized the frequency information in the resonance controller. On the other hand, the performance of the resonance controller significantly degraded in situations, such as system parameter variations or grid voltage harmonic distortion. This paper estimated the grid frequency through DSOGI-FLL to address this issue. The estimated grid frequency was used to modify the frequency information in the augmented resonant controller to produce high-quality grid currents even under both distorted grid voltages and grid currents even under both distorted grid voltages and grid frequency variation. The PSIM simulation was performed to verify the effectiveness and robustness of the proposed control scheme.

Keywords : Active Damping, Distorted Grid, Frequency Variation, Grid-connected Inverter, LCL Parameter Uncertainty, Stability Enhancement

본 연구는 2022년도 산업통상자원부의 재원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구 과제입니다.(No. 20223030020110)
본 연구는 2021년도 중소벤처기업부의 재원으로 중소기업기술정보진흥원(TIPA)의 지원을 받아 수행한 연구 과제입니다.(No. S3177509)

*Corresponding Author : Dae-Jin Kim(Seoul National University of Science and Technology)

email: djk@kier.re.kr

Received March 29, 2023

Revised April 24, 2023

Accepted May 12, 2023

Published May 31, 2023

1. 서론

최근 마이크로그리드와 신재생에너지를 이용하는 분산전원 발전량의 증가로 분산전원 발전이 계통에 미치는 영향이 커지고 있으며 이에 따라 인버터의 전력품질에 향상에 대한 중요성이 높아지고 있다 [1-3]. 계통연계형 인버터의 경우 신재생에너지의 DC 전류를 Pulse Width Modulation (PWM) 동작을 통해 AC 전류로 변환하여 계통 혹은 부하에 주입하게 된다. 이때 계통연계 인버터의 PWM에 의해 발생하는 고조파는 계통전류 품질을 저하시키는 주요 요인 중 하나인데 이러한 전류 고조파를 억제하기 위해 LCL 혹은 LC 필터가 사용된다. LCL 혹은 LC 필터는 제어의 복잡성에도 불구하고 L 필터보다 작은 크기를 가지며 효과적으로 고조파 감쇠가 가능하기 때문에 선호되고 있으나[4,5] LCL 필터의 공진주파수의 크기에 따라 종래에 사용되었던 Single-loop PI 제어를 통해 서는 공진주파수를 억제하지 못하고 제어가 불안정해지거나 계통주입 전류의 품질이 저하되는 단점을 가지게 된다[6,7]. Single-loop PI 제어기의 단점을 보완하고 LCL 필터의 공진주파수의 효과적인 억제를 위해 필터 캐패시터에 물리 저항을 연결한 Passive Damping 기법이 사용되어 왔지만 필터 측에 설치된 저항으로 인한 전력손실로 인해 일정 용량 이상의 인버터 시스템에서는 선호되지 않는다.

이에 따라 물리적인 저항에 의해 발생하는 전력손실을 줄일 수 있는 Active Damping 기법이 제안되었다. Active Damping 기법의 경우 크게 필터를 사용한 Single-loop 제어기법과 추가 제어변수를 사용한 Multi-loop 제어기법으로 나눌 수 있는데 [8]에 제시된 Single-loop Active Damping 기법은 노치필터를 사용하여 LCL 필터에 의해 발생하는 공진주파수를 억제한다. 해당 연구는 고속 푸리에 변환과 노치 필터를 사용하여 공진주파수를 추정하고 이를 칼만 필터를 통해 보상하는 방식을 사용하는데 변동되는 공진주파수를 추종하여 칼만 필터를 통해 억제하는 방식을 사용하기 때문에 계통 임피던스의 변동이나 LCL 필터파라미터의 변동으로 발생하는 공진주파수를 효과적으로 억제하는 것이 가능하다. 그러나 이러한 방법은 실제 공진주파수가 제어기 설계 시 사용된 공진주파수에서 심각하게 벗어나는 경우, PCC 전압에 고조파 왜곡이 포함될 경우, 계통 주파수 변동이 있을 경우 제어성능이 떨어지는 단점을 가진다.

위 단점을 보완하고 시스템의 강인성 및 안정성 향상을 위해 다수의 변수를 사용하는 Multi-loop Damping

방식의 연구가 사용되었는데 대표적으로 캐패시터 전류 또는 전압 피드백기법[9-11], 상태궤환 제어기법[12-14]이 연구되었다. [9-11]에 제시된 캐패시터 전류 또는 전압 피드백기법은 PI 제어기와 함께 활용되어 시스템의 안정성과 성능을 효과적으로 향상시킨다. 그러나 캐패시터 전류나 전압 피드백을 위해 사용되는 추가 센서는 하드웨어 시스템의 복잡성과 비용을 증가시키는 요인이 된다. 또한, 이러한 방법은 이상적인 계통 전압 모델을 기반으로 제어가 설계되기 때문에 추가적인 보상기법을 사용하지 않을 경우 고조파 전압을 포함하는 계통전압이나 계통전압 주파수 변동과 같은 외란이 발생할 경우 정상상태 오차를 가지게 된다. 또 다른 접근법으로 전상태 관측기를 기반으로 한 상태궤환 제어기법이 제시되었다 [12-14]. 상태궤환 제어기법의 경우 공진주파수를 억제하기 위해 관측기를 통해 얻은 캐패시터 전압과 인버터 측 전류를 사용한다. 해당 제어기법은 설계 절차가 매우 체계적이며 간단하게 제어를 설계할 수 있다는 장점이 있다. 그러나 [12-14]에 제시된 상태궤환 제어기법은 고조파 왜란이 포함된 계통전압 하에서는 정상적으로 동작하지 않거나 계통 주파수 변동 하에서 출력 전류 품질이 저하되는 단점을 가지게 된다.

이에 본 논문은 상태궤환 제어기의 안정성을 향상시키고 계통 외란 및 시스템 파라미터 변화에 효과적으로 대응할 수 있는 다중공진 제어변수가 포함된 상태궤환 제어기법을 제시한다. 제안된 다중공진 상태궤환 제어기법은 계통전압에 포함될 수 있는 5, 7, 11, 13차 고조파를 억제할 수 있도록 제어입력에 계통외란 성분을 보상하는 입력을 주입하는 기법을 사용한다. 이를 통해 계통 전압 외란을 효과적으로 보상하여 계통연계 인버터 시스템의 전류 품질을 기존의 적분상태궤환 제어기법과 비교해 크게 향상시켰으며 공진 변수가 계통 주파수 변동에 대응할 수 있도록 DSOGI-FLL을 도입하여 시스템의 안정도를 향상시켰다. 설계된 제어기의 안정성은 제어기의 페루프 주파수 응답 시뮬레이션을 통해 입증되며 PSIM 시뮬레이션 결과를 통해 제어기의 빠른 응답성과 강인성을 확인한다.

마지막으로 본 논문은 아래와 같이 구성되었다. 제 1 장에서는 연구 배경 및 적에 대해 서술하였다. 제 2 장에서는 상태궤환제어기법의 설계를 위해 3상 계통연계 인버터를 상태공간에서 모델링 하였으며 모델링을 바탕으로 전류를 제어하기 위한 상태궤환 제어기법과 주파수 추종을 위한 DSOGI-FLL 기법을 설계하였다. 제 3장에 서는 제안된 제어기법의 안정도 판별하기 위해 System

parameter가 변경 될 때 2장에서 제안된 제어기법의 제어 극점의 변화에 대해 살펴보았으며 제 4장에서는 3장에서 이루어진 안정도 판별을 확인하고 기존의 제어 방식과 제안된 제어기법의 강인성을 비교하여 분석하였다. 마지막으로 제 5 장에서는 본 논문의 결론과 향후 연구 방향에 대해 기술하였다.

2. 상태궤환 제어기법

2장에서는 LCL필터에 의해 발생하는 공진주파수와 계통전압 외란을 보상하기 위해 다중 공진변수를 사용하는 상태궤환 제어기를 설계한다. 제안된 상태궤환 제어기법은 동기좌표계 모델을 기반으로 설계되며 모델 기반의 접근 방식이기 때문에 정확한 시스템 모델과 이산화 프로세스가 필수적으로 요구된다. 이를 위해 계통연계 인버터와 제안된 제어기를 각각 모델링한 후 제안된 제어기법의 전체 폐루프 시스템방정식을 통해 안정도를 분석한다.

2.1 3상 계통연계 인버터 모델링

Fig. 1은 LCL 필터를 사용하는 3상 계통연계 인버터를 나타낸다. V_{DC} 는 신재생에너지 또는 ESS의 출력 전압을 나타내며 L_1 , L_2 , R_1 , R_2 는 필터 인덕턴스와 저항, C_f 는 필터 커패시턴스를 나타낸다.

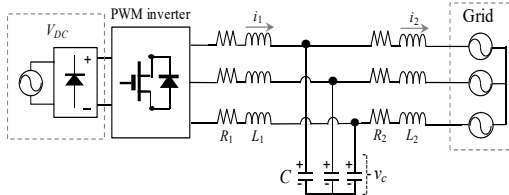


Fig. 1. Configuration of a three phase grid-connected inverter

제안된 상태궤환 제어기법은 동기좌표계 모델을 기반으로 설계되며 인버터의 3상 상태 변수는 변환행렬 \mathbf{T} 에 의해 아래와 같이 동기좌표계로 나타낸다.

$$\begin{bmatrix} i_2^q & i_2^d \end{bmatrix}^T = \mathbf{T} \begin{bmatrix} i_2^a & i_2^b & i_2^c \end{bmatrix}^T \quad (1)$$

$$\begin{bmatrix} i_1^q & i_1^d \end{bmatrix}^T = \mathbf{T} \begin{bmatrix} i_1^a & i_1^b & i_1^c \end{bmatrix}^T \quad (2)$$

$$\begin{bmatrix} v_c^q & v_c^d \end{bmatrix}^T = \mathbf{T} \begin{bmatrix} v_c^a & v_c^b & v_c^c \end{bmatrix}^T \quad (3)$$

$$\mathbf{T} = \frac{2}{3} \begin{bmatrix} \cos\theta & \cos(\theta - \frac{2\pi}{3}) & \cos(\theta + \frac{2\pi}{3}) \\ -\sin\theta & -\sin(\theta - \frac{2\pi}{3}) & -\sin(\theta + \frac{2\pi}{3}) \end{bmatrix}$$

위 식의“qd”첨자는 동기좌표계 프레임 변수를 “abc”첨자는 3상 좌표계 변수를 나타내며 i_2^q, i_2^d 는 계통 측 전류, i_1^q, i_1^d 는 인버터 측 전류, v_c^q, v_c^d 는 캐패시터 전압이다. Fig. 1에서 DC-링크 전압의 동적 특성이 매우 느리다는 가정하에 각 필터의 전류와 전압 방정식은 Eq. (1)-(3)을 사용하여 다음의 동기좌표계로 표현된다.

$$v_c^q = R_2 i_2^q + L_2 \dot{i}_2^q + \omega L_2 i_2^d + e^q \quad (4)$$

$$v_c^d = R_2 i_2^d + L_2 \dot{i}_2^d + \omega L_2 i_2^q + e^d \quad (5)$$

$$v_i^q = R_1 i_1^q + L_1 \dot{i}_1^q + \omega L_1 i_1^d + v_c^q \quad (6)$$

$$v_i^d = R_1 i_1^d + L_1 \dot{i}_1^d + \omega L_1 i_1^q + v_c^d \quad (7)$$

$$\dot{i}_1^q = C v_c^q + \omega C v_c^d + i_2^q \quad (8)$$

$$\dot{i}_1^d = C v_c^d + \omega C v_c^q + i_2^d \quad (9)$$

위 식의 ω, e^q, e^d 는 계통 전압의 주파수와 qd-axis 계통 전압을 나타내며 Eq. (4)-(9)로부터 시스템 상태방정식 모델은 다음과 같이 정의된다.

$$\dot{\mathbf{x}}(t) = \mathbf{A}\mathbf{x}(t) + \mathbf{B}\mathbf{u}(t) + \mathbf{D}\mathbf{e}(t) \quad (10)$$

$$\mathbf{Y}(t) = \mathbf{C}\mathbf{x}(t)$$

$$\mathbf{A} = \begin{bmatrix} -\frac{R_2}{L_2} & -\omega & 0 & 0 & \frac{1}{L_2} & 0 \\ \omega & -\frac{R_2}{L_2} & 0 & 0 & 0 & \frac{1}{L_2} \\ 0 & 0 & -\frac{R_1}{L_1} & -\omega & -\frac{1}{L_1} & 0 \\ 0 & 0 & \omega & -\frac{R_1}{L_1} & 0 & -\frac{1}{L_1} \\ -\frac{1}{C} & 0 & \frac{1}{C} & 0 & 0 & -\omega \\ 0 & -\frac{1}{C} & 0 & \frac{1}{C} & \omega & 0 \end{bmatrix}$$

$$\mathbf{B} = \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ \frac{1}{L_1} & 0 \\ 0 & \frac{1}{L_1} \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \quad \mathbf{D} = \begin{bmatrix} \frac{1}{L_2} & 0 \\ 0 & \frac{1}{L_2} \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \quad \mathbf{C} = \begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$\mathbf{x} = [i_2^q \ i_2^d \ i_1^q \ i_1^d \ v_c^q \ v_c^d]^T$$

$\mathbf{u} = [v_i^q, v_i^d]$ 는 시스템 입력이며 $\mathbf{e} = [e^q \ e^d]$ 는 계통 전압을 나타낸다.

Eq. (10)은 LCL 필터 인버터의 연속시간 모델로써 실제 이산 시스템 적용을 위해 Eq. (10)의 계통연계 인버터의 연속시간 모델을 샘플링 주기 T_s 를 사용하여 아래와 같이 나타낸다.

$$\begin{aligned} \mathbf{A}_d &= \mathbf{e}^{\mathbf{A}T_s} = \mathbf{I} + \frac{\mathbf{A}T_s}{1!} + \frac{\mathbf{A}^2T_s^2}{2!} + \dots \\ \mathbf{B}_d &= \mathbf{A}^{-1}(\mathbf{A}_d - \mathbf{I})\mathbf{B} \\ \mathbf{D}_d &= \mathbf{A}^{-1}(\mathbf{A}_d - \mathbf{I})\mathbf{D} \end{aligned} \quad (11)$$

$$\begin{aligned} \mathbf{x}(k+1) &= \mathbf{A}_d\mathbf{x}(k) + \mathbf{B}_d\mathbf{u}(k) + \mathbf{D}_d\mathbf{e}(k) \\ \mathbf{Y}(k) &= \mathbf{C}\mathbf{x}(k) \end{aligned} \quad (12)$$

2.2 상태궤환 제어기 설계

Fig. 2는 LCL 필터를 통해 계통에 연결된 3상 인버터에 대한 제안된 제어기법의 블록다이어그램을 보여주며, 여기서 캐패시터 전압과 인버터 측 전류는 시스템 경제성 향상을 위해 관측기를 사용한 추정값을 사용한다. Single-loop PI 제어기법과 다르게 다수의 변수를 피드백하여 시스템 Damping 성능이 향상되었으며 이를 통해 LCL 필터의 공진파수를 효율적으로 억제한다. 제안된 상태궤환 제어기법은 계통 고조파 보상을 위한 공진 변수와 시스템 정상상태 오차를 줄이기 위한 적분변수가 추가되며 적분변수와 공진변수의 상태방정식은 아래와 같다.

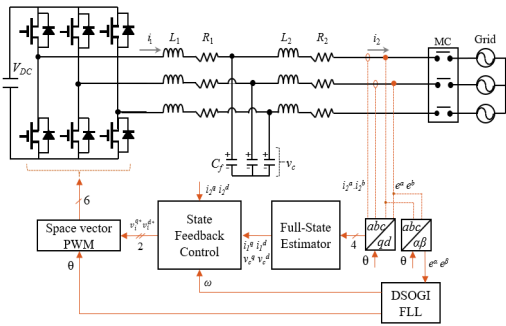


Fig. 2. Block diagram of the proposed current control scheme

$$\begin{bmatrix} x_i^q(k+1) \\ x_i^d(k+1) \end{bmatrix} = \mathbf{A}_d \begin{bmatrix} x_i^q(k) \\ x_i^d(k) \end{bmatrix} + \mathbf{B}_d \mathbf{e}(k) \quad (13)$$

$$\mathbf{A}_d = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}, \quad \mathbf{B}_d = \begin{bmatrix} T_s & 0 \\ 0 & T_s \end{bmatrix}.$$

$$\begin{bmatrix} \zeta_{1h}^q(k+1) \\ \zeta_{2h}^q(k+1) \\ \zeta_{1h}^d(k+1) \\ \zeta_{2h}^d(k+1) \end{bmatrix} = \mathbf{A}_{ch} \begin{bmatrix} \zeta_{1h}^q(k) \\ \zeta_{2h}^q(k) \\ \zeta_{1h}^d(k) \\ \zeta_{2h}^d(k) \end{bmatrix} + \mathbf{B}_{ch} \mathbf{e}(k) \quad h = 6, 12 \quad (14)$$

Eq. (13)은 적분변수의 상태방정식이며 $\mathbf{e} = [\mathbf{e}^a \ \mathbf{e}^b]^T = \mathbf{r} - \mathbf{C}_d \mathbf{x}$ 는 전류 오차 벡터 $\mathbf{r} = [i_2^{q*} \ i_2^{d*}]$ 은 전류 명령치 벡터를 나타낸다. Eq. (14)는 공진변수의 상태방정식으로 \mathbf{A}_{ch} , \mathbf{B}_{ch} 메트릭스는 다음과 같다.

$$\begin{aligned} \mathbf{A}_{ch} &= \begin{bmatrix} 2\cos(h\omega T_s) & 1 & 0 & 0 \\ -1 & 0 & 0 & 0 \\ 0 & 0 & 2\cos(h\omega T_s) & 1 \\ 0 & 0 & -1 & 0 \end{bmatrix} \\ \mathbf{B}_{ch} &= \begin{bmatrix} \cos(h\omega T_s) & 0 \\ -1 & 0 \\ 0 & \cos(h\omega T_s) \\ 0 & -1 \end{bmatrix} \end{aligned} \quad (15)$$

인버터 시스템 방정식과 제어 방정식 결합을 위해 적분, 공진 상태방정식이 결합된 제어 방정식은 다음과 같다.

$$\mathbf{x}_c(k+1) = \mathbf{A}_{au}\mathbf{x}_c(k) + \mathbf{B}_{au} \mathbf{e}(k) \quad (16)$$

$$\mathbf{A}_{au} = \begin{bmatrix} \mathbf{A}_{ci} & 0 & 0 \\ 0 & \mathbf{A}_{c6} & 0 \\ 0 & 0 & \mathbf{A}_{c12} \end{bmatrix}, \quad \mathbf{B}_{au} = \begin{bmatrix} \mathbf{B}_{ci} \\ \mathbf{B}_{c6} \\ \mathbf{B}_{c12} \end{bmatrix}$$

$\mathbf{x}_c = [x_i \ x_6 \ x_{12}]^T$ 는 적분 변수와 6차 12차 공진 변수를 나타낸다. 인버터 시스템방정식 Eq. (10)과 적분기와 공진제어기의 상태방정식 Eq. (16)를 결합한 전체 폐루프 시스템방정식은 다음과 같다.

$$\begin{bmatrix} \mathbf{x}(k+1) \\ \mathbf{x}_c(k+1) \end{bmatrix} = \begin{bmatrix} \mathbf{A}_d & 0_{10 \times 2} \\ -\mathbf{B}_{au} \mathbf{C}_d & \mathbf{A}_{au} \end{bmatrix} \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{x}_c(k) \end{bmatrix} + \begin{bmatrix} \mathbf{B}_d \\ 0_{10 \times 2} \end{bmatrix} \mathbf{u}(k) + \begin{bmatrix} \mathbf{D}_d \\ 0_{10 \times 2} \end{bmatrix} \mathbf{e}(k) + \begin{bmatrix} 0_{6 \times 2} \\ \mathbf{B}_{au} \end{bmatrix} \mathbf{r}(k) \quad (17)$$

결합된 시스템 모델을 기반으로 상태궤환 제어기의 입력은 다음과 같이 정의된다.

$$\mathbf{u}(k) = [\mathbf{K}_x \ \mathbf{K}_c] \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{x}_c(k) \end{bmatrix} \quad (18)$$

시스템 안정도 판별을 위해 페루프 시스템방정식의 고유값은 페루프 시스템방정식 Eq. (17)과 다음의 식을 통해 구할 수 있으며 아래 식의 고유값이 단위원 안에 있으면 안정성을 만족한다.

$$\det[z\mathbf{I}-\mathbf{A}_e+\mathbf{B}_e\mathbf{K}]=0 \quad (19)$$

$$\mathbf{A}_e = \begin{bmatrix} \mathbf{A}_d & \mathbf{0}_{6 \times 10} \\ \mathbf{B}_{au}\mathbf{C}_d & \mathbf{A}_{au} \end{bmatrix}, \mathbf{B}_e = \begin{bmatrix} \mathbf{B}_d \\ \mathbf{0}_{10 \times 2} \end{bmatrix}, \mathbf{K} = [\mathbf{K}_x \quad \mathbf{K}_c]$$

Eq. (19)의 극점이 단위원 안에 있도록 하는 이득값 선정을 위해서는 다수의 극점을 선택해야 하는 어려움이 발생한다. 이러한 단점을 해결하고 제어성능과 시스템 안정성을 보장하기 위해 다음과 같이 입력과 출력 값에 관한 목적함수(Cost Function)를 사용하여 시스템의 이득 값을 체계적으로 구할 수 있다.

$$J = \sum_0^{\infty} (\mathbf{x}^T(k)\mathbf{Q}\mathbf{x}(k) + u^T(k)\mathbf{R}u(k)) \quad (20)$$

Eq. (20)에서 Q와 R은 가중치 행렬을 나타낸다. 해당 목적함수의 최소값을 만족하도록 하는 discrete riccati equation은 아래와 같으며 MATLAB function인 Discrete-linear-quadratic regulator를 이용하여 구할 수 있다.

$$\begin{aligned} P &= Q + A_e^T P A_e \\ &- A_e^T P B_e (R + B_e^T P B_e)^{-1} B_e^T P A_e \end{aligned} \quad (21)$$

2.3 DSOGI-FLL 설계

기존의 계통 위상각과 동기화를 위해 사용되는 PI-PLL의 경우 계통 전압 값을 측정하여 계통 위상각을 추출하였다. 이러한 방식은 계통 위상각을 효율적으로 추출할 수 있으며 파라미터 변동 및 주파수 변동에도 효율적으로 계통 위상각을 추종할 수 있다. 하지만 계통 전압에 고조파 외란이 포함되어 있는 경우 주파수 추정 오차가 증가하게 된다. 이러한 주파수 추정 오차는 추종된 계통 주파수 값을 사용하여 계통 고조파를 보상하는 공진 변수에 오차를 증가시켜 계통 주입전류 품질을 심각하게 악화시키게 된다.

본 장에서는 고조파 외란을 포함하는 계통전압의 주파수 변동에 대응하기 위한 DSOGI-FLL 기법을 제시

한다. 제안하는 DSOGI-FLL의 경우 고조파가 포함된 계통전압 하에서도 안정적이고 정확한 계통 주파수를 추종한다. Fig. 3은 제안된 DSOGI-FLL의 Block diagram을 나타내며 계통에 포함된 고조파를 제거하고 기본파 전압을 추출하기 위한 SOGI의 전달함수는 다음과 같다.

$$Q(s) = \frac{qe'(s)}{e}(s) = \frac{k\omega's}{s^2 + k\omega's + \omega'^2} \quad (22)$$

$$D(s) = \frac{e'(s)}{e}(s) = \frac{k\omega's}{s^2 + k\omega's + \omega'^2} \quad (23)$$

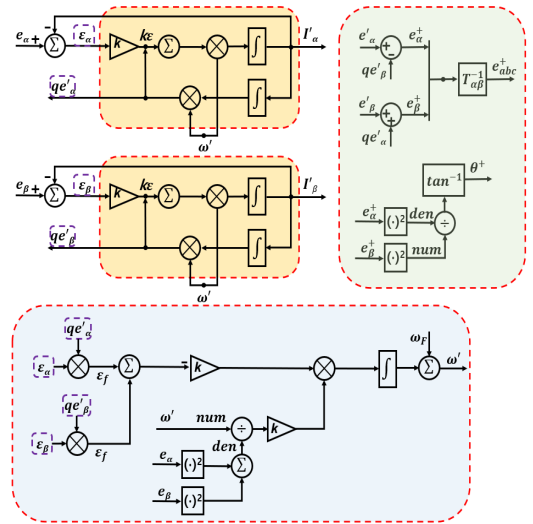


Fig. 3. Block diagram of the DSOGI-FLL scheme

$$E(s) = \frac{\varepsilon_c}{e}(s) = \frac{s^2 + \omega'^2}{s^2 + k\omega's + \omega'^2} \quad (24)$$

계통 주파수를 추종하기 위한 FLL의 경우 Eq. (21)과 Eq. (23)을 사용하여 구성되며 계통 위상각은 SOGI 출력인 Eq. (22)를 통해 Eq. (25)와 같이 구성된다.

$$f = -K_s \int \{Q(s) \times E(s)\} \quad (25)$$

$$\theta = \tan^{-1} \frac{v_\beta}{v_\alpha} \quad (26)$$

3. 제안된 제어기법의 안정도 판별

이 장에서는 계통연계 인버터에 대한 계통임피던스 변동 및 왜곡 그리드 하에서 적분-공진 상태궤환 제어기의 안정도 판별을 위해 시스템 파라미터 변화에 따른 제어기 Eq. (19)의 극점 변화에 대해 살펴본다. System parameter는 Table 1과 같으며 Fig. 4와 Fig. 5는 System parameter가 변화했을 때 극점의 변화를 나타낸 그림이다. Fig. 4에서 계통임피던스의 큰 변화에도 불구하고, 대부분의 시스템 극점은 안정적인 영역에 남아 있다. 하지만 5, 7, 11, 13차 공진제어기의 극은 계통임피던스가 증가할수록 단위원의 경계를 향해 이동하며 계통임피던스가 일정치 이상으로 늘어난 후 극점은 단위원 밖에 위치하게 된다. 이러한 사실은 일정 이상의 계통임피던스가 계통에 존재하는 경우 시스템이 불안정해질 수 있다는 것을 나타낸다. Fig. 5는 필터 캐패시터 변화에 따른 극점의 이동을 나타낸다. Fig. 4와 마찬가지로 시스템 파라미터 변동이 시스템 안정성에 영향을 주는 것을 확인할 수 있다.

Table 1. System parameters

Parameters	Symbol	Value	Units
DC-link voltage	V_{DC}	400	V
Filter resistance	R_1, R_2	0.5	Ω
filter capacitance	C_f	4.5	μF
filter inductance	L_1	1.7	mH
filter inductance	L_2	1.0	mH
Grid voltage	e	220	V
Nominal grid frequency	f_g	60	Hz

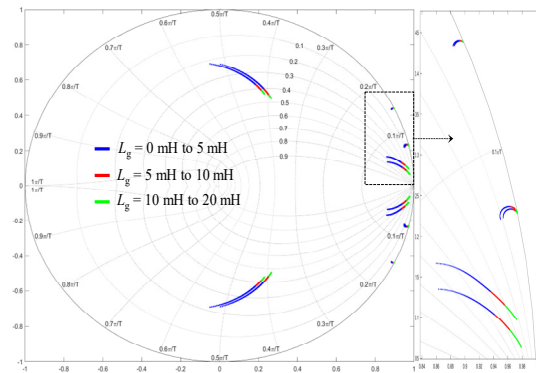


Fig. 4. Location of the closed-loop poles under grid impedance variation.

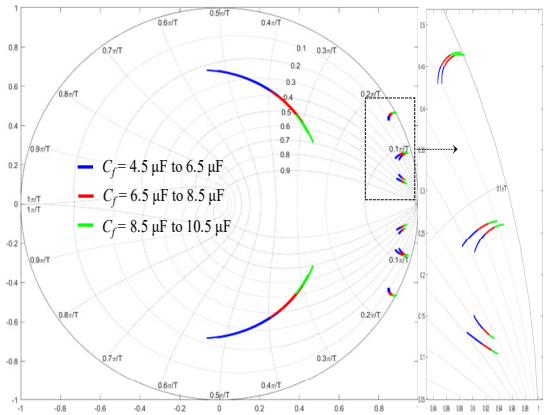


Fig. 5. Location of the closed-loop poles under filter capacitor variation.

4. 제안된 제어기법의 시뮬레이션 결과

이 장에서는 3장에서 이루어진 이론적 분석을 검증하기 위해 PSIM 소프트웨어 기반 시뮬레이션을 수행한다. Fig. 6a는 시뮬레이션 및 실험에 사용된 5, 7, 11, 13차 고조파를 포함하는 3상 계통 전압이며 Fig. 6b,c는 계통 측 3상 전류 파형과 a상 전류에 대한 고속 푸리에 변환 (FFT) 결과를 보여준다. 시뮬레이션에서 확인할 수 있듯이 왜곡된 계통전압 하에서도 전류의 고조파 왜곡(THD) 값이 3.42%로 제안된 제어기가 LCL 필터의 공진, 계통 전압의 저차 고조파를 효과적으로 억제하여 국제표준 계통 연계규정[15]을 만족하는 것을 확인할 수 있다.

시스템 파라미터 변화가 인버터 전류 제어기에 미치는 영향과 공진주파수 억제 성능을 비교 분석하기 위해 Fig. 7, 8은 이상적인 전압조건 하에서 제안된 기법과 PI제어 기법 및 캐패시터 전압 피드백기법[8]을 동일 조건하에서 비교 분석한 전류 파형이다. Fig. 7에서는 시스템 파라미터 변동이 제어기에 미치는 영향을 확인하기 위해 0.2초에 계통임피던스가 7 mH로 증가되었으며 Fig. 8은 필터 캐패시터가 기존 4.5 μF 에서 7 μF 로 증가했을 때의 파형을 나타낸다. Fig. 7에서 확인할 수 있듯이 기존의 PI 제어기법과 캐패시터 전압피드백 기법은 공진주파수를 충분히 억제하지 못하고 출력전류 파형에 많은 노이즈가 포함되어 있는 것을 확인할 수 있다. 반면에 제안된 기법의 경우 시스템 파라미터 변동 후에도 기존과 동일한 공진주파수 억제 성능을 가지는 것을 확인할 수 있다.

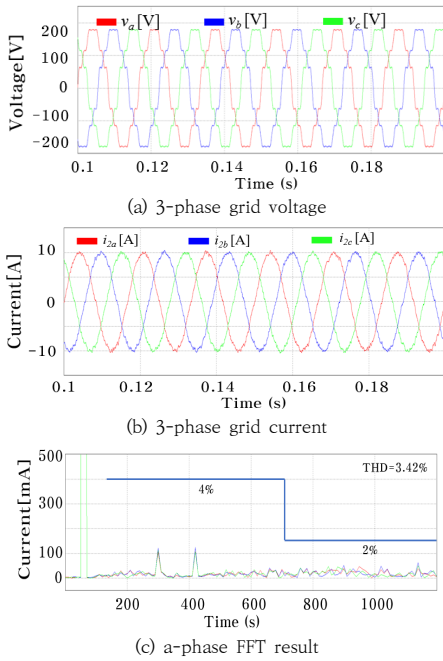


Fig. 6. Simulation results for integral-resonant state feedback controller under distorted grid voltages.

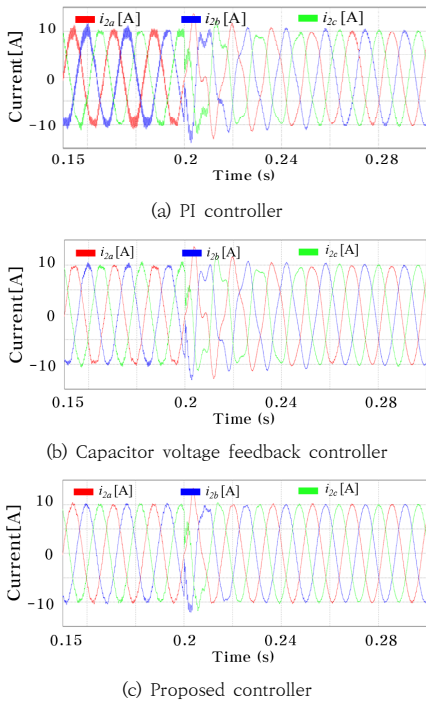


Fig. 7. Comparison of the current controller with grid impedance variation under ideal grid

다음으로 계통 전압의 전압강하 및 순간적인 계통위상 각 도약 조건에서 제안된 제어 방식의 안정성을 시험하기 위해 계통위상이 60°도약했을 때와 계통 주파수 변동 조건하에서 시뮬레이션이 수행되었다. Fig. 9에서 0.2초에 계통전압은 60°위상각이 도약하며 해당 순간에 발생한 갑작스러운 위상각 도약으로 인해 실제 계통과 관측기의 위상각 사이에 위상 차이가 존재하게 된다. 그러나 시뮬레이션에서 보이듯이 제안된 제어기법은 일정 시간의 과도응답을 가진 후 시스템을 효과적으로 안정시킨다.

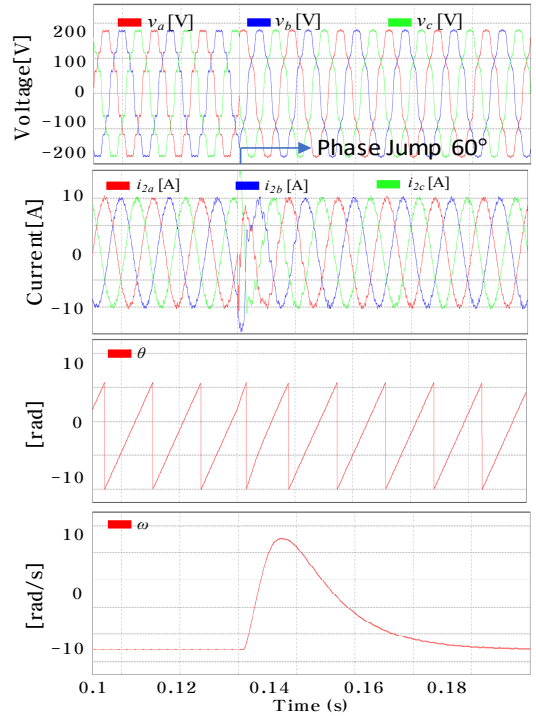


Fig. 9. Simulation results for the proposed control when the grid voltages have distortion, voltage dip, and phase jump.

마지막으로 Fig. 10은 DSOGI-FLL의 주파수 응답성을 평가하기 위해 계통 주파수가 0.2초와 0.3초에 각각 61, 59Hz로 변동하에서 시뮬레이션이 진행되었다. Fig. 9의 결과와 유사하게 일정 시간의 과도응답을 가진 후 시스템이 효과적으로 안정되는 것을 확인할 수 있다. DSOGI-FLL을 통해 추정된 계통 주파수 피드백을 통해 주파수 변동에도 일정 응답시간 후 계통 주입전류가 높은 품질을 가지는 것을 확인할 수 있다.

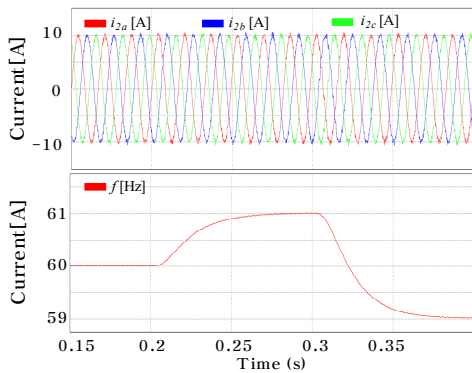


Fig. 10. Simulation results for proposed control method under grid frequency variation. (a) 60Hz to 61Hz (b) 60Hz to 59Hz.

5. 결론

본 논문에서는 계통 주파수 변동 하에서도 효과적으로 계통 주파수를 추종하는 DSOGI-FLL 기법과 계통전압 외란 및 LCL 필터에 의해 발생하는 공진주파수 억제를 위한 적분-공진 상태궤환제어 기법을 제시하였다. 제안된 DSOGI-FLL 기법은 적분-공진 상태궤환제어 기법에서 요구하는 실제 계통 주파수를 빠르게 추종하고 이를 궤환신호로 사용하여 계통 주파수 변동이나 계통위상각 도약 조건과 같은 갑작스런 상황에도 대응 할 수 있도록 하였다. 또한, 제안된 상태궤환제어 기법은 계통연계 인버터 시스템을 수식화 하여 모델링하고 이를 디지털 시스템에 이용하기 적합하도록 이산화 하여 제어를 설계 하였다. 마지막으로 상태궤환 제어기의 체계적인 이득값 선정을 위해 DLQR을 사용하여 다수의 극점을 선택하여 이득값을 구하는 어려움을 해결하고 체계적인 방식으로 제어에 필요한 이득값을 구현할 수 있도록 하였다.

설계한 제어기는 시뮬레이션 결과에서 볼 수 있듯이 빠른 응답성과 낮은 오버슈트를 가지고 있으며 IEEE std. 1547[15]에서 제시한 고조파 제한 규격을 만족하는 높은 품질의 전류를 출력하는 것을 확인 할 수 있다.

본 연구를 통해 개발된 주파수 추종 알고리즘은 계통 주파수 변동 하에서 계통에 외란이 포함되어 있음에도 불구하고 계통주파수와 위상을 높은 정확도로 추종하는 것을 확인할 수 있었다. 이를 통해 향후 신재생에너지의 관성능력 확보를 위한 스마트인버터의 주파수 추종 알고리즘에도 사용될 수 있을 것으로 예상되며 국내 신재생 에너지원에 대한 신뢰성 및 안정성 확보를 기대한다.

References

- [1] F. Blaabjerg, R. Teodorescu, M. Liserre, and A. V. Timbus, "Overview of control and grid synchronization for distributed power generation systems," *IEEE Trans. Ind. Electron.*, vol. 53, no. 5, pp. 1398-1409, Oct. 2006. DOI: <https://doi.org/10.1109/TIE.2006.881997>
- [2] I. Akhtar, S. Kirmani and M. Jameel, "Reliability assessment of power system considering the impact of renewable energy sources integration into grid with advanced intelligent strategies," *IEEE Access*, vol. 9, pp. 32485-32497, Feb. 2021. DOI: <https://doi.org/10.1109/ACCESS.2021.3060892>
- [3] De Matos, J.; Silva, F.; Ribeiro, L. "Power control in AC isolated microgrids with renewable energy sources and energy storage systems," *IEEE Trans. Ind. Electron.* 2014, 62, 3490-3497. DOI: <https://doi.org/10.1109/TIE.2014.2367463>
- [4] Y. Han, M. Yang, H. Li, P. Yang, and F. Blaabjerg, "Modeling and stability analysis of LCL-Type grid-connected inverters a comprehensive overview," *IEEE Access*, vol. 7, pp. 114975-115001, Aug. 2019. DOI: <https://doi.org/10.1109/ACCESS.2019.2935806>
- [5] G. Lo Calzo, A. Lidozzi, L. Solero, and F. Crescimbeni, "LC filter design for on-grid and off-grid distributed generating units," *IEEE Trans. Ind. Appl.*, vol. 51, no. 2, pp. 1639-1650, Apr. 2015. DOI: <https://doi.org/10.1109/TIA.2014.234595>
- [6] R. N. Beres, X. Wang, M. Liserre, and F. Blaabjerg, "A review of passive power filters for three-phase grid-connected voltage-source converters," *IEEE J. Emerg. Sel. Topics Power Electron.*, vol. 4, no. 1, pp. 54-69, Mar. 2016. DOI: <https://doi.org/10.1109/JESTPE.2015.2507203>
- [7] W. Wu, Y. Liu, Y. He, H. S. H. Chung, M. Liserre, and F. Blaabjerg, "Damping methods for resonances caused by LCL filter based current-controlled grid-tied power inverters: An overview," *IEEE Trans. Ind. Electron.*, vol. 64, no. 9, pp. 7402-7413, Sep. 2017. DOI: <https://doi.org/10.1109/TIE.2017.2714143>
- [8] W. Yao, Y. Yang, X. Zhang, F. Blaabjerg, and P. C. Loh, "Design and analysis of robust active damping for LCL filters using digital notch filters," *IEEE Trans. Power Electron.*, vol. 32, no. 3, pp. 2360-2375, Mar. 2017. DOI: <https://doi.org/10.1109/TPEL.2016.2565598>
- [9] I. Lorzadeh, H. A. Abyaneh, M. Savaghebi, A. Bakhshai, and J. M. Guerrero "Capacitor Current Feedback Based Active Resonance Damping Strategies for Digitally-Controlled Inductive Capacitive Inductive Filtered Grid Connected Inverters," *MDPI Energies*, vol. 9, no. 8, pp. 642, Aug. 2016. DOI: <https://doi.org/10.3390/en9080642>
- [10] X. Li, J. Fang, Y. Tang, X. Wu, and Y. Geng, "Capacitor voltage feedforward with full delay compensation to improve weak grids adaptability of

LCL-filtered grid-connected converters for distributed generation systems," IEEE Trans. Power Electron., vol. 33, no. 1, pp. 749-764, Jan. 2018.

DOI: <https://doi.org/10.1109/TPEL.2017.2665483>

- [11] M. Malinowski and S. Bernet, "A simple voltage sensorless active damping scheme for three-phase PWM converters with an LCL filter," IEEE Trans. Ind. Electron., vol. 55, no. 4, pp. 1876-1880, April. 2008. DOI: <https://doi.org/10.1109/TIE.2008.917066>
- [12] T. V. Tran, S. J. Yoon, and K. H. Kim, "An LQR-based controller design for a LCL-filtered grid-connected inverter in discrete-time state-space under distorted grid environment," MDPI Energies, vol. 11, no. 8, pp. 2062, Aug. 2018. DOI: <https://doi.org/10.3390/en11082062>
- [13] S. J. Yoon, N. B. Lai and K. H. Kim., "A Systematic Controller Design for a Grid-Connected Inverter with LCL Filter Using a Discrete-Time Integral State Feedback Control and State Observer," MDPI Energies, vol. 11, no. 2, pp. 437, Feb. 2018. DOI: <https://doi.org/10.3390/en11020437>
- [14] J. Liu, Y. Miura, and T. Ise, "Fixed-Parameter Damping Methods of Virtual Synchronous Generator Control Using State Feedback," IEEE Access, vol. 7, pp. 99177-99190, Jul. 2019. DOI: <https://doi.org/10.1109/ACCESS.2019.2930132>
- [15] IEEE Application Guide for IEEE Std. 1547, IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems, IEEE Std. 1547.2-2008, 2008.

윤 승 진(Seung-Jin Yoon)

[정회원]



- 2018년 8월 : 서울과학기술대학교 전기정보공학과 석사 졸업
- 2022년 8월 : 서울과학기술대학교 전기정보공학과 박사 졸업
- 2022년 9월 ~ 현재 : 한국에너지기술연구원 전력시스템연구팀 재직

<관심분야>

전력변환장치, 마이크로그리드, 머신러닝

김 병 기(Byung-ki Kim)

[정회원]



- 2008년 2월 : 한국기술교육대학교 전기공학과 졸업
- 2012년 2월 : 동대학원 전기공학과 석사 졸업
- 2015년 8월 : 동대학원 전기전자신공학과 박사 졸업

- 2016년 11월 ~ 현재 : 한국에너지기술연구원 전력시스템연구팀 책임연구원

<관심분야>

배전계통, 분산전원시스템, 계통연계기술

김 찬 수(Chan-Soo Kim)

[정회원]



- 1997년 2월 : 경희대학교 환경학과 (이학사)
- 2000년 3월 : 일본 히로시마대학원 화학공학과 (공학석사)
- 2003년 3월 : 일본 히로시마대학원 화학공학과 (공학박사)

- 2012년 10월 ~ 현재 : 한국에너지기술연구원 전력시스템연구팀 책임연구원

<관심분야>

신재생에너지, 전지저장장치, 에너지재료

남 양 현(Yang-Hyun Nam)

[정회원]



- 2016년 8월 : 한국기술교육대학교 전력전자통신공학부 (전기공학학사)
- 2018년 8월 : 한국기술교육대학교 전기공학과 (전기공학석사)
- 2018년 11월 ~ 현재 : 한국에너지기술연구원 전력시스템연구팀 기술원

<관심분야>

전력계통, 마이크로그리드, ESS

김 대 진(Dae-Jin Kim)

[정회원]



- 2007년 3월 : 서울과학기술대학교 기계설계자동화공학과 졸업
- 2009년 8월 : 동 대학원 메카트로닉스공학과 졸업 (석사)
- 2022년 8월 : 동 대학원 전기정보공학과 박사 졸업
- 2009년 8월 ~ 2014년 6월 : 대우조선해양 풍력연구소
- 2014년 7월 ~ 현재 : 한국에너지기술연구원 전력시스템연구팀 책임연구원

<관심분야>

모델기반 예측제어, 최적제어, 계통연계기술, P-HILS