산학기술성공학회논문지
Vol. 3, No. 4, pp. 274-279, 2002

광대역 ISDN을 위한 병렬 다단계 상호 연결 스위치 네트워크

박 병 수*

Parallel Multistage Interconnection Switching Network for Broadband ISDN

Byoungsoo Park*

요 약 광대역 ISDN 서비스를 위한 ATM 패킷 스위칭 구조 설계 기술을 위한 접근은 주로 비교적 하드웨어의 복잡성이 낮은 병렬 네트워크의 Self-Routing 함수를 주로 이용하므로 피할 수 없는 패킷의 충돌로 인한 패킷의 손실을 줄이기 위하여 여러 가지 형태로 연구가 진행되어 왔다. 따라서, 본 연구과제에서는 비교적 하드웨어의 복잡성보다는 효율적인 Routing 알고리즘을 통하여 스위칭 네트워크의 성능을 향상시킬 수 있는 Sort-Banyan을 기본으로 한 스위칭 구조를 근간으로 하여 하드웨어 구조의 개선과 그에 맞는 최적의 Routing 알고리즘을 개발한다. 이러한 스위치 네트워크를 구현하기 위해 두 단계의 패킷 분배 결정 알고리즘 따라 분배를 결정하여 패킷이 전송될 때 출력 단에서 충돌이 발생하지 않도록 미리 선택적으로 전송함으로서 패킷의 손실을 방지하는 패킷 Distributor 및 Multiplane의 구성을 제안한다. 이는 Self-Routing 함수로 인하여 발생되는 내부 Blocking을 해결하기 위한 방법으로, 패킷의 손실을 최소로 하여, 전송에 있어서 지연을 줄이는 효과가 있는 중요한 스위치 네트워크로 구성될 것이다.

Abstract ATM packet switching technologies for the purpose of the B-ISDN service are focused on high performance which represents good qualities on throughput, packet loss, and packet delay. ATM switch designs on a class of parallel interconnection network have been researched. But these are based on the self-routing function of it. It leads to conflict with each other, and to lose the packets. Therefore, this paper proposes the method based on Sort-Banyan network should be adopted for optimal routing algorithm. It is difficult to expect good hardware complexity. For good performance, a switch design based on the development of new routing algorithm is required. For the design of switch network, the packet distributor and multiplane are proposed. They prevent each packet from blocking as being transmitted selectively by two step distributed decision algorithm. This switch will be proved to be a good performance switch network that internal blocking caused from self-routing function is removed. Also, it is expected to minimize the packet loss and decrease the packet delay according to packet transmission.

Key Words : Switch network, Parallel interconnection network, Blocking, Packet distributor, Routing algorithm

1. 서 론

최근 컴퓨터와 관련된 모든 분야 특히, 정보통신 네트워크의 기술은 고속화에 주력하여 다양한 서비스를 멀티미디어 환경으로 제공할 수 있도록 급속한 발전을 거듭하고 있다. 다양한 통신 서비스를 제공하기 위해서는 수백 Mbps의 대역폭이 확보되어야 한다. 따라서 새로운 통신 네트워크가 사용자들에게 제공되기 위해서는 무엇보다도 새로운 고성능 VLSI 스위치 네트워크 기술이 요구된다. 네트워크를 매체로 컴퓨터간의 정보를 공유하거나, 주변장치에 고속으로 접근이 가능하도록 하기 위해서는 정보통신망의 고속화와 확장성이 요구되는 고성능 VLSI 스위치 네트워크가 절실할 것이다[1].

그 동안 고성능 스위칭 구조 설계 연구를 위한 접근은 주로 비교적 하드웨어의 복잡성이 낮은 병렬 네트워크의 Self-Routing 함수를 주로 이용하므로 피할 수 없는 패킷의 충돌로 인한 패킷의 손실을 줄이기 위하여 여러 가지 형태로 연구가 진행되어 왔다[2-4, 6, 7]. 최근에는 Self-Routing 네트워크를 Knockout 스위치[7] 그룹에 적용하여 결합하는 형태를 고려한 스위칭 네트워크도 연구되고 있다.

따라서, 본 연구과제에서는 비교적 하드웨어의 복잡

*상명대학교 컴퓨터시스템공학과

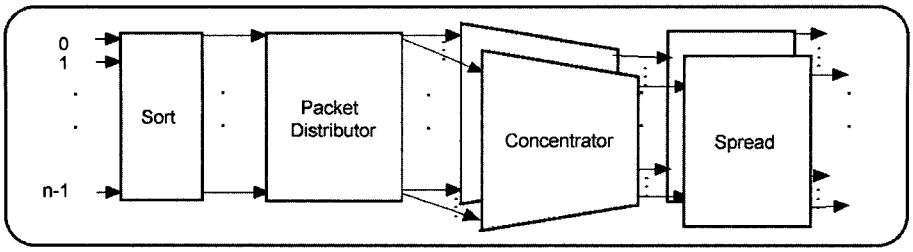

그림 1. 스위치 네트워크의 기본 구성도.

성보다는 효율적인 Routing 알고리즘을 통하여 스위칭 네트워크의 성능을 향상시킬 수 있는 Sort-Banyan을 기본으로 한 스위칭 구조를 근간으로 하여 하드웨어 구조의 개선과 그에 맞는 최적의 Routing 알고리즘을 개발함으로써 본 과제의 차별화를 하고자 한다.

따라서 본 연구 과제에서는 고속 통신망의 스위치 네트워크를 구현하기 위해 두 단계의 패킷 분배 결정 알고리즘 따라 분배를 결정하여 패킷이 전송될 때 출력단에서 충돌이 발생하지 않도록 사전에 선택적으로 전송함으로서 패킷의 손실을 방지하는 패킷 Distributor 및 Multiplane의 구성을 제안한다. 이는 Self-Routing 함수로 인하여 발생되는 내부 Blocking을 해결하기 위한 방법으로, 재전송 막아 패킷의 손실을 방지하고, 지연을 줄이는 효과가 있는 중요한 스위치 네트워크로 구성될 것이다.

2. 스위치 구조

ATM 패킷 스위치는 모든 스위치 포트에서 초 단위의 최소 몇 십만 개의 셀들을 전송 가능해야 하고, 수많은 포트들이 서로 연결할 수 있어야한다. 이러한 형태에 가장 잘 어울리는 것이 병렬 다단계 상호 연결 네트워크(MIN)를 이용한 네트워크이다. 이 방식으로 구성된 네트워크의 형태는 기존에 여러 가지 방식으로 제안되었지만 동일한 목적지의 주소를 갖는 패킷들의 충돌을 방지하기 위하여 대부분은 입력 버퍼나 출력 버퍼를 이용하여 큐의 효율적 사용이 요구되는 방식으로 패킷이 재순환 되어 목적지에 도착하도록 구성되었다. 그러나 이들은 큐의 제한적 크기에 의해 손실되는 패킷이 불가피 하게 되었다.

따라서 패킷의 손실과 패킷의 지연 등을 최소화하기 위하여 그림 1에서처럼 구성되며, 동일한 목적지의 주소를 갖는 패킷들을 그 목적지 주소에 알맞도록 패킷들이 재궤환되지 않도록 하기 위하여 Sorter 네트워크와 Concentrator 사이에 Priority Controller 라는 장치를 구성함으로서 해결 가능하도록 한다. 따라서 Priority Controller로부터 결정된 우선 순위에 따라 다음 네트워크인 Concentrator로 전달된다. Concentrator는 최대 n 개의 입력이 가능하며 출력의 수도 입력의 수와 동일하게 구성된다. 그러나 동일한 목적지의 주소를 갖는 패킷은 그 중 하나의 패킷만이 전달되기에 실질적으로 n 개의 입력과 출력의 수보다 적게 나타날 수 있다. 또한 입력의 분포는 0부터 $(n-1)$까지 다양하게 전달되지만 출력의 경우는 패킷이 처음부터 우선 순위의 순서로 연속하여 도달된다. 이것은 마지막 단계인 Spread 네트워크 상에서 내부의 블러킹이 제거되도록 하기 위한 방법이다. 이러한 Concentrator를 구성하기 위해서는 여러 종류의 네트워크들이 형태학적으로 동일한 연결 구조를 갖는 것 중에서 선택이 가능하다. 이들 중 Benes 네트워크와 Unshuffle 네트워크 그리고 Cube 네트워크 중에서 선택적으로 사용이 가능하다. 그러나 Concentrator의 마지막 스테이지에서 Unshuffle 의 연결로 이어주기 위하여 이미 구성되어 있는 Unshuffle 네트워크를 사용하는 것이 효과적이라 할 수 있다. 이는 또한 스테이지마다 동일한 연결 형태로 구성되어 있어 순환 구조를 사용한다면 이 부분에서 $\log n$ 스테이지를 하나의 스테이지로 구성이 가능하다. 이렇게 전달된 패킷이 Spread 네트워크를 구성하는 Self-routing 네트워크로 전달된다면 동일한 목적지의 충돌은 전혀 발생하지 않는다.

3. 스위치 네트워크의 구성

3.1 Sorter

앞에서 언급한 바와 같이 스위치를 구성하기 위한 네트워크로 주로 사용되는 Banyan 네트워크의 결점은 전달되는 여러 개의 패킷이 서로 구별되는 목적지 주소의 정보를 나타내지만 중간 스위치 노드에서 그 패킷들이 서로 충돌할 가능성을 가지는 블러킹 네트워크라는 점이다.

그러나 Sorter와 Banyan으로 구성된 네트워크는 Self-routing이 가능한 Banyan 네트워크 앞에 그림 2에 나타낸 것처럼 n개의 입력으로 구성된 회기적 연결 형태를 나타내는, $((\log n)^2 + \log n)$의 수만큼 스테이지들을 가지면서 $n((\log n)^2 + \log n)/4$개의 스위칭 소자가 요구되

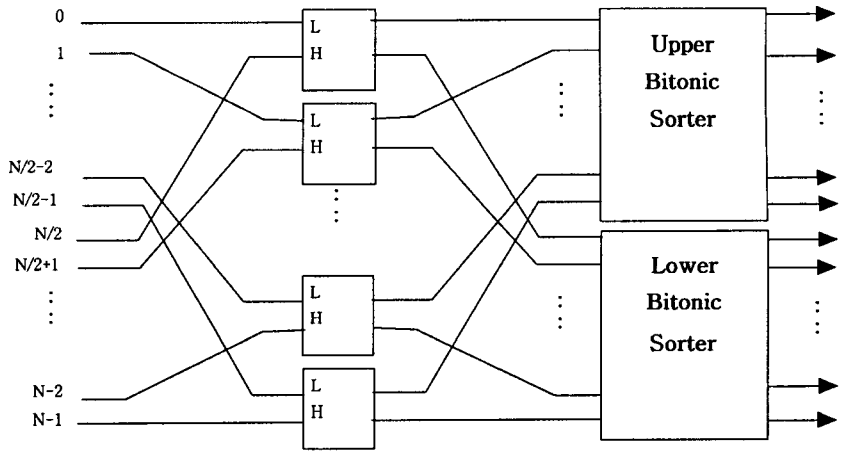

그림 2. 입력 n개로 구성된 회기적 구조.

는 Batcher의 Bitonic Sorter 네트워크를 구성한다. 이렇게 구성함으로서 스위치에 도달한 패킷들이 목적지 주소를 근거로 하여 Sorter에서 순차적으로 정렬된 후 Banyan 네트워크를 통하여 라우팅 됨으로서 내부 블러킹 문제가 해결되었다. 그러나 여기서 구현된 Bitonic Sorter 네트워크를 통한다 하여도 여전히 동일한 목적지 주소를 갖는 패킷들의 출력 단에서 충돌 문제는 존재한다. 따라서 이러한 문제를 해결하기 위하여 여러 가지 구조의 스위치 형태가 제안되어 왔다[3, 4]. 이것은 출력 단의 패킷의 충돌을 해소하기 위하여 Sorter네트워크와 Banyan 네트워크 사이에 여러 형태의 네트워크를 구성하였는데 이들 중의 한 형태가 중복되는 목적지 주소를 갖는 패킷이 다음 싸이클에 휴지상태의 입력 단으로 재라우팅 되도록 패킷을 궤환시키는 방법이 사용되었다[5].

3.2 Priority Controller와 알고리즘

앞의 Sorter를 통하여 전달된 패킷의 목적지 주소는 순차적으로 그림 4의 DEST 필드에 그 정보가 있다. 이러한 주소들이 모두 서로 구별된다면 Sort 네트워크를 통한 패킷이 그대로 전송되더라도 출력 단의 충돌이 발생하지 않지만 대부분의 경우 동일한 목적지의 주소를 갖는 패킷이 중복하여 나타난다. 따라서 이러한 문제점을 해결하기 위하여 그 목적지 주소 정보에 따라 Priority Controller에서는 다음과 같은 두 단계의 절차에 따라 PR1과 PR2의 값을 결정하여 패킷이 전송될 때 미리 출력 단의 충돌이 발생하지 않도록 선택적으로 전송함으로서 패킷의 손실을 방지한다.

Procedure 1: Decision Algorithm for PR1 value
Par_Do m=0 **To** $m \le n/2-1$
  $i_{2m} = 0$
  If($DEST_{2m} = DEST_{2m+1}$)
    $i_{2m+1} = 0$
  else
    $i_{2m+1} = 1$
End_Par_Do
Par_Do $m = 0$ **To** $m \le n/2-2$

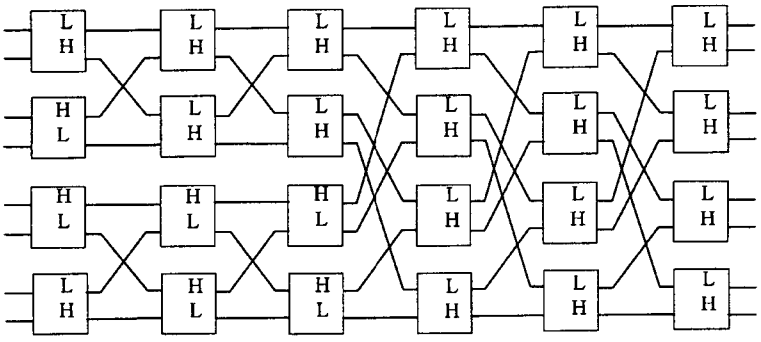

그림 3. Bitonic Sorter의 8개 입력 네트워크의 예.

$j_{2m+1} = 0$
If($DEST_{2m+1} = DEST_{2m+2}$)
$j_{2m+2} = 0$
else
$j_{2m+2} = 1$
End_Par_Do
$PR1_0 = 0$
Repeat $k = 1$ **until** $k \leq n-1$
$PR1_k = PR1_{k-1} + i_k$
If($j_k == 1$)
$PR1_k = PR1_{k-1} + j_k$
End_Repeat

위의 단계에서는 동일한 목적지의 주소 정보만을 선택하여 그 우선 순위에 따라 패킷이 전송될 수 있도록 '0' 부터 일련번호 매김을 행한다. 이 정보는 곧 다음 네트워크로 전달될 패킷들의 순서를 의미한다. 다음 단계는 PR1의 값을 근거로 하여 동일한 PR1의 값을 가진 패킷을 선택하여 다시 우선 순위를 결정한다. 이때 활성화 비트를 'on'으로 설정하여 즉시 다음 네트워크인 Concentrator로 PR1 값과 함께 전달된다. PR2 값도 아래 방법으로 얻어진다.

Procedure 2: Decision Algorithm for PR2 value
Par_Do $m = 0$ **To** $m \leq n/2-1$
$i_{2m} = 0$
If($PR1_{2m} == PR1_{2m+1}$
$i_{2m+1} = 1$
else
$i_{2m+1} = 0$
End_Par_Do
Par_Do $m = 0$ **To** $m \leq n/2-2$
$j_{2m+1} = 0$
If($PR1_{2m+1} == PR1_{2m+2}$)
$j_{2m+2} = 1$
else
$j_{2m+2} = 0$
End_Par_Do
Repeat $m = 0$ **until** maximum Value of PR1
$PR2_0 = 0$
Repeat $k = 1$ **until** $k \leq n-1$
If($i_k == 0$ && $j_k == 0$)
$PR2_k = 0$
else
$PR2_k = PR2_{k-1} + 1$
If($PR2_k == m$) $active.bit_k$ = '*on*'
End_Repeat
End_Repeat

3.3 Concentrator와 Spread

Distributor로부터 결정된 우선 순위 PR2의 값에 따라 패킷이 전달되도록 Concentrator를 구성하기 위하여 네트워크들이 형태학적으로 동일한 연결 구조를 갖는 것 중에서 선택이 가능하다.

이들 중 Benes 네트워크와 Unshuffle 네트워크들 중에서 선택적으로 사용이 가능하다. Priority Controller로부터 결정된 우선 순위 PR2의 값이 비트패턴이 b_{n-1} ...b_0와 같이 표현된다면 Concentrator에서 라우팅을 위한 Destination Tag으로서 사용되어 0부터 $(n-1)$번째 스테이지까지의 순서로 비트 b_0에서 b_{n-1}까지, $b_i = 1$,

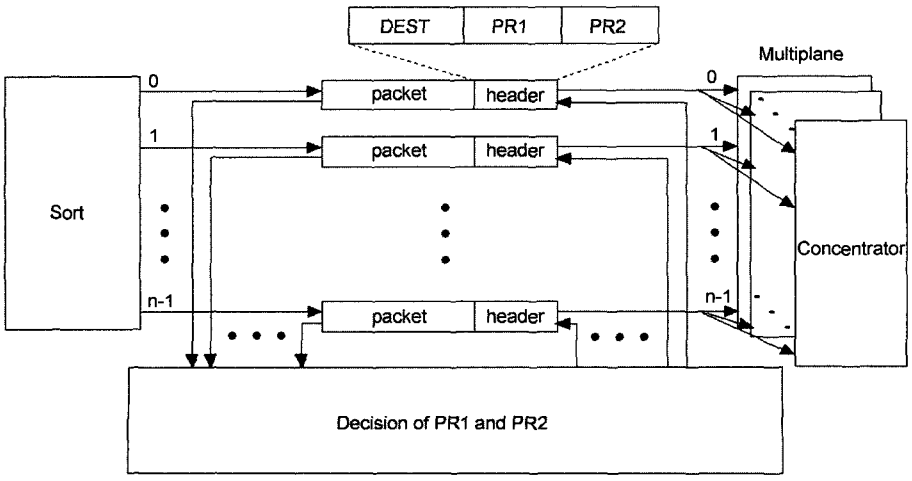

그림 4. Distributor의 Interface.

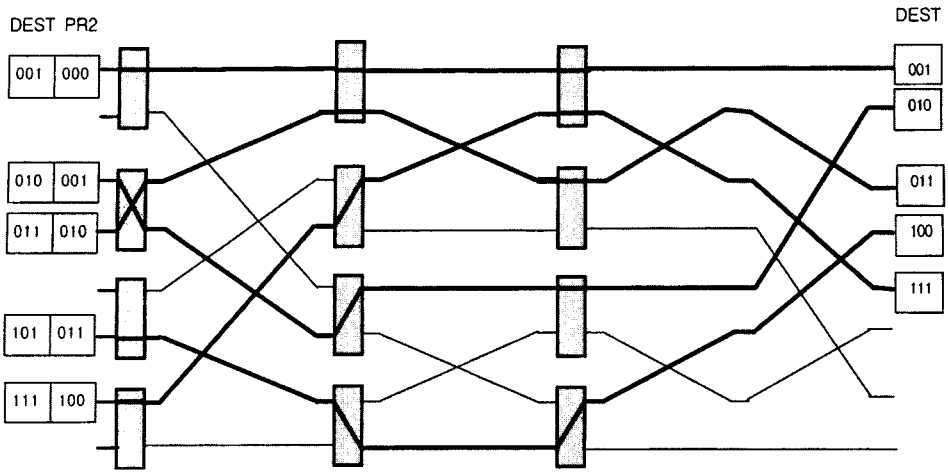

그림 5. N=8 일때 Benes Network의 라우팅 예.

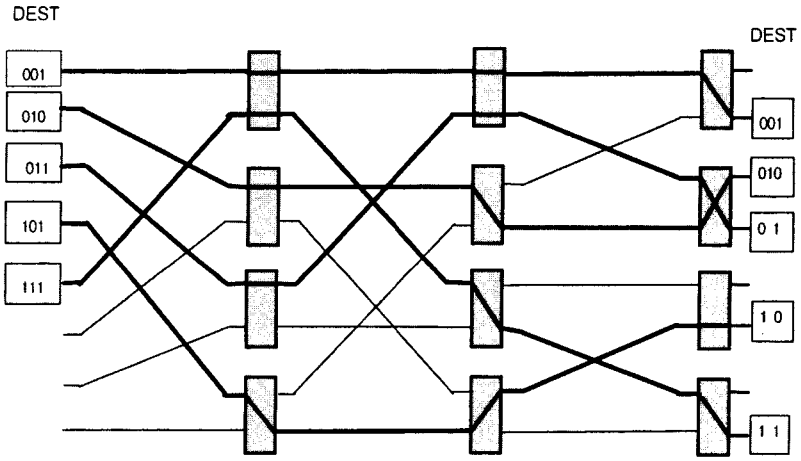

그림 6. N=8 일때 Banyan Network의 라우팅 예.

$i = n-1, \cdots, 0$,이면 각 스위칭 소자가 하위로 연결되고 $b_i = 0$이면 상위로 연결되도록 구성하면 PR2의 값과 일치하도록 출력 단에 도달된다.

Concentrator를 구성하기 위한 네트워크로서는 Benes 네트워크 또는 Unshuffle 네트워크으로 PR2의 비트 패턴에 따라 전송이 가능하다. 이들 모두 동일한 결과를 나타내며 이 결과는 다음에 연결되는 Spread 네트워크에서 충돌이 발생하지 않도록 상위 부터 순차적으로 DEST의 필드 값이 나타난다. 그림 5는 $n = 8$일때 Benes 네트워크에서 PR2의 비트 패턴에 따라 전송되는 예를 나타낸다.

Concentrator로부터 전송된 패킷이 이 네트워크에 연결될 때는 모두 목적지 주소가 오름차순으로 정렬된 상태가 되기 때문에 전달된 패킷의 집합이 어떠한 형태가 되더라도 이미 Banyan 네트워크상에서는 충돌이 배제된 상태가 된다. 이것은 잘 알려진 Banyan 네트워크가 Self-Routing 네트워크 특성을 지니고 있기 때문이다. 따라서 DEST의 값이 비트패턴, $b_{n-1} \cdots b_1 b_0$,으로 표현된다면 Banyan 네트워크에서 각각의 비트의 값은 라우팅을 위한 Destination Tag으로서 사용되어 0부터 $(n-1)$번째 스테이지까지 역순으로 비트 b_{n-1}에서 b_0까지 앞서 설명한 그림 5에서 처럼, $b_i = 1$, $i = n-1, \cdots, 0$이면 각 스위칭 소자가 하위로 연결되고 $b_i = 0$이면 상위로 연결되도록 라우팅 알고리즘을 적용하면 DEST 필드의 값과 동일한 출력 단에 도달된다. 그림 6은 $n = 8$ 일때 패킷이 전달되는 경로 설정을 나타낸다. 결과적으로 본 논문에서 제안된 병렬 상호 연결 ATM 스위치의 구조는 앞서 설명한 구성되어 스위치의 내부 경로 설정에서 상호간의 패킷이 상충됨이 없이 전송 가능하다.

4. 결 론

본 논문에서 제안된 스위치 구조는 동일한 목적지주소를 갖는 패킷들을 그 목적지 주소에 알맞도록 패킷들이 재궤환으로 인한 패킷의 손실과 지연을 방지하고 패킷이 서로 내부에서 충돌되지 않도록 하는 스위치 네트워크를 제안하였다. 우선 순위 알고리즘이 적용되는 Priority Controller 라는 장치를 구성하고 HOL 블러킹의 문제점이 최소화되도록 패킷 Distributor 및 Multiplane을 구성하였다. 그러나 스위치 네트워크 구성에서 패킷의 전송 문제가 발생하지 않았지만, 버퍼에서 발생하는 제한적 요소를 지닌 스위치의 성능 평가가 요구된다.

감사의 글

본 논문은 2001년 상명대학교 교내 연구비에 의하여 지원되었음.

참고문헌

[1] H. Ahmadi, and W. E. Denzel, A survey of Modern High-performance Switch techniques, IEEE Journal on Selected Areas in Communication, Vol. 7, No. pp. 976-985, Sept. 1989.

[2] K. Y. Eng. M. G. Hluchyj, and Y. S. Yeh, A Knockout switch for variable-length packet, IEEE J. Select. Areas Commun., vol. SAC-5. pp. 1426-1435, Dec. 1987.

[3] A. Huang, The relationship between STARLITE, A wideband digital switch and options, in Proc. ICC86, Toronto, Canada, pp. 1725-1729, June 1986.

[4] A. Huang and S. Knauer, Starlite: A Wideband Digital Switch, Proceeding of Globecom 84, pp. 121-125. 1984.

[5] Y. N. J. Hui and E. Arthurs, A Broadband Packet Switch for Integrated Transport, IEEE Journal on Selected Areas in Communication, Vol. 5, No. 8, pp. 1264-1273, October 1987.

[6] F. A. Tobagi and T. Kwok, The Tandem Banyan Switching Fabric: A Simple High-Performance Fast Packet Switch, Proceedings of IEEE INFOCOM 91, pp. 120-129, 1991.

[7] Y. S. Yeh, M. G. Hluchyj, and A. S. Acampora, The Knockout switch: A Simple, Modular Architecture for High-Performance Packet Switching, IEEE J. Select. Areas Commun., Vol.5, No. 8, pp. 1274-1283, Oct. 1987.