

광대역 디지털 고주파 신호 복제 특성 분석

임중수^{1*}, 채규수¹

An Analysis of Wideband Digital Radio Frequency Signal Reproduction Characteristics

Joong-Soo Lim^{1*} and Gyoo-Soo Chae¹

요약 디지털 신호 기억회로는 반도체 기술의 발달과 더불어 매우 빠른 속도로 발달되었다. 그러나 수 백 MHz 대역폭의 광대역 고주파 신호를 저장하였다가 복제하는 것은 매우 어려운 기술이다. 고주파 신호의 기억을 위해서 과거에는 아날로그 방식의 주파수 기억루프가 사용 되었으나, 광대역 신호 변환기와 광대역 주파수 증폭기 등이 개발 되면서 디지털 고주파 신호 기억 장치에 대한 설계가 가능해 졌다. 본 논문에서는 주파수 대역이 600MHz 이상 되는 광대역 디지털 고주파 복제회로를 사다리 회로를 이용하여 설계하고 그 결과를 모사하였다.

Abstract Digital memory circuits have been developed very fast according to the progress of semiconductor technology. But it was very difficult to memorize a wideband radio frequency signals. Many years ago, an analog frequency memory loop(FML) was used for store of radio frequency signal and the digital radio frequency memory was made according to the development of wideband amplifier and high speed sampler. We present a design of wideband digital radio frequency reproduction device using ladder circuit and the simulation results with respect to the sampling speed in this paper.

1. 서론

대용량 고속 반도체 메모리 개발로 디지털 신호 기억회로는 날마다 발전하고 있으며, 각종 영상이나 멀티미디어 신호들을 복제하기 위해서 폭넓게 사용되고 있다. 그러나 신호의 주파수가 GHz대역의 높은 고주파 신호를 디지털 신호로 변환하여 저장 하였다가 복제하는 기술은 매우 어려운 분야로 분류되어 왔다. 고주파 신호의 기억을 위해서 과거에는 아날로그 주파수 기억루프가 사용 되었으나[1] 고주파 신호 변환기와 광대역 주파수 증폭기 등이 개발 되면서 디지털 고주파 신호 기억 장치에 대한 설계가 가능해 졌다[2]. 본 연구에서는 전체 대역폭이 600MHz 이상 되는 광대역 고주파 신호를 설계하고 샘플링 속도에 따른 신호 저장 및 복제 특성 결과를 분석하였다.

2. 고주파 신호 저장 및 복제회로 동작원리

2.1 동작 개요

고주파 신호를 표본화(샘플링)하여 저장하고 이를 원하는 시간에 다시 복제하는 장치를 고주파 기억장치라 부른다. 일반적으로 사용하는 주파수 대역폭이 좁은 경우에는 신호를 표본화하기도 쉽고 표본화자료를 양자화하기도 쉬우며, 양자화된 자료를 저장하는데도 필요한 저장공간이 적어서 쉽게 구현할 수 있다. 광대역 고주파 기억회로는 높은 주파수의 고주파 신호 특성을 저장하고 분석하는 것을 목적으로 사용되기 때문에 수 MHz 또는 수 GHz 대역의 높은 고주파 신호를 디지털 데이터로 변환하여 저장해야 하기 때문에 고주파 신호의 표본화 시간이 고주파 신호의 2 배 이상의 표준화 속도가 요구된다. 고주파 신호는 표준화된 데이터를 양자화한 후에 디지털 메모리에 저장할 때 데이터의 양이 많기 때문에 저장 데이터의 양을 줄이기 위해서 특수 코드 들이 사용되기도 한다.

광대역 고주파 기억 장치는 고주파 신호를 표본화할 때 신호의 크기를 구별하는 진폭비교(amplitude encoding)

¹천안대학교 정보통신학부/RDRC center KAIST

*교신저자: 임중수(jslim@cheonan.ac.kr)

표본화 방식과 고주파 신호의 위상을 구분하는 위상비교 (phase encoding) 표본화 방식으로 나누어 지며, 본 논문에서는 샘플링 주파수에 비해서 주파수 복제 특성이 우수한 위상비교 방식을 중심으로 연구하였다.

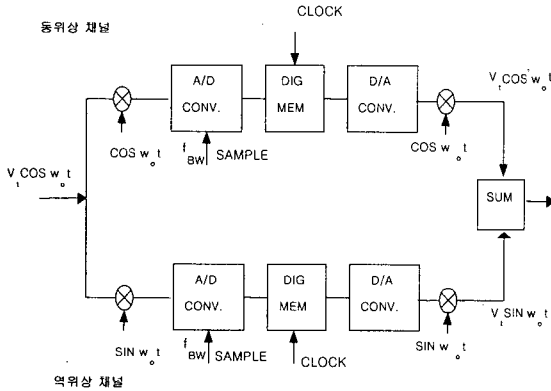


그림 1. 광대역 디지털 고주파 신호 복제 장치 구성도

2.2 고주파 복제신호 장치 구성도

제한된 광대역 디지털 고주파 신호 기억장치는 그림 1과 같이 구성된다. 본 장치는 높은 주파수의 고주파 신호를 표본화하기 위해서 입력신호를 입력신호와 위상이 같은 동 위상(inphase : I) 신호와 입력 신호와 90도의 위상차를 갖는 구적위상(quadrature : Q) 신호로 분리하여 표준화함으로써 샘플링 비를 높게 설계했다. 본 장치에 입력된 고주파 신호는 고주파 신호 분배기에서 두 채널로 분류된 뒤에 한 채널은 기준신호 회로 즉 동 위상(inphase : I) 회로로 사용하고 나머지는 90도 위상차를 갖는 구적위상(quadrature : Q) 회로로 사용한다. I신호와 Q신호의 변환은 믹서(mixer)에서 이루어진다. 저장될 신호 대역의 중심주파수에 맞추어진 국부발진기(local oscillator) 신호는 입력되는 고주파신호와 믹서에서 혼합되어 I, Q신호로 변환되는데 여기에서 사용되는 국부 발진기의 주파수는 저장하고자하는 고주파 신호의 대역폭과 최대 샘플링 속도 등을 고려하여 결정한다.

믹서에서 생성된 I, Q 신호는 아날로그-디지털 변환기(A/D converter)나 위상 변별기(phase discriminator)를 사용하여 I채널과 Q채널의 디지털 데이터로 변환된다 [3][4]. 고주파 신호의 진폭을 저장할 경우에는 아날로그-디지털 변환기를 사용하고 고주파신호의 위상을 저장할 경우에는 위상 변별기를 사용하여 디지털 변환을 수행하며, 이 디지털 변환을 수행하기 위해서는 입력되는 신호의 가장 높은 주파수보다 적어도 두 배 이상의 주파수로 샘플링 해야 하기 때문에 아날로그-디지털 변환기와 위

상 변별기의 샘플링 속도가 디지털 신호 저장장치의 주파수 대역폭 결정에 매우 중요하다. 신호의 샘플링 속도가 낮은 경우에는 샘플링 할 수 있는 신호의 대역폭이 좁기 때문에 고주파 신호를 여러 단의 믹서를 사용하여 저대역 신호로 변환해야 하며, 이 경우에는 여러 단을 구성하는 복잡한 고주파 회로가 필요할 뿐만 아니라 신호를 복제할 때 더 많은 시간이 소요되어 100ns 이내의 짧은 시간 안에 신호를 복제하지 못하게 된다. 예를 들어, 광대역 고주파 기억장치의 주파수 대역폭이 600MHz라고 가정하면 그림 1에서 600 MHz 대역은 300MHz 대역폭을 가진 I와 Q 채널로 나뉜다. 이 경우에 펄스내의 모든 정보를 유지할 수 있는 아날로그-디지털 변환기의 샘플링 주파수는 일반적으로 600MHz 이상이어야 한다. 일반적으로 진폭비교 방식에 사용되는 아날로그-디지털 변환기는 I와 Q를 4~6비트로 양자화 하는데, 이는 동시에 다중 신호들이 저장될 때 불요신호를 줄이고 소 신호 (small signal)의 왜곡을 막아준다. 양자화 된 신호는 이제 4~6비트 데이터 형태인 600MHz 샘플링주파수로 아날로그-디지털 변환된 I 데이터와 같은 수의 Q 데이터로 생성되어 데이터 형태로 디지털 메모리에 저장된다. 저장된 신호를 재생하려면, I와 Q채널의 메모리에 저장된 데이터들을 600MHz의 속도로 읽어 내면서, 디지털-아날로그 변환을 하고 이 신호를 저역통과필터(LPF)를 통과시킨 후 상향 변환하여 원래의 고주파 신호로 출력하여 송신한다. 아날로그 하향변환기(analog down-converter)는 광대역의 신호를 처리할 수 있기 때문에 일반적으로 Q 채널 광대역 기억장치에 사용된다. 아날로그 하향변환기의 가장 큰 결점은 채널 간 위상과 진폭의 평형을 맞추기 어려운 것이다. 아날로그 I/Q 하향변환기를 구현하는 가장 일반적인 방법은 그림 1과 같이 90도 위상변위기(phase shifter)를 국부발진기의 출력에 연결하여 90도 위상변위를 갖는 국부 발진 신호(quadrature local oscillator signal)를 만드는 것이다.

2.3 고주파 신호 저장 및 복제

광대역 고주파 기억장치의 어려운 점은 동작 주파수 범위의 중심에 맞추어진 국부발진기를 사용하여 입력되는 신호를 중 대역으로 변환하는 것이다. 이 방법으로는 국부발진 주파수를 기준으로 하여 보았을 때, 입력되는 신호의 상측대역(upper band)과 하측대역(lower band)이 모두 동일한 기저대역으로 겹쳐진다. 이상의 과정에서 발생하는 주파수 모호성은 I채널과 Q채널간의 위상 차이를 측정하여 해결할 수 있다. 예를 들면, Q채널의 위상이 I채널보다 앞서면(lead), 입력신호의 주파수가 국부발진기 주파수보다 높은 것이며, 반면에 Q 채널의 위상이 I채널

보다 늦으면(lag) 입력신호의 주파수는 국부발전기의 주파수보다 낮은 것이다. 구직채널 신호처리(quadrature channel process)를 고려하면, 고주파신호는 다음과 같다.

$$v(t) = x(t) \cdot \cos w_0 t - y(t) \cdot \sin w_0 t \quad (1)$$

여기에서 x(t)와 y(t)는 반송파 각 주파수 w_0 에 비해서 느리게 변화하는 신호이다. 식(1)에서 신호 스펙트럼을 도출하면 식(2)와 같다.

$$V(w) = \frac{1}{2} [X(w - w_0) + jY(w - w_0)] + \frac{1}{2} [X(w + w_0) - jY(w + w_0)] \quad (2)$$

여기서 $X(w)$ 와 $Y(w)$ 는 $x(t)$ 와 $y(t)$ 의 푸리에 변환(Fourier transform)들이다. 식 (2)는 복소 표현(complex notation)으로 다시 쓰면 식 (3)과 같다[5].

$$V(t) = \frac{1}{2} [V^* (w - w_0) + V(w - w_0)] \quad (3)$$

여기서 $V^*(w) = X(w) - jY(w)$ 이며 “*”는 공액(conjugate)을 나타낸다. 국부발전기 w_{LO} 와 혼합되고 저역통과 필터를 거친 후에, I 채널 신호와 Q 채널 신호는 아래와 같다.

$$v_I(t) = \frac{1}{2} [x(t) \cdot \cos(w_0 - w_{LO})t - y(t) \cdot \sin(w_0 - w_{LO})t] \quad (4)$$

$$v_Q(t) = \frac{1}{2} [x(t) \cdot \sin(w_0 - w_{LO})t - y(t) \cdot \cos(w_0 - w_{LO})t] \quad (5)$$

상기의 신호를 국부발전 주파수를 신호의 주파수와 일치 ($w_0 = w_{LO}$) 시키면

$$v_I(t) = x(t) \quad (6)$$

$$v_Q(t) = y(t) \quad (7)$$

광대역 고주파 기억장치에서 출력되기 위하여 국부발전기에서 다시 혼합된 뒤에 하향 신호 성분을 제거한 상향 변환된 신호는 식 (8)과 같다.

$$v'(t) = v_I(t) \cos(w_{LO})t + v_Q(t) \sin(w_{LO})t \quad (8)$$

여기에서 I 신호 성분을 보면 식 (9)와 같다.

$$v'_I(t) = \frac{1}{2} [x(t) \cdot \frac{1}{2} (\cos(w_0 t) + \cos(w_0 - 2w_{LO})t) - \frac{1}{2} [y(t) \cdot \frac{1}{2} (\sin(w_0 t) + \sin(w_0 - 2w_{LO})t)] \quad (9)$$

반면, Q 신호 성분은 식 (10)과 같다.

$$v'_Q(t) = \frac{1}{2} [x(t) \cdot (-\frac{1}{2}) \cdot (\cos(w_0 t) - \cos(w_0 - 2w_{LO})t) + \frac{1}{2} \cdot y(t) \sin(w_0 t) - \sin(w_0 - 2w_{LO})t] \quad (10)$$

윗 식에서 $w_{LO} = w_0$ 이면 출력은 식(1)에서 나타낸 입력 신호를 복제 할 수 있게 된다.

3. 고주파 신호 복제 장치 설계

광대역 고주파 신호 복제 장치는 그림 1과 같이 고주파 입력 모듈, 국부 발전기 모듈, 디지털 메모리 모듈, 컨트롤 모듈과 고주파 출력모듈 등으로 나눌 수 있으며 각 모듈별 구성은 다음과 같다

3.1 고주파 입력모듈

고주파 입력모듈(input assembly)은 고주파 입력 단으로부터 고주파 신호와 고주파 신호 대역폭의 중심 주파수에 해당하는 LO신호를 입력받는다. LO신호는 QIFM에서 고주파신호와 혼합되어 대역폭이 $\pm 300\text{MHz}$ 인 I, Q의 IF신호를 발생한다. QIFM에서 발생된 IF신호는 차단 주파수가 300MHz인 Low Pass Filter를 거쳐 믹서에서 발생된 원하지 않은 신호를 제거 한다. 이때 국부발전기의 주파수를 대역폭의 중심주파수 설정했을 경우의 이점은 A/D 샘플링 클럭을 절반으로 줄일 수 있다. 필터를 거친 IF(I, Q) 신호는 아날로그 드라이브(analog driver)를 이용하여 I+, I-, Q+, Q- 신호로 분리되고, Angle Digitizer를 거쳐 8개의 위상신호 I0(0°), I45(45°), Q0(90°), Q45(135°), -I0(180°), -I45(225°), -Q0(270°), -Q45(315°)를 얻어서 한 쌍의 위상신호(예, I0(0°)과 -I0(180°))를 비교기에 입력하여 ECL Level의 디지털 위상신호 I, I+45, Q, Q+45를 추출한다. 이때 비교기에 한 쌍의 위상신호를 입력하는 것은 비교기에서의 선택도를 높이기 위함이다. 비교기에서 생성된 디지털 위상신호는 디지털 메모리 모듈의 쉬프트 레지스터(shift register)에 입력되어 고속으로 샘플링 된

다. 비교기와 쉬프트 레지스터는 처리 속도를 향상시키기 위해서 ECL Level로 인터페이스 된다.

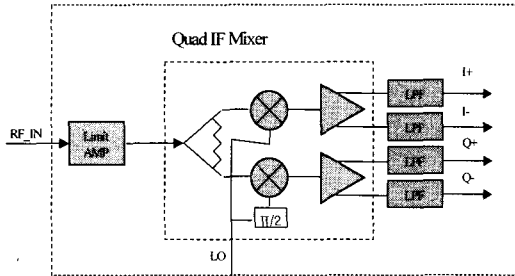


그림 2. 입력 고주파 신호와 QIFM 믹서 구성도

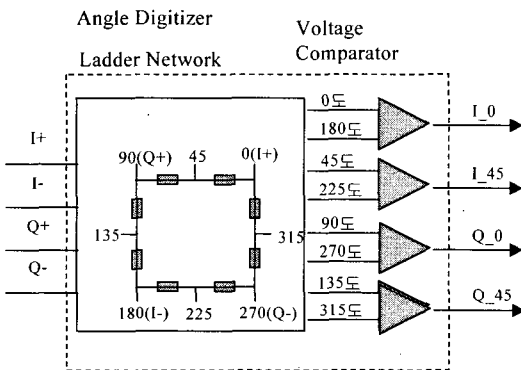


그림 3. Ladder Network을 이용한 각도 변환회로

3.2 디지털 메모리 모듈

제한된 범위의 고주파 신호 값을 디지털로 저장하는 부분은 디지털 메모리 모듈이다. RF 입력모듈에서 입력된 비 동기 디지털 I, I+45, Q, Q+45를 666MHz의 클럭에 동기 시킨다. 저속의 메모리에 저장하기 위해 16Bit 직렬 대 병렬 레지스터(serial to parallel register)를 이용하여 41.625 MHz의 메모리제어 클럭에 동기된 16Bit의 버스 폭을 갖는 데이터로 바꾸어 메모리에 저장한다. 이때 쉬프트 레지스터의 출력과 메모리의 입력에는 ECL level의 신호를 TTL level의 신호로 변경하는 회로를 필요로 한다. 저장된 신호를 복원하기 위해 메모리에서 꺼낼 때는 저장할 때와 반대로 666MHz에 동기된 I, I+45, Q, Q+45의 펄스열로 만들어 고주파 출력모듈의 D/A 변환기에 입력시킨다.

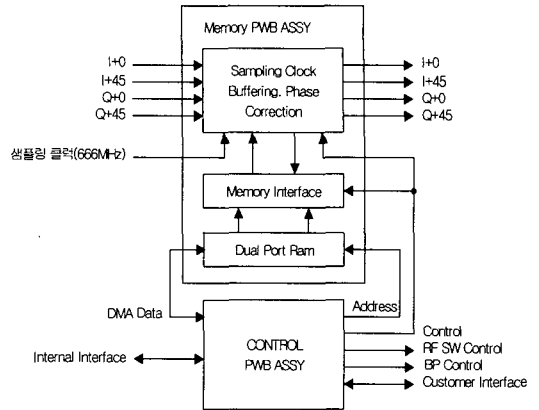


그림 4. 디지털 메모리 회로 모듈

디지털 메모리 회로 모듈은 그림 2와 같이 제한된 일정 주파수 범위의 고주파 입력을 QIFM과 Hybrid(혹은 phase shift)를 사용하여 I+, Q+ 신호를 생성하고, 생성된 각 신호는 45도 위상차를 갖는 4개의 신호로 변경한다. 디지털 메모리 모듈은 600MHz로 동작하는 직렬 대 병렬 레지스터를 이용하여 이산 신호를 디지털 화 하고, 디지털 신호를 16비트로 저장하는 기능을 수행한다. 저장된 데이터는 직렬 대 병렬 레지스터를 통해 D/A 변환기에 입력되어 아날로그 신호로 변경되어 고주파 출력모듈의 입력으로 사용된다.

3.3 고주파 출력 모듈

고주파 출력 모듈은 그림 5와 같이 D/A 변환기에 입력된 디지털 위상신호를 아날로그의 I, Q 신호로 변환하고 저 대역 필터를 통과시켜 최대한 원래의 신호에 가까운 중간 주파수 신호를 만들어 SSB 변조기의 I, Q 입력단에 입력시켜 고주파 입력 모듈에서 사용한 국부발진기 신호와 합하여 고주파신호로 복원시킨다. SSB 변조기에서 복원된 고주파 신호는 제한 증폭기를 거쳐 일정한 출력전력을 갖는 신호로 증폭되어 출력된다.

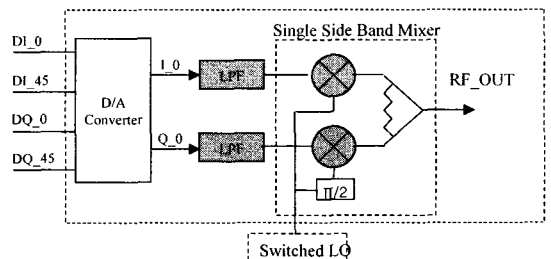


그림 5. 출력 고주파 회로 모듈

4. 고주파 신호 복제 특성 모사 및 결론

저장하고자 하는 고주파 신호의 대역폭이 600MHz인 경우 이 신호를 I채널, Q채널로 분리하면, 각 채널에는 최대 300 Hz 대역폭의 신호가 흐른다고 가정할 수 있다. 이회로의 신호를 600MHz, 300MHz로 디지털 화하고 디지털 신호를 16비트 병렬레지스터로 지연시켜 Dual Port RAM에 저장한 뒤에, 저장된 신호를 복제한 결과가 그림 6과 그림 7 이다. 그림 6은 샘플링 주파수를 600MHz로 했을 경우이며, 결과는 입력 신호의 위상과 진폭이 잘 유지되어서 복제되며 고주파 신호의 반송파 신호로 사용되기에 충분하다. 그림 7은 샘플링 주파수가 300MHz 인 경우로 입력 신호의 위상과 진폭이 잘 유지되지 않는 것을 볼 수 있다.

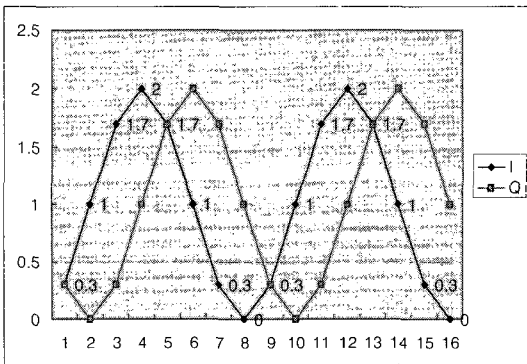


그림 6. 디지털 고주파 신호 모사 특성 (샘플링 주파수 ; 600MHz)

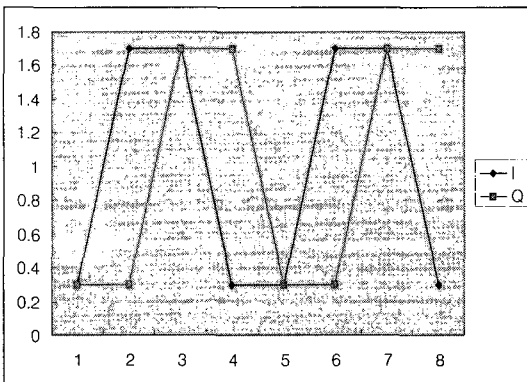


그림 7. 디지털 고주파 신호 모사 특성 (샘플링 주파수 ; 300MHz)

따라서 그림 1과 같이 설계한 디지털 고주파 신호 복제회로는 입력신호의 대역폭이 600MHz 이하인 경우에

600MHz 이상의 샘플링 주파수를 사용하면 고주파 신호를 양호하게 복제할 수 있는 것을 알 수 있다.

참고문헌

- [1] Schleher, D. C., "Introduction to Electronic Warfare," Artech House, 1986, pp. 138-145.
- [2] Schleher, D. C., "Electronic Warfare in the Information Age," Artech House, 1999, pp. 187-199
- [3] Richard G. Wiley, "Electronic Intelligence: The Analysis of Radar Signals." Artech House, 1993, pp. 206-211
- [4] James Bao-Yen Tsui, "Digital Microwave Receivers Theory and Concepts," Artech House, 1989, pp. 203-211.
- [5] Tsui, J., "Digital Techniques for Wideband Receivers," Artech House, 1996, pp .111-134
- [6] Jenq, Y. C., "Digital Spectra of nonuniformly sampled signals: fundamentals and high speed wave-form digitizers" IEEE Trans. Instrumentation and measurement, Vol. 37, June 1988, pp. 245-251.

임 중 수 (Joong-Soo Lim)

[정회원]



- 1978년 2월 : 경북대학교 전자공학과 (공학사)
- 1987년 8월 : 충남대학교 전자공학과 (공학석사)
- 1994년 3월 : Auburn University, 초고주파공학 (공학박사)
- 1980년 8월 ~ 1989년 12월 : 국방과학연구소, 선임연구원

- 1998년 3월 ~ 2002년 8월 : 충남대학교 전파공학과 겸임교수
- 1994년 1월 ~ 2003년 12월 : 국방과학연구소, 전자탐지 팀장
- 2003년 3월 ~ 현재 : 천안대학교 정보통신학부 교수

<관심분야>

전자파 이론, 광대역 주파수 소자 설계, 레이더 및 전자전 장비 설계/분석

채 규 수(Gyoo-Soo Chae)

[정회원]



- 1993년 2월 : 경북대학교 전자공학
학과 (공학사)
- 1995년 2월 : 경북대학교 전자공학
학과 (공학석사)
- 2000년 12월 : Virginia Tech
(공학박사)
- 2001년 1월 ~ 2003년 2월 :
Amphenol Mobile(RF manager)
- 2003년 3월 ~ 현재 : 천안대학
교 정보통신학부 교수

<관심분야>

안테나 설계, 초고주파 이론