

주파수 도약 무전기용 광대역 전력증폭기 설계

이민수^{1*}

Design of the Wideband Power Amplifier for a Frequency Hopping Radio

Min-Soo Lee^{1*}

요약 주파수 도약 무전기용 광대역 전력증폭기를 설계한다. 효율 향상을 위해 B급 동작점에 입력을 과인가하는 구조로 설계한다. 광대역 트랜스퍼머와 궤환회로를 이용하여 광대역 특성을 가지도록 한다. 설계된 증폭기를 CAD 소프트웨어인 HP ADS를 이용하여 시뮬레이션 한다. 설계된 증폭기의 시뮬레이션 결과는 설계사양을 만족한다. 설계된 증폭기를 제작하고 측정한다. 제작된 증폭기의 측정 결과는 시뮬레이션 결과와 잘 일치하며 설계사양을 만족한다.

Abstract A wideband power amplifier for a frequency hopping radio unit is designed. To obtain higher efficiency, it is designed for the Class B mode overdriven. The broadband transformer and feedback circuits are adapted to obtain broadband characteristics. The designed amplifier is simulated using the ADS, which is a CAD software from HPEEsof. Simulation results of the designed amplifier are well suited for the design specifications. The designed amplifier are fabricated. Measured results of the fabricated amplifier well agreed with the simulation results and are in good agreement with the predicted performance.

Key Words : Microwave amplifier, Power amplifier, Wideband amplifier, Frequency hopping

1. 서론

기존의 통신용 전력증폭기는 협대역에서 고정주파수의 신호를 전력증폭하는 구조로 사용되었다. 현재 군용으로 많이 사용되는 주파수도약 운용방식에 적합한 전력증폭기로 사용하기 위해서는 광대역의 주파수 대역에서 입력신호의 주파수가 동적으로 스위칭 되는 구조에서 동작하여야 한다. 주파수도약 방식을 사용하는 무전기의 전력증폭기는 기본적으로 고정주파수에서 동작하는 전력증폭기와 같은 구조로 구성되나 도약하는 넓은 주파수 대역에서 일정한 출력을 가지도록 설계하고 입력되는 도약 스위칭 신호에 대하여 안정된 출력 레벨과 성능을 유지할 수 있어야 한다. 그리고 고조파 성분의 레벨이 낮아야 송신 시 고조파 억제용 필터 설계가 용이하게 된다. 또한 휴대용 송신기에 적용하기 위하여 고효율 특성을 가져야 한다[1][2][3]. 또한 이러한 성능은 주파수도약형 디지털

I/Q 선형화를 전력증폭기에 적용하기 위하여 필요하다. 이 논문에서는 30 - 88MHz의 VHF 대역에서 5W의 출력을 얻을 수 있는 2단 증폭기를 설계한다. 중단의 전력증폭기는 넓은 주파수범위에서 동작하므로 주파수에 따른 출력 변동이 일정하지 않다. 따라서 드라이브 증폭기에서 전력증폭기의 주파수 특성을 보상할 수 있도록 설계한다. 효율을 높이기 위하여 종단 전력증폭기는 스위칭모드로 설계한다. 또한 우수 고조파성분을 제거하여 고조파필터의 제작이 용이하도록 푸쉬풀방식으로 설계한다[4].

2. B급 전력증폭기 설계

[표 1]에 이 논문에서 설계할 전력증폭기의 사양을 제시한다. 그리고 25dB 이상의 전력이득을 얻기 위해서 2단으로 설계한다. 먼저 출력단을 설계하고 드라이브단을 설계한다. 전력증폭기를 설계하기 위해서는 소자를 선택하여야 한다. 설계하게 될 전력증폭기는 30MHz-90MHz의 대역폭을 가져야 하므로 일반적인 소자로는 이와 같

¹대전대학교 통신공학과

*교신저자: 이민수(lmsoo@daejin.ac.kr)

은 광대역 특성을 내기 힘들다. 따라서 광대역 특성을 가지는 VDMOS를 사용한다.

표 1. 전력증폭기 사양

항목	사양
주파수 대역	30-88MHz
채널 간격	25 KHz
RF 최대 출력 전력	5W(37dBm)
전력이득	25dB
DC전압	12V
ACPR	45dBc이상
효율	35%이상

2.1 최종단 설계

이 논문에서 사용한 최종단 전력소자는 Polyfet사의 SQ721이다. 이 소자는 통상 25W급의 전력 증폭에 사용하는 고효율, 선형 이득 및 저잡음 특성을 갖는 소자이다. 이 소자는 DC 드레인전류 5.0A, 드레인-게이트 전압 50V, 드레인-소스 전압 50V, 그리고 게이트-소스 전압 20V의 최대 정격조건을 가진다.

전력증폭기를 설계하기위하여 증폭기의 입출력 특성 곡선으로부터 동작점과 부하선을 결정한다[5][6]. 증폭기의 입출력 특성곡선은 일반적으로 제조사의 데이터 시트에 제공된다. 하지만 자세한 데이터가 제공되지 않기 때문에 설계목적으로 사용하기에는 부적합하다. 따라서 측정을 하거나 아니면 소자의 등가모델로부터 CAD시뮬레이션하여 얻는다. 여기서는 소자의 등가모델로부터 입출력 특성곡선을 얻는다.

이 등가모델로부터 전력소자의 동작점과 부하선을 결정한다. [그림 1]에 대신호 모델로부터 얻은 입출력 특성곡선을 제시한다. [그림 1]에서 소자의 성능을 최대한 활용하기 위해 동작점을 $VGS=12V$, $ID=197mA$ 에 잡는다. 다음에 부하선의 기울기를 결정해야 한다. 전류가 최대한의 스윙을 할 수 있도록 소자의 동작점을 잡을 경우 부하선은 A의 형태로 된다. 이 경우 최대 출력전력은 15W로 원하는 사양 이상이 된다. 하지만 무릎전압이 크기 때문에 DC 공급에 소모되는 전력이 많아져서 효율이 떨어지게 된다. 이때의 출력부하의 크기는 Cripps의 이론에 따라 약 1Ω 이다[7]. 이는 너무 작은 값으로 정합하기 어렵고 광대역 특성을 구현하기도 어렵다. 따라서 여기서는 무릎전압으로 인한 DC 공급전력의 낭비를 줄이고 광대역 정합에 적당한 B의 부하선을 선택한다. B 부하선에 해당하

는 출력 부하저항은 12.5Ω 이다.

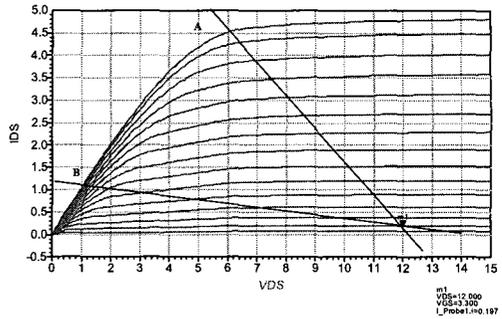


그림 1. SQ721의 입출력 특성곡선과 부하선

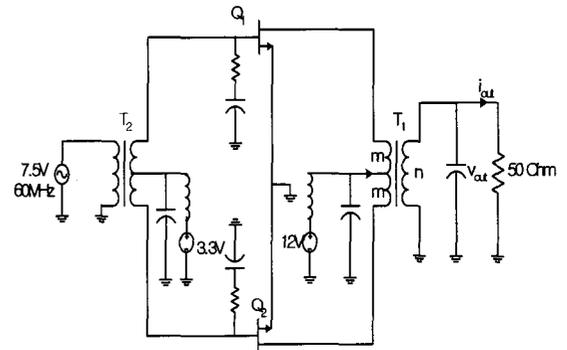


그림 2. 증폭기의 입출력 정합 회로도

[그림 2]는 설계된 전력증폭기의 정합회로도이다. 계산된 출력 부하선을 50Ω 시스템으로 정합하기위해 광대역 트랜스퍼머를 사용한다. 저주파 부근에서 소자의 안정도를 개선하기 위하여 입력 정합회로에 저항과 커패시터를 병렬로 연결한다. 입력 정합회로는 광대역 특성을 갖도록 트랜스퍼머를 이용한다.

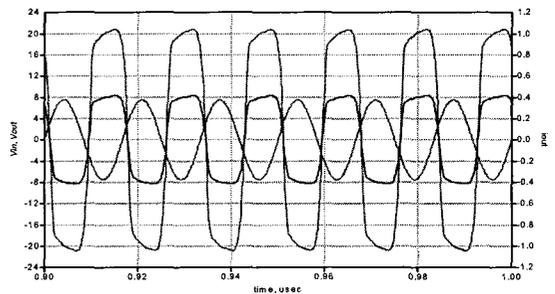


그림 3. 전력증폭기에 과인가할 때 출력 전류, 전압 파형

[그림 3]은 입력에 7.5V의 진폭을 가지는 60MHz의 정현파 신호를 인가할 때 출력되는 파형을 나타낸 것이다. 과인가 입력전압으로 인해 출력전류가 클리핑되는 것을 볼 수 있다. 하지만 출력전압은 충분히 증폭된다.

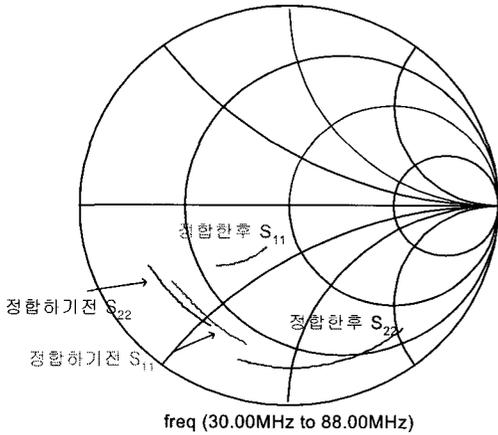


그림 4. 최종단 증폭기의 S11, S22 특성

[그림 4]는 정합하기전의 입출력 임피던스 특성과 설계된 증폭기의 입출력 임피던스 특성을 나타낸다. 설계된 증폭기의 S11은 공액정합되므로 정합되기 전의 S11에 비해 입력 특성이 좋아지나 S22는 오히려 나빠짐을 보인다. 이는 출력단이 전력정합되기 때문이다. [그림 5]에 설계된 증폭기의 주파수 특성을 제시한다.

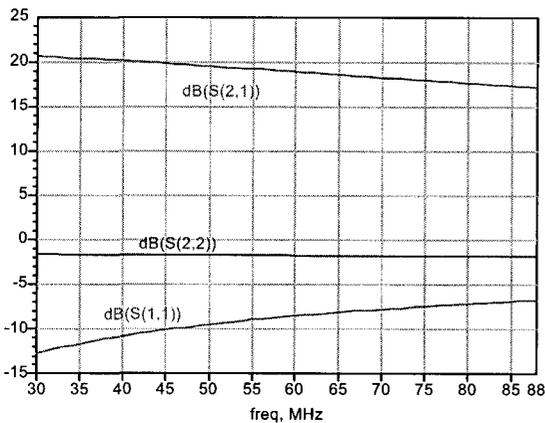


그림 5. 최종단 전력증폭기의 주파수 특성

2.2 드라이브단의 설계

드라이브단은 출력단에 충분한 인가전압을 제공해 주어야 한다. 또한 출력단의 이득 평탄도 특성을 보상해 줄

수 있도록 설계되어야 한다. [그림 5]를 보면 최종단의 증폭기는 30MHz에서는 약 21dB의 소신호이득을 가지며 88MHz에서는 약 18dB의 이득을 갖는 것을 볼 수 있다. 따라서 드라이브 증폭기에서는 주파수가 낮은쪽보다 높은 쪽의 이득을 높게 설계해야 한다. 이 논문에서는 Polyfet사의 전력소자를 이용하여 드라이브 증폭기를 설계한다. 전력소자는 5W급으로 사용할 수 있는 VDMOS 전력소자이다.

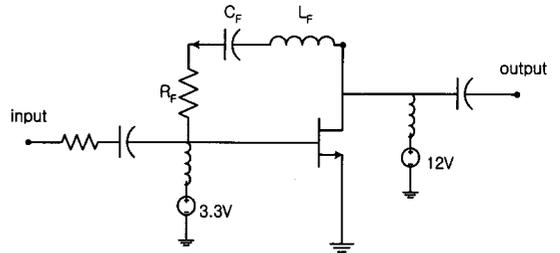


그림 6. 드라이브단의 정합회로 설계도

[그림 6]은 드라이브단의 회로도이다. 광대역 정합을 위해 궤환회로를 사용하고 고주파에서 증폭기 이득감소를 보상해 주기 위해 커패시터와 인덕터를 사용한다. 증폭기가 발진하지 않도록 입력에 직렬저항을 사용한다.

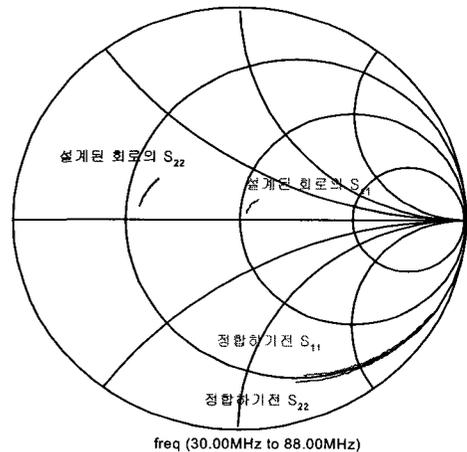


그림 7. 드라이브단 증폭기의 S11, S22 특성

[그림 7]과 [그림 8]에 설계된 드라이브단의 주파수 특성을 제시한다. 정합하기전의 S11, S22보다 입출력 정합 특성이 향상된 것을 볼 수 있다. [그림 8]에서 주파수가 높아지면 이득이 점점 높아진다. 설계결과 드라이브단의 증폭기는 30MHz에서는 약 10dB의 증폭이득을 가지며 88MHz에서는 약 13dB의 이득을 갖는다. 이는 궤환회로

의 커패시턴스와 인덕턴스의 주파수 특성에 의한 것이다. 이 이득 특성과 [그림 5]에 제시된 최종단의 이득특성을 결합하면 전주파수 영역에서 평활한 이득특성을 얻을 수 있다.

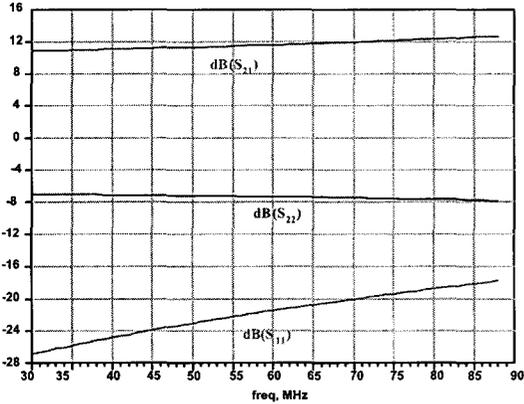
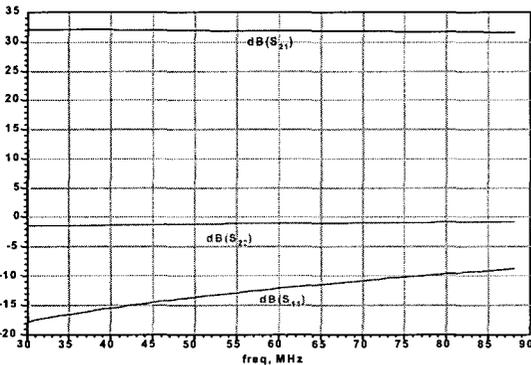


그림 8. 드라이브단 증폭기의 주파수 특성

3. 전체 증폭기의 시뮬레이션 및 측정

드라이브단과 최종단을 연결하여 시뮬레이션 한다. 두 단은 이미 50Ω에 정합되어있기 때문에 중간단의 정합은 불필요하다. [그림 9]는 전체 증폭기의 주파수 특성을 제시한 것이다. 전체 증폭기의 이득은 약 31.8dB±0.3dB로 동작 주파수 범위에서 매우 평탄한 특성을 보인다. [그림 10]은 전체증폭기의 입력 전력 특성의 시뮬레이션 결과이다. 설계된 증폭기는 입력전력에 따라 최대 37dBm (5W)의 출력을 나타내므로 설계사양을 만족한다.



[그림 9] 전체 증폭기의 주파수 특성

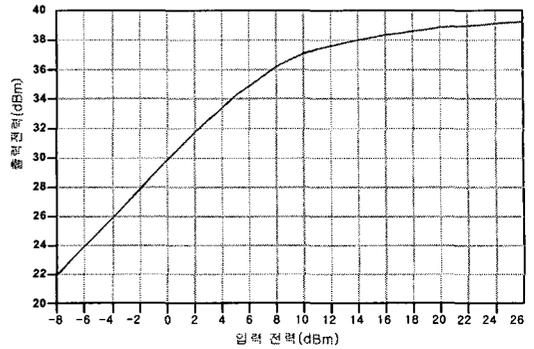


그림 10. 전체 증폭기의 출력전력 특성

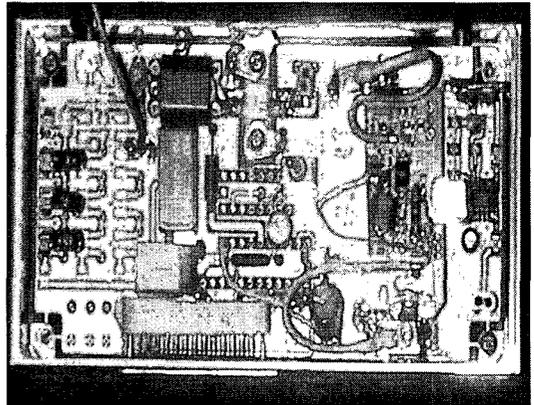


그림 11. 제작된 증폭기의 실물 사진

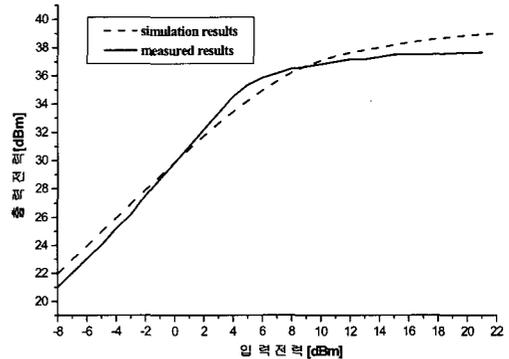


그림 12. 측정된 전력 증폭기 출력전력 특성

[그림 11]은 제작된 전력증폭기의 실물 사진이다. 또한 [그림 12]에 제작된 증폭기의 전력특성 측정결과와 비교를 위해 앞서 제시한 시뮬레이션 전력특성도 함께 제시한다. 따라서 측정결과는 30dB±1dB 범위로 시뮬레이션 결과와 비교적 잘 일치한다.

4. 결론

이 논문에서는 주파수 도약 무전기용 광대역 전력증폭기를 설계하였다. 효율 향상을 위해 B급 동작점에 입력을 과인가하는 구조로 설계하였다. 광대역 특성을 위해 광대역 트랜스퍼머를 이용하여 정합하였다. 드라이브단의 증폭기는 최종단에 충분한 과인가 전압을 제공할 수 있도록 설계하였다. 궤환회로를 이용하여 증폭기의 광대역 특성을 구현하였다. 넓은 대역폭에서 증폭기의 안정성을 높이기 위해 직렬 저항과 병렬 저항회로를 삽입하여 설계하였다.

설계된 증폭기를 CAD 소프트웨어인 HP ADS를 이용하여 시뮬레이션하였다. 설계된 증폭기의 시뮬레이션 결과는 설계사양을 만족한다. 설계된 증폭기를 제작하고 HP 8720 네트워크 애널라이저를 이용하여 측정하였다. 측정결과는 시뮬레이션 결과와 잘 일치하며 설계사양을 만족한다. 제작된 전력 증폭기는 실제 VHF 대역의 주파수 도약 무전기에 실장 될 수 있을 것으로 보인다. 또한 향후 V/UHF 대역에서 동시에 동작할 수 있는 주파수 도약 무전기용 선형 전력증폭기의 기초 설계로써 활용될 수 있을 것이다.

참고문헌

[1] B. Razavi, "RF Microelectronics", Prentice Hall, 1998.
 [2] G. Gonzalez, "Microwave Transistor Amplifiers: Analysis and Design", Prentice Hall, 1997.
 [3] U. L. Rohde and D. P. Newkirk, "RF/Microwave Circuit Design for Wireless Applications", Wiley Interscience, 2000.

[4] H. L. Krauss, C. W. Bostian, and F. H. Raab, "Solid State Radio Engineering", John Wiley & Sons, New York, 1980.
 [5] S. C. Cripps, "RF Power Amplifiers for Wireless Communications", Artech House, 1999.
 [6] F. H. Raab, "Class-F Power Amplifiers with Maximally Flat Waveforms", IEEE Trans. Microwave Theory Tech., Vol. 45, No. 11, pp. 2007-2011, Nov. 1997.
 [7] S. C. Cripps, "A Theory for the Prediction of GaAs FET Load-Pull Power Contours", IEEE MTT-S Digest, pp. 221-223, 1983.

이 민 수 (Min-Soo Lee)

[정회원]



- 1984년 2월 : 한양대학교 전자통신공학과 (공학사)
- 1987년 2월 : 한양대학교 전자통신공학과 (공학석사)
- 1994년 2월 : 한양대학교 전자통신공학과 (공학박사)
- 1995년 3월 ~ 현재 : 대전대학교 통신공학과 부교수

<관심분야>
 위성통신시스템, RFID, 초고주파 회로설계