

무선통신 송신시스템용 전력검출부 설계

황문수¹, 구재진¹, 임종식^{1*}, 안달¹

Design of Power Detection Block for Wireless Communication Transmitter Systems

Mun-Su Hwang¹, Jae-Jin Koo¹, Jong-Sik Lim^{1*} and Dal Ahn¹

요약 본 논문에서는 CDMA 단말기용 상향 대역에서 송신출력을 모니터링 하는 전력검출부 회로를 제시한다. 제안된 전력검출부는 출력 전력 추출을 위한 커플러와 추출된 전력을 모니터링 해주는 검출기 회로로 구성된다. 본 논문에서 사용된 커플러는 손실이 적고, 위아래로 둘러싼 접지금속면으로 인해 외부의 전계와 차단되어 안정적인 동작이 가능한 스트립라인 구조를 갖는다. 설계 주파수는 CDMA 상향 송신 대역인 824-849MHz이고, 스트립라인 커플러의 결합계수는 -20dB이다. 전력검출기 설계를 위해 회로가 간단하고 전력손실을 최소화하면서 고속 동작을 할 수 있는 쇼트키 장벽 다이오드가 사용되었다. 일반적인 다이오드의 비선형성에 의한 검파 출력의 선형성 개선과 낮은 입력레벨의 출력 전압 감도 특성을 개선하기 위해서 낮은 검출기 입력 레벨에서의 임피던스 매칭을 하였다. 다이오드 패키지의 기생 성분을 고려한 시뮬레이션을 수행한 결과로써 예측한 성능은 측정 결과와 잘 일치한다.

Abstract This paper presents a power detector circuit which monitors the transmitting power for the application in CDMA cell phones. The proposed power detector are composed of coupler for coupling output power and detector for monitoring output power. The designed coupler has low loss characteristic because it adopts the stripline structure which consists of two ground planes at both sides of signal plane. The design frequency is 824-849MHz which is the Tx band for CDMA mobile terminal, and the coupling factor of the stripline coupler is -20dB. A schottky barrier diode is adopted for detector design because of its high speed operation with minimized loss. The required impedance matching is performed to improve the linearity and sensitivity of output voltage at relatively low detector input level where the nonlinear characteristic of diode exists. The package parasitics as well as intrinsic diode model are considered for simulation of the detector. The predicted performances agree well with the measured results.

Key Words : Detector, stripline coupler, directional coupler, CDMA

I. 머리말

이동통신 단말기용 송수신 시스템을 구성하는 RF 구성부에는 일반적으로 그림 1에 보인 것과 같이 전력증폭기, 전력결합기로서의 방향성결합기, 전력검출기, 여파기, 듀플렉서, 안테나 등이 있다. 전력증폭기는 전달하고자 하는 충분한 크기의 무선 신호를 증폭하는 매우 핵심적인 역할을 한다. 전력증폭기는 DC 바이어스에 의한 배터리 소모량이 비교적 많은 회로인데, 휴대폰의 경우에 DC

이 연구는 중소기업청에서 주관한 2006년도 산학연관소 시음 사업의 지원으로 수행되었습니다.

¹순천향대학교 전기통신시스템공학과

*교신저자: 임종식(jslim@sch.ac.kr)

를 공급하는 배터리(battery)의 용량과 수명이 유한하기 때문에 실제 운용에서 증폭기의 효율이 높아서 배터리 소모량을 줄이는 것이 매우 중요하다.

전력증폭기는 신호를 전송하기 전에 그 신호를 증폭하는 모듈로 통화품질에 결정적인 영향을 미치며, 전체 시스템의 효율을 결정짓는 모듈이다. 최근의 디지털 무선통신 시스템은 높은 음질, 낮은 전력 소비 등이 중요한 목표이고, 전력증폭기의 안정된 정규 출력을 위한 전력검출기의 전력 제어는 이러한 목표를 달성하기 위한 중요한 방법이다.

그런데 기지국에 가까운 위치에 있는 단말기는 송신 출력의 크기를 크게 할 필요가 없으나, 반대로 기지국에서 멀리 있어서 기지국과의 원활한 통신이 어려운 경우

에는 출력 전력을 키울 필요가 있다. 따라서 전력증폭기의 출력이 얼마나 되는지를 검출하는 모니터링(monitoring)을 하여 필요에 따라 전력증폭기 출력을 조절하는 기능이 매우 필요하다. 그래야만 이동통신 단말기의 송신 전력이 최적의 크기로 제어되어 배터리의 사용 시간을 늘릴 수 있기 때문이다.

전력증폭기의 출력 단자에는 전력결합기가 연결되는 데, 이를 통하여 소량으로 결합된 전력이 전력검출기 회로의 입력으로 인입되고, 여기에서 검출기 회로의 출력 전압값으로 나타난다. 이 때 검출기의 출력 전압값으로 인하여 전력증폭기의 출력 전력의 크기가 결정된다.

전력증폭기의 출력을 전력검출기의 입력으로 일정 부분 인입시키기 위한 수단이 바로 방향성결합기이다. 방향성결합기의 용도는 매우 다양한데, 결합기는 정재파비를 결정하기 위한 입사와 반사된 전력을 측정, 신호의 샘플링, 신호의 주입, 신호의 흐름을 모니터링 할 때 주로 사용된다[1-3].

전력검출기는 전력 증폭기의 출력전력을 샘플링하여 DC 레벨로 검출함으로서 ALC(Automatic Level Controller), AGC(Automatic Gain Controller) 등을 통하여 출력 전력을 제어하기 위한 단서를 제공하는 중요한 역할을 한다. 다이오드 검출기는 다이오드의 비선형 특성 때문에 입력레벨에 대한 출력전압을 예측하기가 어려운데, 다이오드 검출기의 출력전압을 선형화하여 설계한다면, 검출된 전압으로부터 RF 전력 레벨을 충분히 예측할 수 있고 ALC, AGC 회로에 사용되는 가변 감쇠기 등의 제어가 좀 더 용이해질 것이다. 다이오드 검출기의 전통적인 용용 및 용도는 기지국, 단말기 등의 용용에 있어서 출력부의 RF 전력을 측정하여 신호의 크기 제어나 시스템 성능에 대한 피드백을 공급하는 것이다. 다이어드 검출기는 가격, 크기 및 DC 전력 소모가 적다는 면에서 유리하고, 그 구성에 있어서 복잡하지 않으면서도 별도의 추가적인 회로가 없어도 바로 디지털 회로로도 적용할 수 있다는 점 때문에 널리 사용된다[3].

본 논문에서는 CDMA 무선통신을 위한 단말기용 FEM(Front-End Module) 모듈을 개발하는데 있어서 FEM의 핵심 요소 가운데 하나인 전력검출부 프로토타입의 개발에 관한 것으로, 회로 구조, 설계 및 측정 결과를 제안한다. 특히 본 논문에서는 소형화된 다층 구조인 LTCC(Low Temperature Co-fired Ceramics) 구조로의 이행을 위한 연구 단계에서 꼭 거쳐야 할 스트립선로(stripline) 전력결합기를 제안한다. 또한 쇼트키 장벽 다이오드를 이용하여 전력검출기 회로를 설계하고, 이들을 결합시켜서 CDMA 상향 송신 대역에서 전력을 모니터링하는 전력검출부를 구성하였다.

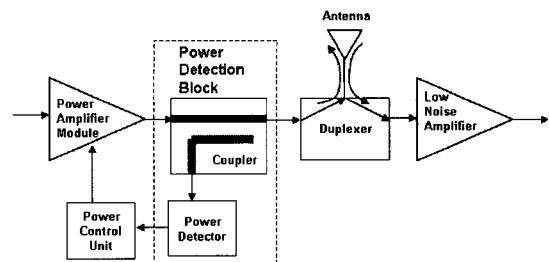


그림 1. 무선통신 단말기용 송신부의 블록 다이어그램

II. 스트립선로형 방향성결합기의 설계

두 개의 전송 선로를 서로 근접시키면 각 선로의 전자의 상호 결합으로 두 선로 사이에 전력결합이 생긴다. 이와 같은 두 선로를 결합 선로라 하며 세 개 이상의 도체로도 가능하지만 일반적으로 두 개의 도체를 근접시켜 구성한다. 본 논문에서는 결합선로를 사용하여 송신단에서의 신호 크기를 확인하기 위하여 결합선로 방향성결합기를 설계하였다. 결합선로 방향성결합기의 해석을 위한 기본 구조 및 등가회로를 나타내면 그림 2와 같다[4-6].

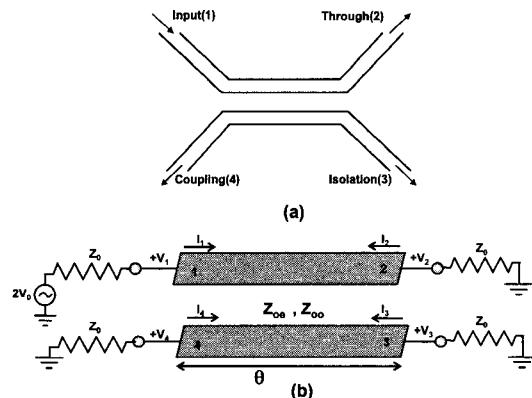


그림 2. (a) 스트립선로형 방향성결합기의 기본 구조
(b) 일반적인 해석법에 따른 등가회로

결합선로의 결합계수 C 는 식 (1)과 같이 정의되는데, Z_{oe} 는 우수 모드(even mode) 특성 임피던스를 나타내고, Z_{oo} 는 기수 모드(odd mode) 특성 임피던스를 나타낸다. 이 때 각 단자 전압은 식 (2)와 같다.

$$C = \frac{Z_{oe} - Z_{oo}}{Z_{oe} + Z_{oo}} \quad (1)$$

$$V_1 = 1 \quad (2-a)$$

$$V_2 = \frac{\sqrt{1-C^2}}{\sqrt{1-C^2\cos\theta + j\sin\theta}} \quad (2-b)$$

$$V_3 = 0 \quad (2-c)$$

$$V_4 = \frac{jC\sin\theta}{\sqrt{1-C^2\cos\theta + j\sin\theta}} \quad (2-d)$$

위의 식 (2)를 살펴보면 단자 4개 중 port 3은 격리되어 있어서 입력신호가 전달되지 않으며, 모든 단자는 정합되어 있다. 그리고 결합계수 C의 값에 따라 단자 2와 단자 4에 분배된 전력이 나타난다. 물론 여기에서의 분배는 일반적인 전력분배기에서와 같은 의미의 전력 분배를 의미하는 것은 아니고, 다만 단자 2는 입력전력이 그대로 나타나는 전송단자(through port)를, 단자 4는 입력의 일정 부분만이 소량으로 나타나는 결합단자(coupling port)를 의미한다. 한편 최대 결합량은 결합기의 길이가 $\lambda/4$ 일 때 발생한다. 즉, $\theta=\pi/2$ 이면 단자 전압은 식 (3)과 같다. 한편 결합계수 C를 dB로 표시하면 식 (4)와 같다. 여기서 C는 식 (1)의 Z_{∞} 와 Z_{oe} 에 의해서 결정된다. 특성 임피던스 Z_0 와 전압 결합계수 C가 주어진 경우 이를 만족하는 우모두 및 기모드 특성 임피던스에 대한 설계 방정식은 다음의 식 (5)와 같이 된다.

스트립라인 방향성결합기를 설계하기 위해서는 우선 설계 사양에 맞는 일반적인 $\lambda/4$ 길이를 갖는 길이를 취해야 한다. 그림 3에서 보는 바와 같이 스트립라인형 방향성결합기는 전송선로의 선폭 W, 상호간 간격 S, 길이 L에 의해서 결합량이 조절된다. 또한 그림 3에는 안보이지만 스트립선로를 구성하는 상하 유전체 기판의 두께에 의해서도 결합량이 조절된다. 단자 1이 입력 단자(input port)일 때 단자 2는 통과 단자(또는 전송 단자, through port)로서 결합량에 따라 다소 손실이 생길 수 있으나 전력의 대부분이 통과된다. 단자 4는 결합 단자(coupling port)로서 식 (4)로 표현되는 전력의 일부분이 소량 추출된다. 단자 3은 격리 단자(isolated port)로서 입력 단자에 입사된 입력 전력 가운데 단자 3으로 가는 전력량은 이론적으로 0이다[6].

$$V_1 = 1 \quad (3-a)$$

$$V_2 = -j\sqrt{1-C^2} \quad (3-b)$$

$$V_3 = 0 \quad (3-c)$$

$$V_4 = C \quad (3-d)$$

$$C_{dB} = -10\log_{10} \frac{1}{|C|^2} [dB] \quad (4)$$

$$Z_{oe} = Z_0 \sqrt{\frac{1+C}{1-C}} \quad (5-a)$$

$$Z_{oo} = Z_0 \sqrt{\frac{1-C}{1+C}} \quad (5-b)$$

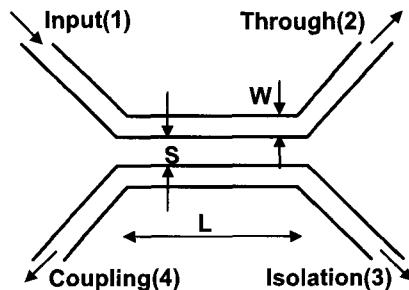


그림 3. 스트립선로형 방향성결합기의 기본회로도

본 논문에서는 위에서 설명한 설계 이론을 바탕으로 우모드와 기모드에서의 특성임피던스 값을 구하기 위하여 식 (5)를 이용하였다. 스트립 선로형 방향성결합기는 위아래로 차단된 접지금속판으로 인해 외부의 전계와 차단되어 안정적인 동작이 가능하므로 손실이 적다.

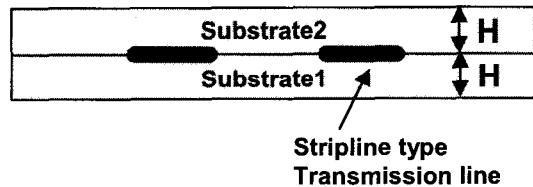


그림 4. 두 개의 유전체가 맞닿은 스트립선로형 방향성결합기 구조

그림 4는 스트립선로형 방향성결합기의 옆단면을 보여주고 있다. 제 1 기판 상면에 전송선로 회로 패턴이 구현되고, 다시 동일한 제 2 기판이 회로 상면에 겹쳐지는 구조를 갖는다. 본 논문에서는 CDMA 무선 단말기용 송신용 주파수인 824-849MHz에서 -20dB의 결합값을 갖는 스트립라인 형태의 방향성결합기를 Agilent사의 ADS와 Momentum을 이용하여 설계하였다. 유전율(dielectric constant, ϵ_r)이 2.2이고 기판의 두께(H)가 31mils인 기판을 사용할 경우, 본 논문에서 설계한 824-849MHz 대역용 -20dB 스트립라인 커플러의 치수는 $W=1.23mm$, $D=0.53mm$, $L=47mm$ 였다.

그림 5는 실제로 제작한 스트립라인 형태의 -20dB 방향성결합기의 회로 패턴도를 보여주고 있다. 또한 그림 5에는 제 2유전체 기판이 패턴의 위쪽에서 덧붙여져 완성된 형태의 스트립라인 방향성결합기의 제작사진이 함께

제시되어 있다.

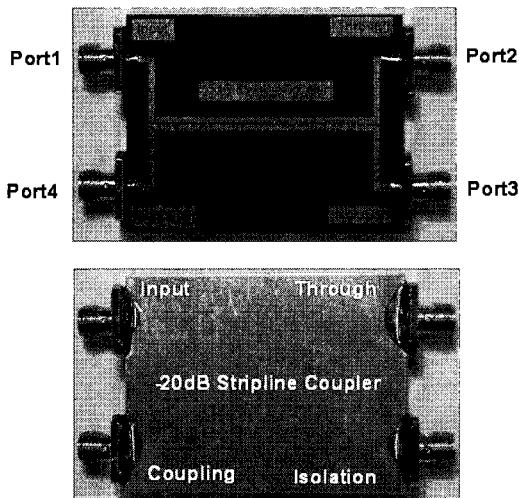


그림 5. 제작된 스트립라인 형태의 방향성결합기

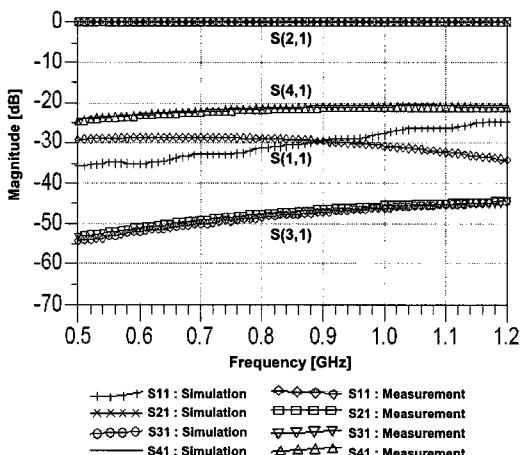


그림 6. 스트립라인 형태의 방향성결합기의 측정 및 예측 성능

제작한 스트립라인형 방향성결합기를 실제로 측정하여 Momentum으로 시뮬레이션한 예측 결과와 함께 그림 6에 보였다. 측정 결과 S-파라미터 성능에 있어서 예측값과 측정값이 거의 일치하고 있어서 예측값과 측정값 그 래프들이 거의 일치하고 있다. 500MHz 대역폭 이상의 광대역에서 -20dB 커플러로서의 특성을 보였으며, CDMA 목표 주파수 대역에서는 -21.1dB의 커플링값을 갖는 것으로 측정되어, 시뮬레이션 결과인 -20.45dB와 상당히 근접한 결과를 보여주었다. 단자 2로의 전송손실(S21)의 측정값은 -0.028dB로서 극히 낮은 값인데, 이는

일반적인 마이크로스트립으로 구현한 커플러가 0.2-0.3dB의 손실을 갖는 것에 비하면 매우 우수한 특성이다. 스트립라인 형태의 회로에서는 전송선로를 따라 전파되는 신호가 마이크로스트립 선로보다도 이상적인 TEM(Transverse Electro Magnetic) 모드에 더욱 가깝기 때문에 손실이 적은 것이 일반적인데, 여기에서도 실험적으로 증명되고 있다. 이러한 측정결과로부터 스트립라인 형태의 방향성결합기를 송신측 전력증폭기의 출력단에 연결할 경우에, 출력 전력의 손실이 거의 없는 상태에서 출력전력의 크기를 모니터링할 수 있음을 알 수 있다. 또한 -30dB의 단자 정합특성, -48dB의 격리 특성을 보였다. 측정 결과를 표 1로 정리하여 보았다.

표 1. 스트립라인 형태의 방향성결합기의 측정 및 예측 성능 비교표

Frequency (836.5MHz)	S11[dB] Matching	S21[dB] Through	S31[dB] Isolation	S41[dB] Coupling
Momentum Simulation	-29.12	-0.045	-47.25	-20.45
Measurement	-30.7	-0.028	-47.81	-21.12

III. 전력검출기 회로의 설계

RF 전력 검출을 위해 주로 사용하는 다이오드는 쇼트키 장벽 다이오드(schottky barrier diode)와 터널(tunnel) 다이오드가 있다. 터널 다이오드는 감도와 온도 안정성이 뛰어나지만, 격자이 비싸다는 단점이 있다. 쇼트키 다이오드는 반도체와 금속의 접합으로 이루어지는데, P-형 반도체나 N-형 반도체가 불순물 첨가 농도에 의해 정류 작용이 일어나는데 비하여, 쇼트키 다이오드에서는 금속과 반도체 사이의 일함수의 차에 의해서 정류작용이 일어난다. 쇼트키 다이오드는 직렬저항이 수 오 정도로 작고 차단 주파수가 높으며, P-N 접합에서 생기는 확산 용량이 작아 전하저장시간(charge storage time)이 극히 짧다. 따라서 초고주파 대역에서의 주파수 변환 소자로 많이 사용된다. 본 논문에서도 저격격이면서 이처럼 검출기로서 양호하게 사용 가능한 쇼트키 다이오드를 선택하였다.

초고주파 회로 설계 관점에서 쇼트키 다이오드를 이용한 검출기 회로의 블록 다이어그램은 그림 7과 같다. 여기에서 RF 입력단자의 R_s 는 source 임피던스를 나타내고 있고, L 은 입력 정합망을 고려하지 않을 경우 직류 귀환초크 인덕터를 나타내고 있다. 그리고 부하 회로(RF 출력측)의 저항 R 과 캐패시터 C 에 의해 정해지는 시정수는 검파된 출력 특성을 결정짓는 역할을 한다. 따라서 $R-C$

에 의해 정해지는 시정수는 출력 리플 노이즈 특성에 많은 영향을 끼치게 된다.

전력검출기의 입력 정합은 가변적인 입력 레벨에 따라 어느 수준의 입력레벨에서 매칭회로를 구성하느냐에 따라 낮은 입력 레벨에서의 검파 출력 감도와 선형적인 출력 특성에 영향을 미친다. 따라서 설계하고자 하는 주파수 대역폭 및 전력의 크기에 따라서 입력단의 부정합이 발생할 수 있으므로 적당한 타협(trade-off)가 필요하다.

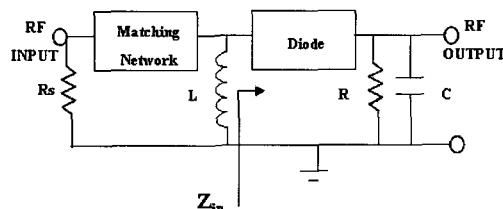


그림 7. 다이오드 검출기 회로의 블록 다이어그램

본 논문에서는 Skyworks社의 소트키 다이오드 가운데 검출기용으로 적합한 SMS-7630을 선택하고, 이것의 spice 모델과 패키지에 의한 기생 성분을 고려하여 그림 8의 회로를 구성하였다. 일반적으로 저주파 영역에서 패키지의 기생성분이 무시되기 쉬우나, 본 연구에서는 정확한 성능 예측 및 실제 측정값과의 비교를 위하여 다이오드 모델은 물론 패키지의 기생성분을 함께 고려하였다. 입력측에서 다이오드를 바라본 입력 임피던스(Z_{in})을 Agilent사의 회로 설계 도구인 ADS를 이용하여 시뮬레이션하였으며, CDMA 주파수 대역에서 -10 dBm의 입력레벨에서 short stub와 집중 소자인 직렬 캐패시터를 사용하여 입력 정합 회로를 구성하였다. -10dBm은 커플러를 통하여 추출된 전력이므로 커플러 이전에는 +10dBm의 전력증폭기 출력값을 나타내는데, 전력증폭기가 약 +25~+30dBm의 최대 출력보다는 +5~+15dBm 정도의 출력을 가질 때 송신하는 확률이 높기 때문에 -10dBm을 정합회로 설계시의 전력값으로 선택하였다.

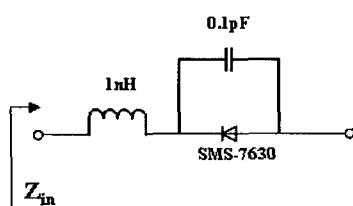


그림 8. 패키지 기생 성분을 고려한 다이오드 회로도

그림 9는 제작된 전력검출기 회로를 보여주고 있다. 설계 및 제작에 사용된 다이오드는 SC-79 패키지와 함께

제공되었는데, 이 패키지에 대한 시뮬레이션용 데이터를 설계시 이용하였다. 검출기 회로의 크기를 줄이기 위하여 비유전율이 10.2이고 유전체 두께가 25mil인 기판을 사용하였다.



그림 9. 제작된 전력검출기의 제작 사진

그림 10은 중심주파수인 836.5MHz 검출기 입력 전력을 $-20\text{dBm} \sim +15\text{dBm}$ 의 범위로 공급하였을 때의 시뮬레이션 결과를 보여주고 있다. 다이오드 제조사에 의하여 제공된 spice 등과 모델은 1V 이상의 출력 전압에 제한이 있는 모델이므로 그림 10에서 1V 이상의 출력 전압은 마치 포화된 것처럼 보인다. 그러나 입력전력이 높은 곳은 물론이고, $-20\text{dBm} \sim +3\text{dBm}$ 으로 낮은 경우에서도 시뮬레이션 결과를 보면, 입력 1dBm당 50mV 정도의 출력 전압 감도 특성을 나타내고 있다. 따라서 입력레벨에 대한 출력 레벨이 각 주파수 대역에서 비교적 선형적인 특성을 보이고 있으므로 전력 크기를 판별하기 위한 전력 검출이 용이하다.

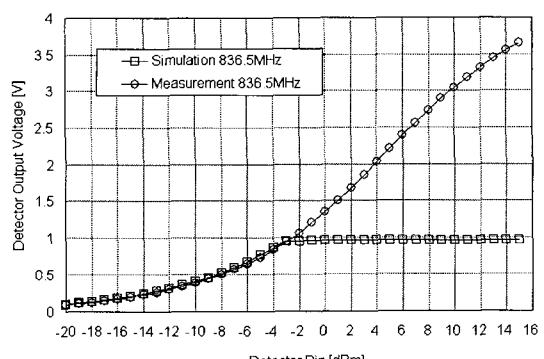


그림 10. 다이오드 전력검출기 회로의 시뮬레이션 및 측정 결과

그림 10에는 CDMA 상향 송신 대역 중심주파수 836.5MHz에서의 측정결과도 함께 제시되어 있다. 측정 시 입력 전력을 -20dBm 부터 $+15\text{dBm}$ 까지 변화시키면서 상온에서 측정하였다. 다이오드의 spice 모델의 사용 가능한 한계 범위 이내에서는 측정결과와 시뮬레이션 결과가 매우 잘 일치하는 것을 알 수 있다. 일례로 검출기의 입

력이 -3dBm 일 때 검출기 출력 전압은 약 0.95V 를 가리킨다. 따라서 검출기 출력 전압으로부터 송신출력의 크기를 쉽게 알 수 있다. 시뮬레이션 및 측정을 통하여 제작된 검출기는 입력 전력이 $-8\text{dBm} \sim +15\text{dBm}$ 일 때, 1dBm 당 0.1V 이상의 출력 전압 감도 특성을 가진 비교적 선형적인 특성을 나타내고 있다.

IV. 전력검출부의 구성 및 측정

위에서 설계 제작한 개별 커플러와 전력검출기를 이용하여 송신측 전력검출부를 구성하고 그 성능을 측정하였다. 측정 셋업은 그림 11에 제시된 바와 같은데, 실제 무선 단말기용 PAM (Power Amplifier Module)을 가정하기 위하여 $+30\text{dBm}$ 까지 매우 선형적인 특성을 갖는 전력증폭기를 사용하였다. 전력증폭기의 출력은 커플러를 통하여 듀플렉서와 안테나를 거쳐 외부로 방사되는데, 본 측정에서는 termination으로 단락하였다. 검출기 출력을 정확하게 측정하기 위하여 고정밀 멀티미터의 전압측정 기능을 활용하였다.

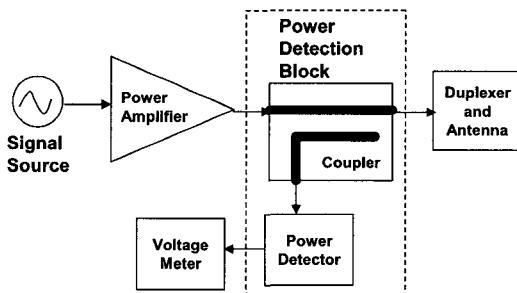


그림 11. 커플러와 전력검출기로 구성한 전력검출부 및 측정 셋업

그림 12는 중심주파수 836.5MHz 에서의 측정한 전력검출부의 시뮬레이션 결과와 측정성능을 보여주고 있다. 전력증폭기 출력을 가변시키기 위하여 0dBm 부터 $+30\text{dBm}$ 까지 1dBm 씩 증가시키면서 측정하였다. 이 경우에도 다이오드의 spice 모델 한계 범위 이내에서 측정결과와 시뮬레이션 결과가 잘 일치하는 것을 알 수 있다. 이는 전력검출기 설계시 다이오드의 spice 모델이 신뢰할 만하고, 또한 보통 무시하기 쉬운 패키지에 의한 기생 성분까지 정확하게 고려하여 설계했기 때문으로 여겨진다. 또한 연구 과정에서 커플러와 검출기 사이를 연결하는 커넥터에 존재하는 기생성분(약 1.7pF)까지 실제로 측정하고, 이 부분까지 시뮬레이션에서 고려를 해준 결과 측정결과와 시뮬레이션 결과가 잘 일치하였다.

다이오드의 비선형성에 의해서 낮은 입력전력일 때 검출기의 출력전압 특성이 매우 낮은 값을 나타내는 것이 일반적인 현상인데, 그럼에도 불구하고 본 논문에서 구성한 전력검출부는 낮은 전력 레벨인 $0\text{dBm} \sim +10\text{dBm}$ 의 입력 범위에서 1dBm 당 약 70mV 이상의 비교적 균일하면서도 선형적인 전압 특성을 보인다. 또한 이보다 높은 전력 수준인 $+10\text{dBm} \sim +30\text{dBm}$ 의 범위에서 1dBm 당 0.1V 이상의 출력 전압 특성을 보였으며 선형성도 우수하다.

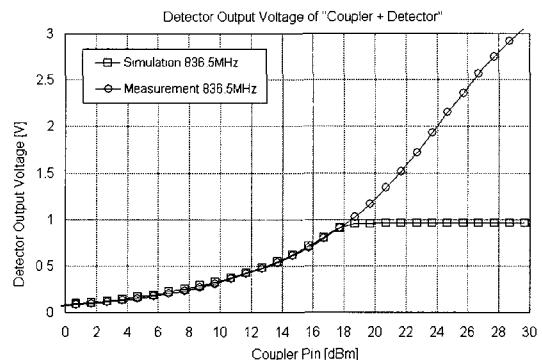


그림 12. 설계 및 제작한 전력검출부의 시뮬레이션과 측정특성

V. 맺음말

본 논문에서는 CDMA 이동 단말용 송신 주파수 대역에서 출력전력의 크기를 모니터링 하여 전력조절부에 그 정보를 전네주는 기능을 하는 전력검출부를 설계 및 제작하였다. 제작된 전력검출부는 전력 추출을 위한 스트립 라인 형태의 방향설 결합기와 추출된 전력의 크기를 측정하는 검출기 회로로 구성되었다. 제작된 -20dB 방향성 결합기는 0.028dB 의 저손실을 가졌으며 단자 정합 커플링 계수, 격리단자 특성 등이 매우 우수하였다. 또한 쇼트 키 다이오드로 구성한 전력검출기 회로는 측정결과와 시뮬레이션 결과가 잘 일치하는 가운데 입력 전력의 크기에 대하여 0.1V 이상의 우수한 출력 감도 특성을 보였다.

최종적으로 구성한 전력검출부를 측정한 결과, 전력증폭기의 출력을 0dBm 부터 $+30\text{dBm}$ 까지 1dBm 씩 증가시켰을 때, $0\text{dBm} \sim +16\text{dBm}$ 의 상대적으로 낮은 전력 범위에서 1dBm 당 약 50mV 정도의 비교적 균일하면서도 선형적인 출력 전압 특성을 보였고, 비교적 높은 전력 수준인 $+10\text{dBm} \sim +30\text{dBm}$ 의 범위에서는 1dBm 당 0.1V 이상의 우수한 출력전압 특성을 보였다.

본 논문에서 개발한 하이브리드 형태의 전력검출부 회

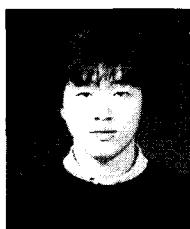
로를 향후 CDMA 무선 통신용 단말기에 응용하기 위하여 향후에 본 연구팀은 LTCC 다층 세라믹 공정을 이용한 기술로 설계, 제작하는 연구를 적극 수행할 예정이다. 또한 본 연구과정에서 습득한 설계 기술을 PAM까지 실장한 FEM 모듈 개발에 적극 활용하거나, 각종 무선통신용 단말기의 고출력송신부의 출력전력을 모니터링하기 위한 분야에 적극 응용하는 연구를 진행할 예정이다.

참고 문헌

- [1] W. Gordon, "Designing of a Power Detector for Digital Wireless Amplitude Leveling and Fault Monitoring", *Applied Microwave and Wireless*, vol. 12, pp. 86-110, Sep. 2000.
- [2] 김희태, 오재석, 박의준, 이영준, 김병철, "온도보상 및 선형화된 전력검출기에 관한 연구", *한국전자파학회논문지*, 제11권, 제8호, pp. 1386-1391, 2000.
- [3] A. Kryshtopin, R. Kravchenko, A. Chemyakov, K. Markov, G. Sevskiy, T. Kerssinbrock and P. Heide, "Novel High-Accuracy LTCC-Integrated Power Monitors for 2.4 and 5GHz Wireless-LAN Applications", *International Microwave Symposium Digest*, 2004, IEEE MTT-S, vol. 2, pp. 1277-1280, Jun. 2004.
- [4] M. Abouzahra, "Theory and Application of coupling Between curved Transmission Lined," *IEEE Trans. Microwave Theory Tech.*, vol. 30, no. 11, pp. 1988-1995, Nov. 1960.
- [5] J. Lange, "Interdigitated Stripline Quadrature Hybrid," *IEEE Trans. Microwave Theory Tech.*, vol. 17, pp. 1150-1151, Dec. 1969.
- [6] D. M. Pozar, *Microwave Engineering*, Addison-Wesley, Jun. 1990, pp. 460-474.

황 문 수(Mun-Su Hwang)

[준회원]



- 2006년 8월 : 순천향대학교 정보기술공학부(공학사)
- 2006년 9월 ~ 현재 : 순천향대학교 대학원 전기통신시스템공학과 석사과정

<관심 분야>

초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등임.

구 재 진(Jae-Jin Koo)

[준회원]



- 2006년 2월 : 순천향대학교 정보기술공학부(공학사)
- 2006년 3월 ~ 현재 : 순천향대학교 대학원 전기통신시스템공학과 석사과정

<관심 분야>

초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등임.

임 종 식(Jongsik Lim)

[정회원]



- 1991년 2월 : 서강대학교 전자공학과 (공학사)
- 1993년 2월 : 서강대학교 대학원 전자공학과 (공학석사)
- 2003년 2월 : 서울대학교 대학원 전기컴퓨터공학부(공학박사)
- 1993년 2월 ~ 1999년 3월 : 한국전자통신연구원 위성통신기술 연구단, 무선방송기술연구소 선임연구원
- 2003년 3월 ~ 2003년 7월 : 서울대학교 BK21 정보기술사업단 박사후 연구원
- 2003년 7월 ~ 2004년 9월 : 특허청 특허심사관
- 2004년 9월 ~ 2005년 2월 : 한국전자통신연구원 디지털방송통신구단 전파기술연구그룹 선임연구원
- 2005년 3월 ~ 현재: 순천향대학교 정보기술공학부 재직중

<관심 분야>

초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등임.

안 달(Dal Ahn)

[정회원]



- 1984년 2월: 서강대학교 전자공학과(공학사)
- 1986년 2월: 서강대학교 대학원 전자공학과(공학석사)
- 1990년 8월: 서강대학교 대학원 전자공학과(공학박사)
- 1990년 8월 ~ 1992년 2월: 한국전자통신연구원 선임연구원
- 1992년 3월 ~ 현재: 순천향대학교 정보기술공학부 교수

<관심 분야>

RF, 마이크로파 수동소자 해석 및 설계 등임.