

## 고주파용 디커플링 임베디드 캐패시터에 관한 연구

홍근기<sup>1</sup>, 홍순관<sup>2\*</sup>

### A Study on the Embedded Capacitor for High Frequency Decoupling

Keun-Kee Hong<sup>1</sup> and Soon-Kwan Hong<sup>2\*</sup>

**요약** 본 논문에서는 전극들이 동일한 평면상에 놓이고, Gap에 의하여 유전간격을 형성한 새로운 구조의 임베디드 캐패시터(EC)를 제안하였다. 제안된 EC의 이름을 Gap type EC라고 하고, 유한요소법으로 그 특성을 평가하였다. Gap type EC의 공진주파수는 기존의 EC에 비하여 고주파 대역으로 이동되었다. 또한 공진주파수는 전극의 크기와 두께에 따라 변화되었다. Gap type EC는 Gap size가 50 $\mu\text{m}$ 일 때 55pF/cm<sup>2</sup>의 정전용량을 나타내었다. 이 값은 기존의 EC가 나타내는 25pF/cm<sup>2</sup>에 비하여 높은 값이다. 따라서 본 논문에서 제안한 Gap type EC는 고주파 디커플링 용도로 충분히 사용될 수 있을 것이다.

**Abstract** We proposed an embedded capacitor with the unique electrode structure, which electrodes are located on the same plane and dielectric gap was formed by electrodes. We named it ‘Gap type EC’, and it was analyzed by the FEM(Finite element Method) program tool. The resonant frequency of Gap type EC was obtained at more higher frequency region. Also, resonant frequency was changed with the magnitude and thickness of electrodes. The Gap type EC with the dielectric gap of 50 $\mu\text{m}$  showed capacitance density of 55pF/cm<sup>2</sup>. This value is the higher than that of conventional EC. So, we concluded that the Gap type EC can be a good candidate for high frequency decoupling.

**Key Words :** Embedded Capacitor, 임피던스, ESL, ESR, 디커플링 캐패시터, 공진주파수, Resonant Frequency

### 1. 서론

PCB(Printed Circuit Board)에 있어서 임베디드 기술(Embedded Technology)은 저항, 커패시터, 인덕터와 같은 수동소자(Passive Components)를 기판에 내장(Embed)하는 기술이다[1,2]. 최근에는 수동소자에 더하여 IC와 같은 능동소자(Active Component)를 내장하는 단계로 발전하고 있다. 수동소자와 능동소자를 기판에 내장하면 배선을 설계할 공간을 추가로 확보할 수 있고, 전기적인 특성을 향상시킬 수 있으며, 제품의 신뢰성(Reliability)을 높일 수 있다[3].

수동소자 중에서 저항은 내장하는 기술이 비교적 쉽게 구현되었으나 캐패시터의 경우에는 내장된 상태로 큰 정전용량을 실현하기 어렵다는 문제점이 있었다. 이와 관련하여 정전용량을 높인 Wrinkle형 임베디드 캐패시터

(Embedded Capacitor ; EC)가 제안되어 있다[4].

EC는 디커플링 캐패시터(Decoupling Capacitor)로 주로 사용된다. 디커플링 캐패시터는 전원과 접지 사이에 연결되어 직류 바이어스와 신호를 분리(Decoupling)시키고, 고속 스위칭 회로에서 SSN(Simultaneous Switching Noise)을 줄이는 역할을 한다. EC는 표면실장형 캐패시터에 비하여 IC에 가깝게 위치시킬 수 있으므로 전류 path가 크게 감소된다. 따라서 고주파 신호를 사용하는 전자기기에서 기생효과(Parasitic Effect)에 의한 임피던스, 신호지연 및 Cross Talk 등의 문제를 줄일 수 있다 [5,6].

EC는 표면실장형 캐패시터와 마찬가지로 기생 저항성 분인 ESR(Equivalent Series Resistance)과 기생 인덕턴스인 ESL(Equivalent Series Inductance)을 가지고 있다. EC의 ESL은 수~수십 pH(pico Henry) 정도로 표면실장형

본 연구는 2007년도 혜전대학 연구비 지원에 의해 수행되었음.

<sup>1</sup>서울대학교 반도체공동연구소 연구원

\*교신저자: 홍순관(skong@hj.ac.kr)

접수일 08년 5월 28일

수정일 08년 8월 08일

<sup>2</sup>혜전대학 디지털전자과 교수

제재확정일 08년 8월 11일

캐패시터의 1/100 수준이다. ESR은 전극의 크기와 관련이 있고, ESL은 캐패시터의 구조와 크기의 영향을 받는다.

ESR 및 ESL을 고려하면 EC를 R-L-C 공진회로로 가상할 수 있으며, 공진주파수(Resonant Frequency)는

$$\frac{1}{2\pi\sqrt{L_{ESL}C}}$$

로 주어진다. 여기에서  $L_{ESL}$ 은 EC의 기생 인덕턴스이다. 이 식은 EC의 공진주파수가 ESL의 영향을 받음을 나타낸다. 공진상태에서는 L과 C에 의한 임피던스 성분은 상쇄되므로 가장 작은 임피던스가 나타난다.

한편, 전자기기의 성능을 높이기 위하여 수 GHz 이상의 고주파 신호가 많이 사용되고 있는데, 기존의 EC로는 여기에 대응하기 어렵다. 고주파용 디커플링 캐패시터로 사용하려면 공진주파수가 고주파 대역에서 있는 캐패시터를 구현하여야 한다. 이제까지 개발된 EC는 정전용량을 높이는데 주목하였으므로 고유전율의 유전체(Dielectric)를 사용하고, 전극을 크게 만들었다. 그런데 고유전율의 재료를 사용하면, 공진주파수가 저주파 대역으로 이동하므로 고주파 대역의 임피던스가 크게 증가되어 버린다. 또한 전극을 크게 만들면 ESR과 ESL이 증가하는 문제가 생긴다.

따라서 고주파용 디커플링 캐패시터의 특성을 확보하려면 저유전율의 재료를 사용하고 전극의 크기를 줄여야 한다. 그러나 이렇게 하면 EC의 정전용량이 줄어들어 디커플링 캐패시터로 사용하기 어렵다.

본 논문에서는 정전용량을 확보하면서도 고주파용 디커플링에 사용할 수 있는 EC를 제안하고, 그 특성을 시뮬레이션을 통하여 분석하였다.

## 2. Gap Type EC

본 논문에서 제안한 EC는 ‘Gap’을 사이에 두고 2개의 전극을 동일평면에 형성한 구조로 되어 있다. 이러한 특징을 따서 ‘Gap type EC’로 명명하였다.

그림 1에 Gap type EC와 기존의 평면형 EC의 구조를 나타내었다. 각각의 EC에서 전극의 크기는 공히  $2mm \times 2mm$ 이다. 전극으로는 두께가  $35\mu m$ 인 동박(Copper Foil)을 적용하였다. 유전체로는 두께가  $20\mu m$ 인 BaTiO<sub>3</sub>/Epoxy를 적용하였으며, 유전율은 250이다. Gap type EC에서 FR-4의 두께는  $35\mu m$ 이다.

Ceramic-Polymer 화합물을 유전체로 사용하면  $40nF/cm^2$ 의 고용량을 실현할 수 있으나 고주파 특성이 떨어지는 문제점이 있다. Anodized tantal oxide를 유전체로 이용하면  $150nF/cm^2$ 의 정전용량을 얻을 수 있으나 복잡한 다층설계가 필요하다는 단점이 있다. 또한, Ferro

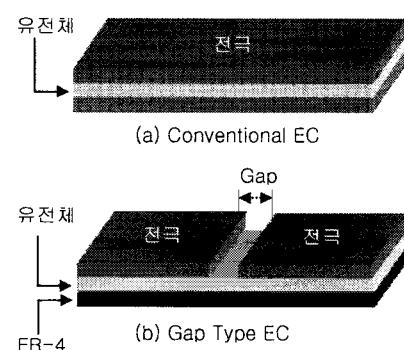
Electric Film은 유전율이 매우 높지만 공정 온도가  $220^\circ C$ 여서 PCB에는 적용하기 어렵다[7]. 본 논문에서는 현재 EC용 유전체로 가장 많이 사용되는 BaTiO<sub>3</sub>/Epoxy를 적용하였다.

EC의 특성은 유한요소법(Finite Element Method)으로 구조, 전계 및 RF 해석을 수행할 수 있는 시뮬레이션 프로그램인 HFSS(High Frequency Structure Simulation)를 이용하여 분석하였다.

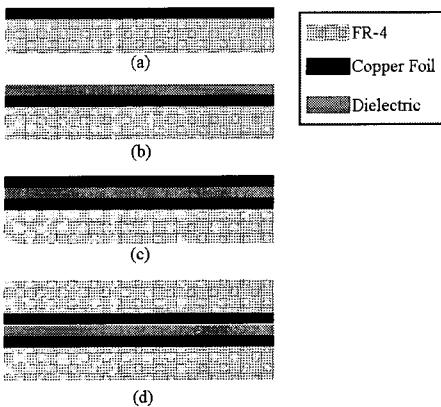
그림 2와 그림 3은 각각 기존의 EC와 Gap type EC의 제조공정이다. 그림 2에 보인 제조공정에서는 먼저 PCB 기판의 FR-4 위에 동박(Copper Foil)을 적층하고[그림 2의 (a)], BaTiO<sub>3</sub>/Epoxy 유전체(Dielectric)를 스크린 프린팅 또는 스퍼터링으로 형성한다[그림 2의 (b)]. 다음으로 위쪽의 전극이 될 동박을 적층하여 EC를 형성한다[그림 2의 (c)]. 그림 2의 (d)는 FR-4를 EC위에 적층한 상태이며 각각의 층은 패터닝(Patterning)을 행하여 전극과 절연층을 형성한 상태이다. 이로써 PCB 기판에 내장된 EC가 만들어진다.

그림 3에 보인 Gap type EC의 제조공정에서는 먼저 PCB 기판의 FR-4 위에 BaTiO<sub>3</sub>/Epoxy 유전체 층을 형성한다[그림 3의 (a)]. 다음으로 유전체 층위에 동박을 적층하고 패터닝하여 ‘Gap’을 형성한다[그림 3의 (b)]. 그림 3의 (c)는 FR-4를 적층하여 공정을 완료한 상태이다.

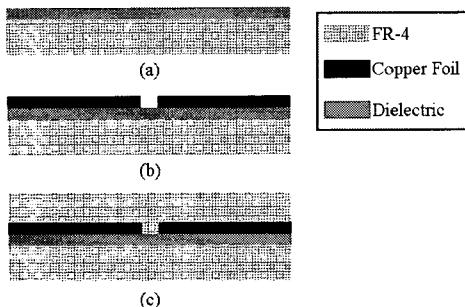
그림 2에 보인 기존의 EC는 3번의 적층공정이 필요하지만, 본 연구에서 제안한 Gap type EC는 2번의 적층만으로 EC를 형성한다. 아울러 각 층의 적층 후에 패터닝 작업이 필요함을 고려하면 Gap type EC의 제조공정이 기존의 EC에 비하여 보다 간단함을 알 수 있다. 따라서 Gap type EC를 PCB에 적용할 경우 기존의 EC에 비하여 생산성을 높일 수 있다.



[그림 1] 기존의 EC와 Gap type EC



[그림 2] 기존의 EC의 제조공정



[그림 3] Gap type EC의 제조공정

### 3. 실험결과

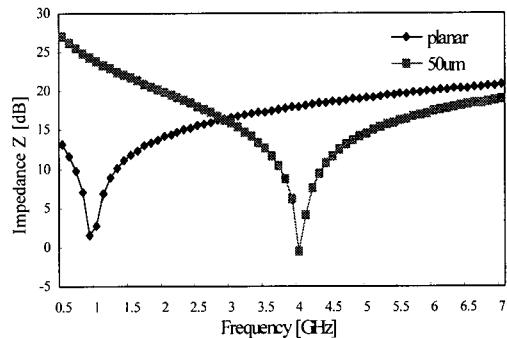
본 논문에서 제안한 Gap type EC는 시뮬레이션 프로그램인 HFSS를 이용하여 분석하였으며, 그 결과를 이하에 제시하였다. 그림 4는 기존의 EC(그림에 ‘planar’로 표시)와 Gap type EC의 주파수에 따른 임피던스 특성의 분석 결과이다. Gap type EC의 Gap size는 50 $\mu\text{m}$ (그림에 ‘50 $\mu\text{m}$ ’로 표시)이며, 임피던스는 500MHz ~ 7GHz 주파수 범위에서 평가하였다.

기존의 EC는 1GHz의 공진주파수를, Gap type EC는 4GHz의 공진주파수를 각각 나타낸다. 이는 Gap type EC가 개선된 고주파 특성을 가지고 있음을 의미한다. EC의 공진주파수는  $\frac{1}{2\pi\sqrt{L_{ESL}C}}$ 로 주어진다. 여기에서  $L_{ESL}$

은 기생 인덕턴스로서 EC의 구조에 영향을 받으며 전극의 크기에 비례한다. 그림 1을 참조하면 기존의 EC는 유전체를 매개로 상하에 전극이 놓이지만, Gap type EC는 ‘Gap’을 중심으로 동일 평면에 전극이 위치하고 있다. 따라서 Gap Type EC는 전극면적이 기존의 EC에 비하여

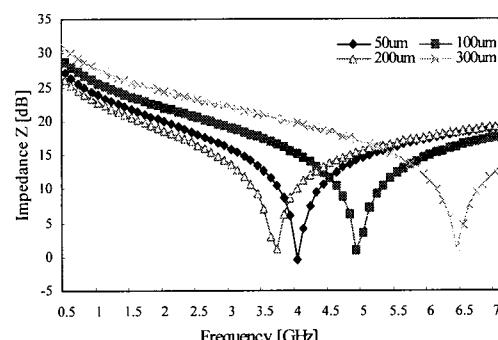
1/2 이하로 감소되며,  $L_{ESL}$ 도 크게 감소된다. 공진주파수는  $\sqrt{L_{ESL}}$ 에 반비례하므로 Gap Type EC의 공진주파수가 고주파 대역으로 이동된다.

Gap type EC는  $L_{ESL}$ 의 감소와 더불어 전극 아래의 ‘FR-4’ 층이 유전체로 함께 작용함으로써 기존의 EC와는 다른 특성을 나타내는 것으로 생각된다. 이는 Gap type EC가 ‘Gap’을 중심으로 동일 평면에 전극이 위치하기 때문이다.



[그림 4] 기존의 EC와 Gap type EC의 주파수에 따른 임피던스 특성 비교

공진주파수에서  $L_{ESL}$ 은 캐패시터 성분과 상쇄되므로 저항 성분만이 남는다. 공진주파수 이상의 주파수에서는 인덕턴스 성분이 주로 나타나므로 주파수에 따라 임피던스가 증가된다. 이러한 특성을 그림 4에서 확인할 수 있다. 그림 4에서 Gap type EC의 공진주파수인 4GHz 이상의 주파수 범위를 살펴보면 기존의 EC에 비하여 Gap type EC가 낮은 임피던스를 나타낸다. 이는 기존의 EC에 비하여  $L_{ESL}$  값이 작기 때문이다.



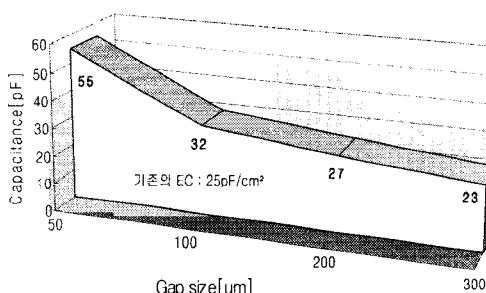
[그림 5] Gap size에 따른 임피던스 특성의 변화

그림 5는 Gap size를 변화시킬 때 Gap type EC의 주파수에 따른 임피던스 특성이다.

그림 5를 살펴보면, Gap size가 증가함에 따라 공진주파수가 높은 대역으로 이동함을 알 수 있다. Gap size가 증가한다는 것은 캐패시터의 전극간의 간격이 증가하는 것이므로 정전용량(C)이 감소된다. 또한 Gap size가 증가하면 전극 면적이 감소하는 효과도 있으므로  $L_{ESL}$  및 정전용량(C)이 감소된다. 따라서 그림 5와 같이 Gap size의 증가에 따라 공진주파수가 고주파 대역으로 이동하게 된다. 다만 Gap size가 200 $\mu\text{m}$ 인 경우에는 EC의 기생 저항성분인 ESR과의 임피던스 매칭이 낮은 주파수에서 일어남으로써 공진주파수가 낮아진 것으로 해석된다. Gap size가 300 $\mu\text{m}$ 인 경우에는 매우 높은 주파수 대역인 6.5GHz 근처에서 공진이 일어나고 있다.

그림 5에 보인 결과는 Gap size를 조절하여 다양한 공진주파수를 가진 EC를 만들 수 있음을 나타낸다. Gap size가 200 $\mu\text{m}$ 인 경우에는 임피던스 매칭이 이루어지지 않아 낮은 공진주파수를 나타내고 있다.

그림 6은 Gap size에 따른 정전용량의 변화이다. Gap size가 증가함에 따라 전극면적이 감소되고 전극간의 간격은 증가되기 때문에 정전용량이 감소되고 있다. Gap size가 50 $\mu\text{m}$ 인 Gap type EC는 55pF/cm<sup>2</sup>의 정전용량을 나타내며, 이는 동일한 전극 두께와 크기를 갖는 기존의 EC가 나타내는 25pF/cm<sup>2</sup>의 정전용량(그림 6에 표시)에 비하여 매우 높은 값이다.

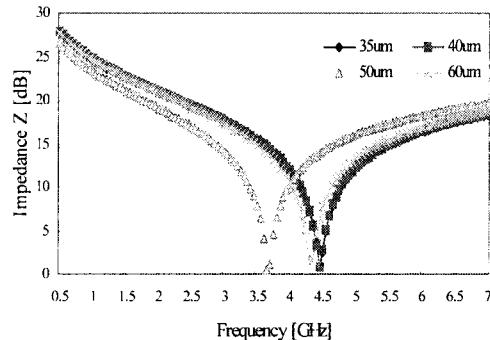


[그림 6] Gap size에 따른 정전용량의 변화

그림 6에서 Gap size가 300 $\mu\text{m}$ 로 가장 큰 경우(이때, 전극면적은 가장 작음)를 살펴보면, Gap type EC는 23pF/cm<sup>2</sup>의 정전용량을 나타낸다. 이는 디커플링을 위한 충분한 값이다. Gap type EC가 기존의 EC에 비하여 더 높은 정전용량을 나타내는 이유는 위에서 언급한 바와 같이 전극 아래의 'FR-4' 층이 유전체로 함께 작용하기 때문으로 생각된다.

그림 7은 Gap Size가 100 $\mu\text{m}$ 일 때 전극(동박)의 두께에

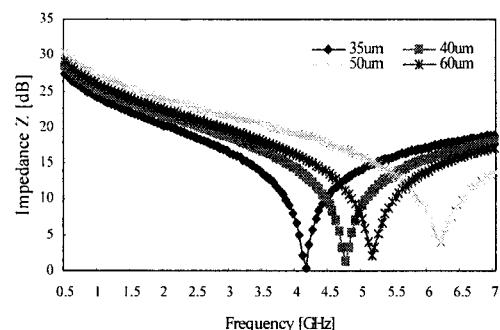
따른 임피던스의 변화를 나타낸 그림이다. 전극 두께로는 30 $\mu\text{m}$  ~ 60 $\mu\text{m}$ 의 값을 적용하였다.



[그림 7] 전극 두께에 따른 임피던스의 변화  
(Gap size=100 $\mu\text{m}$ )

결과를 살펴보면, 전극두께에 따라 공진주파수가 약간 변화하였으나 전체적으로는 4.5GHz 부근의 공진주파수를 나타내었다.

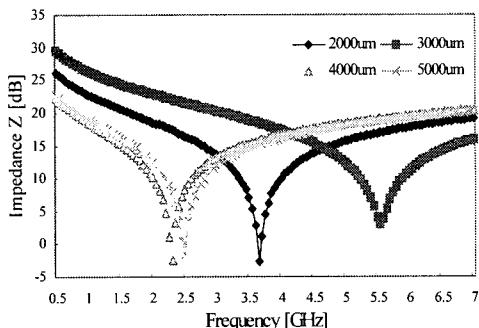
그림 8은 Gap size가 200 $\mu\text{m}$ 일 때 전극의 두께에 따른 임피던스의 변화이다. 이 경우에는 그림 7의 결과와는 다르게 전극의 두께에 따라 공진주파수가 크게 변화하였다. 그림 5에서 Gap size가 200 $\mu\text{m}$ 일 때 ESR과의 임피던스 매칭 특성이 다르게 나타남을 설명하였는바, 이 경우에 전극의 두께 변화가 기생 저항성분인 ESR에 영향을 미침으로써 전극두께에 비례하여 공진주파수가 높아지는 특성이 나타난 것으로 분석된다. 다만, 그림 7과 그림 8을 살펴보면 전극의 두께가 50 $\mu\text{m}$ 일 때 다른 특성이 나타남을 알 수 있다. 이러한 특성변화는 추후에 실제로 Gap type EC를 제작하여 분석하고자 한다.



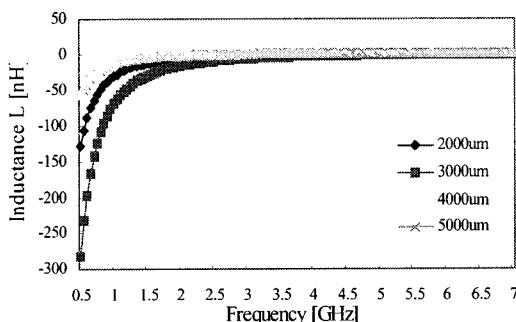
[그림 8] 전극 두께에 따른 임피던스의 변화  
(Gap size=200 $\mu\text{m}$ )

다음으로 그림 9는 전극의 크기에 따른 임피던스 특성의 변화이다. 전극의 크기가  $2\text{mm} \times 2\text{mm}$ 인 경우를 기본으로 하고,  $3\text{mm} \times 3\text{mm}$ 와  $4\text{mm} \times 4\text{mm}$  및  $5\text{mm} \times 5\text{mm}$ 를 적용하여 임피던스 특성의 변화를 관찰하였다. 결과는 그림 9에 ' $2000\mu\text{m} \sim 5000\mu\text{m}$ '로 각각 표시하였다.

공진주파수는 기생 인덕턴스인  $L_{ESL}$ 과 정전용량에 반비례한다. 전극의 크기가 커질수록 정전용량과  $L_{ESL}$ 이 증가하므로 그림 9와 같이 공진주파수가 낮은 주파수로 이동하는 것으로 판단된다. 다만 전극의 크기가  $3\text{mm} \times 3\text{mm}$ ( $3000\mu\text{m}$ )인 경우에는 특이하게도 공진주파수가 5.5GHz 이상으로 높아지고 있다. 이 경우에는 전체 임피던스 값도 증가하는 특성이 나타난다.



[그림 9] 전극 크기에 따른 임피던스의 변화  
(Gap size=200μm)



[그림 10] 전극의 크기에 따른 인덕턴스의 변화

전극의 크기가  $3\text{mm} \times 3\text{mm}$ ( $3000\mu\text{m}$ )일 때의 특성을 보다 상세히 살펴보기 위하여 그림 10과 같이 전극의 크기와 주파수에 따른 인덕턴스의 변화를 살펴보았다. 그림을 살펴보면, 전극의 크기가  $3\text{mm} \times 3\text{mm}$ ( $3000\mu\text{m}$ )일 때 더 높은 주파수에서 인덕턴스의 값이 0으로 되는 공진이 발생되고 있다. 이러한 특성 때문에 그림 9와 같은 임피던스 특성이 나타난 것으로 생각된다.

#### 4. 결 론

본 논문에서는 2개의 전극이 동일한 평면상에 놓이고, Gap에 의하여 유전간격을 형성한 'Gap type EC'의 특성을 시뮬레이션을 통하여 평가하였다. Gap type EC는 기존의 EC에 비하여 고주파 대역으로 이동한 공진주파수를 나타내었다. 또한 전극에 만들어 놓은 'Gap'의 크기(Gap size)와 전극의 크기 및 두께에 따라 공진주파수를 조절할 수 있음을 확인하였다. Gap size가  $50\mu\text{m}$ 인 Gap type EC는  $55\text{pF}/\text{cm}^2$ 의 정전용량을 나타내었는데, 이는 기존의 EC가 나타내는  $25\text{pF}/\text{cm}^2$ 에 비하여 큰 값이다.

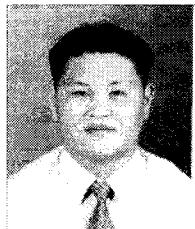
이상의 결과들은 Gap type EC가 기존의 EC에 비하여 우수한 공진주파수 및 정전용량 특성을 가지고 있음을 나타내고 있다. 이로써 고주파용 디커플링 캐패시터로 사용하기에 적합함을 확인하였다.

#### 참고문헌

- C. S. Ryu, "Embedded PCB Technology and Market Trend", KPCA Show International Symposium Proceeding, 2005.
- Manoj kumar Damani, "Physics Based Reliability Assessment of Embedded Passives", Master Thesis, Georgia Institute of Technology, 2004.
- R. Ulrich, "Integrated Passive component technology", IEEE Press, pp.55~74, 2003.
- 홍순관, "PCB-용 임베디드 캐패시터에 관한 연구", 대한전자공학회지, Dec. 2005.
- R. K. Ulrich, W. D. Brown, "Advanced Electronic Packaging", pp 349, 2005.
- L. Wan, P. M. Raj, Et al., "Embedded Decoupling Capacitor Performance in High Speed Circuits", Electronic Components and Technology Conference Proceedings 55th Vol.2, pp.1617~1622, 2005.
- J. W. Choi, "Noise Suppression and Isolation in Mixed-signal System using Alternating Impedance Electromagnetic Bandgap Structure", Thesis degree Doctor of Philosophy, School of Electrical and Computer Engineering, Georgia Institute of Technology, 2006.

### 홍 근 기(Keun-Kee Hong)

[정회원]



- 2004년 2월 : 서울시립대학교 대학원 전기전자컴퓨터공학부 (석사)
  - 2008년 2월 : 서울시립대학교 대학원 전기전자컴퓨터공학부 (박사)
- 2008년 3월 ~ 현재 : 서울대학교 반도체공동연구소 기술개발실 연구원

<관심분야>

PCB, 반도체 공정 및 소자

---

### 홍 순 관(Soon-Kwan Hong)

[정회원]



- 1989년 2월 : 서울시립대학교 대학원 전자공학과(석사)
- 1994년 2월 : 서울시립대학교 대학원 전자공학과(박사)
- 1994년 9월 ~ 현재 : 혜전대학 디지털전자과 교수

<관심분야>

PCB, 반도체 공정, 전자소자