

# DC/DC Converter의 PCB 설계에 따른 전력전달 및 잡음 특성 분석

박진홍<sup>1\*</sup>

## Analysis of Power Transfer and Noise characteristics for PCB Design of DC/DC Converter

Jin Hong Park<sup>1\*</sup>

**요 약** 본 논문에서는 동일한 회로소자 파라미터를 적용한 상태의 boost converter를 microstrip구조의 PCB설계와 reference plane을 적용하지 않은 양면 PCB설계에 대하여 각각의 회로를 모델링하였다. 각 회로의 소자사이의 배선거리를 동일하게 5cm로 구성하였고, 스위칭 주파수를 100kHz로 스위칭할 경우 전력 스위치의 출력 전압/전류에서 발생하는 신호 반사에 의하여 발생하는 overshoot와 주파수 스펙트럼에서 발생하는 잡음을 시뮬레이션을 통하여 비교 분석하였다.

**Abstract** In this paper, the two PCB design method results of boost converters are simulated with same circuit device parameters. One is modeled with microstrip structure and the other is modeled two layers structure without reference plane. Between devices of each circuit are routed 5 centimeters. When the switching frequency is operated 100kHz, the overshoot by signal reflection and the noise characteristics by frequency spectrum for the output voltage and current of the power switch is compared and analyzed using simulation.

**Key Words** : PCB, Boost, Converter

### 1. 서론

전력 변환 기술은 전자산업 분야에서 필요 전압의 다양화와 소형화가 요구되면서 다양한 연구가 진행되어 왔으며 이 기술은 전기 및 전자 산업에 있어서 근간이 되는 중요한 기술로 자리 잡아 왔다.

이들 전력변환 기술은 크게 AC/DC, DC/DC, DC/AC의 형태로 분류할 수 있는데 이들 전력 변환 기술의 연구는 대부분 부가적인 회로적용 기술을 이용한 전력 손실의 개선 또는 부품의 동작에 대한 동작의 안정성 확보 및 스트레스 감소 방안에 대해 이루어져 왔다.[1][2]

본 논문에서는 일반적으로 활용되고 있는 DC/DC 전력변환기 중 Boost Converter에 필요한 PCB를 설계함에 있어 배선 길이 또는 적층 구조 등이 동일한 조건에서 transmission 라인을 적용한 경우, Reference plane을 적용하지 않고 양면에 배선하는 방식을 이용하여 구성된 경

우를 분리하여 시뮬레이션 하였다. 이렇게 동일한 조건에서 설계한 PCB구조와 스위칭 소자등 소자에서 얻어지는 기생성분을 각각 모델링함으로써 발생하는 신호 반사에 의한 스위칭 특성과 잡음 특성 및 능동소자에서 발생하는 전력손실 특성에 대하여 시뮬레이션으로 분석하였다.

### 2. 본 론

#### 2.1 소자 모델

스위칭 전원회로에 사용되는 스위칭 소자 또는 다이오드와 같은 능동소자는 잡음의 주요한 원인을 제공한다. 특히 스위칭 소자가 턴 온 또는 턴 오프 동작을 하는 시점에서 발생하는 신호 반사는 고주파 잡음을 생성시키는 가장 큰 원인이라 할 수 있다. 이러한 현상은 EMI외에 스위칭 소자에 대한 스트레스로 작용하는 등 전원회로의

본 논문은 해전대학 교내연구과제로 수행되었음.

<sup>1</sup>해전대학 디지털전자디자인과

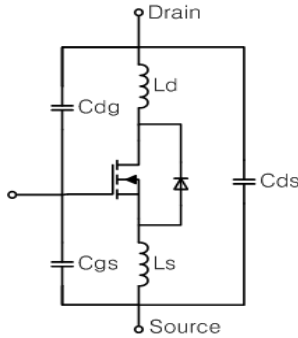
접수일 09년 01월 13일      수정일 09년 01월 29일

\*교신전자: 박진홍(jhpark@hj.ac.kr)

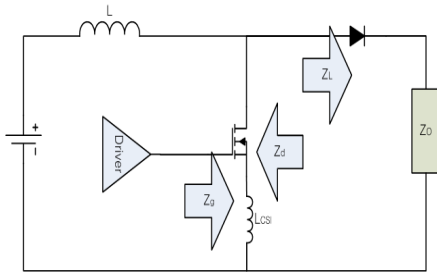
계재확정일 09년 02월 18일

불안정성을 초래한다.

따라서 MOSFET에 대해 수학적 모델링을 통하여 현상을 규명하기 위해 제시된 모델은 크게 두 부분으로 나누어진다. 하나는 DC전달함수 Model이고 두 번째는 diode, Cgs, Cgd, Cds와 Drain 및 Source단자에 존재하는 Ld, Ls성분을 포함한 모델이다. 본 논문에서 다루고자 하는 스위칭 전이시간동안 발생하는 신호 반사의 주요 원인은 그림 1과 같이 MOSFET내부에 기생하는 성분에 의해 발생하는 한편, 스위칭 소자 및 그 주변에 구성된 수동소자에 의해 얻어지는 임피던스에 따라 결정된다. 그림 2는 스위칭 전이시간동안 회로의 임피던스에 따라 발생하는 스위칭 특성을 확인하기 위한 Boost converter회로이다.



[그림 1] MOSFET 모델 구조



[그림 2] Boost Converter 임피던스

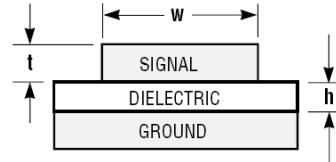
일반적인 Boost converter의 스위칭 특성을 분석하기 위해 적용하는 회로 특성은 drain-source current와 gate charge current에 의한 Common Source Inductance( $L_{CS}$ )만을 적용한다[3].

이는 Boost Converter를 구성하기 위해 사용하는 능동 및 수동소자의 임피던스 특성만을 고려한 것으로 실제 회로의 구성에는 동일한 소자를 사용하여 구성된 회로라 할지라도 그 연결된 PCB 패턴에 따라 스위칭 전이시간 동안 발생하는 스위칭 특성이 변화한다.

## 2.2 PCB 패턴 모델

동일한 스위칭 주파수로 동작하는 Boost Converter회로를 구성할 경우 PCB를 이용하여 회로를 구성하는 방법은 다양한 방법을 활용할 수 있다. 본 논문에서는  $20V_{dc}$  입력에 대하여  $102V_{dc}/10A$ 출력을 갖는 Boost Converter를 시뮬레이션하기 위해 Reference Plane을 갖지 않는 양면 PCB설계와 Microstrip Line 구조를 갖는 PCB 설계에 따른 신호 특성을 확인하기 위해 이들 PCB 설계를 모델링하였다.

Boost Converter를 구성하기 위하여 Microstrip 구조의 패턴을 적용할 경우 PCB 패턴의 구조는 그림 3과 같고 이때의 특성 임피던스는 식(1)과 같이 얻어지며 패턴 단면적에 따른 전류량은 식(2)와 같다.



[그림 3] Microstrip 패턴단면

$$Z_0 = \frac{87}{\sqrt{\epsilon_r + 1.41}} \ln\left(\frac{5.89h}{0.8w + t}\right) \quad (1)$$

$$I = kT^{0.44} A^{0.725} \quad (2)$$

또한 Microstrip 구조의 PCB 패턴을 모델링하기 위하여 Transmission line의 L,C 성분은 식(3)-(5)을 통하여 얻을 수 있다.

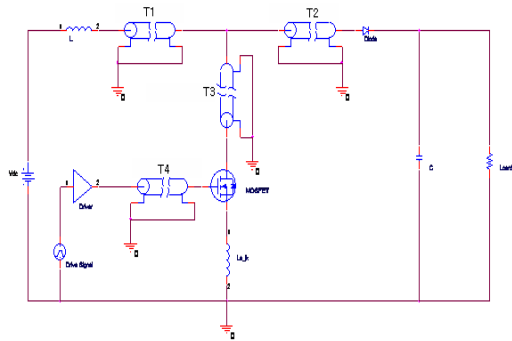
$$TD = l \frac{\sqrt{\epsilon_r}}{c} \quad (3)$$

$$L_{total} = TD \times Z_0 \quad (4)$$

$$C_{total} = \frac{TD}{Z_0} \quad (5)$$

$TD$ : Transmission Line 길이에 따른 신호전파시간  
 $l$ : Transmission Line의 길이

이상의 Microstrip구조로 PCB설계한 Boost Converter 모델을 그림4와 같이 구현하였다.

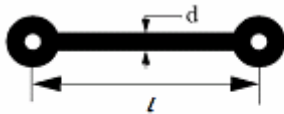


[그림 4] Micro Strip 구조를 적용하여 PCB설계한 Boost Converter 모델

앞에서의 Microstrip구조로 구현한 Boost converter 회로와 Reference Plane을 갖지 않는 양면 PCB 설계 구조와 비교하기 위하여 PCB패턴에 대한 성분 L과 R은 식 (6)-(7)을 이용하여 얻을 수 있다.

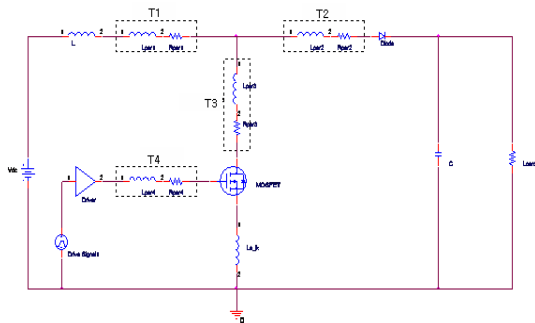
$$L(\mu H) = 0.2 \times l \times \left[ \ln \left( \frac{2 \times l}{d + e} \right) + 0.5 + 0.02 \times \frac{d \times e}{l} \right] \quad (6)$$

$$R(m\Omega) = 17 \times \frac{l}{d \times e} \quad (7)$$



e: PCB trace thickness in mm,  
d: PCB trace width mm,  
l: PCB length in mm

위의 결과에서 얻어진 L과 R성분을 적용한 회로 모델은 그림 5와 같이 구현하였다.



[그림 5] Reference Plane없이 PCB 설계한 Boost Converter 모델

### 3. 시뮬레이션 결과

본 논문의 시뮬레이션에서는 그림 4와 그림 5의 PCB 설계에 따른 회로 동작특성을 분석하기 위해 표1과 같이 동일한 소자를 적용하였다.

[표 1] 회로에서 사용한 소자 파라미터

항목	값
스위칭 주파수	100kHz
Boost inductor	12.5uH
스위칭소자	IRFP250
Duty	0.5
gate signal rise time	0.01us
gate signal fall time	0.01us
diode	HFA08TB60
Cap	100uF
R	10ohm

또한 Microstrip 구조의 PCB설계 회로와 Reference Plane을 적용하지 않은 양면 PCB 설계회로의 특성을 분석하기 위하여 표 2와 같이 PCB의 제조 및 설계파라미터 (패턴의 두께, 절연체 높이, dielectric constants, 패턴의 길이)를 동일한 조건으로 적용하여 시뮬레이션 하였다.

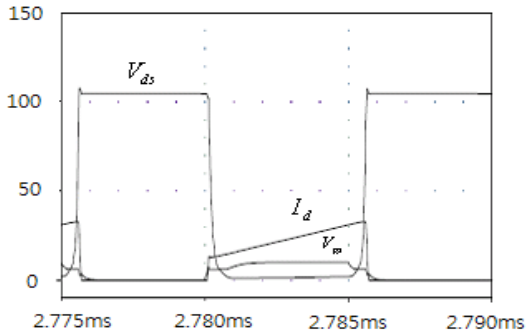
그림 6에서 그림8은 Microstrip 구조를 갖도록 PCB를 설계한 회로를 시뮬레이션 한 결과파형으로 그림6은 스위칭 소자의 입출력 전압-전류 파형을 확인한 결과이다. 또한 그림 7과 그림8은 출력전압 ( $V_{ds}$ )과 전류( $I_d$ )에 포함되어 있는 주파수 성분을 분석하기 위하여 스펙트럼 분석한 결과이다. 그림에서 확인할 수 있듯이 스위칭 주파수인 100kHz대역 외에 주파수 대역에서 잡음이 존재하지 않음을 확인할 수 있다.

그림 9에서 그림 11은 Reference plane을 적용하지 않고 양면을 모두 배선 층으로 활용하는 양면 PCB설계 방법을 활용할 경우의 회로에 대하여 시뮬레이션 한 결과로 그림 9는 스위칭 소자의 입출력 특성을 확인한 결과이다. 이 결과를 통하여 확인할 수 있듯이 출력전압( $V_{ds}$ )이 인가되는 시점에서 신호반사에 의하여 약130V의 Overshoot가 발생하고 있음을 확인할 수 있다. 또한 각각의 출력 전압( $V_{ds}$ ) 및 전류( $I_d$ )의 주파수 특성을 확인하기 위하여 스펙트럼 분석한 결과 그림 10과 그림11에서 확인할 수 있듯이 34.5MHz대역에서 100mV/10mA의 잡음성분이 발생하고 있음을 확인할 수 있다.

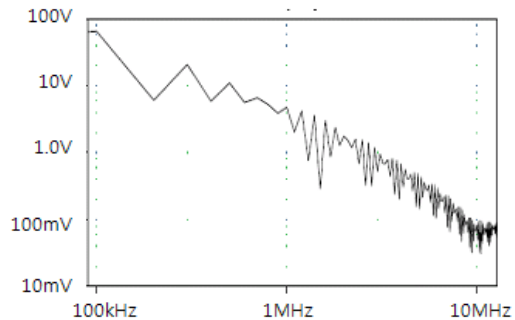
[표 2] 회로 각각의 PCB제조 및 설계 파라미터

	기호	내용	Micro Strip구조	양면설계 구조
공통	t	패턴 thickness	52um	
	h	절연체 높이	916um	
	$\epsilon_r$	dielectric constants	4.3(FR4)	
T1	l	패턴길이	50mm	50mm
	w	패턴폭	5.2mm	5.2mm
	Zo	특성임피던스	9.5ohm	-
T2	l	패턴길이	50mm	50mm
	w	패턴폭	5.98mm	5.98mm
	Zo	특성임피던스	4.5ohm	-
T3	l	패턴길이	50mm	50mm
	w	패턴폭	6.15mm	6.15mm
	Zo	특성임피던스	3.5ohm	-
T4	l	패턴길이	50mm	50mm
	w	패턴폭	0.2mm	0.2mm
	Zo	특성임피던스	119ohm	-

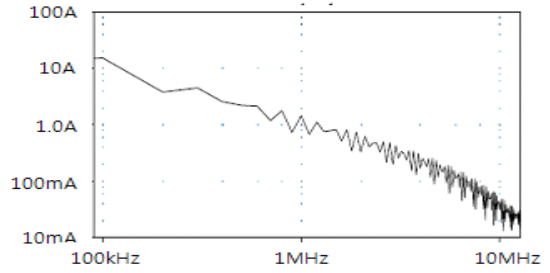
두 시뮬레이션 결과를 비교해 보면 동일한 스위치 모드 파워서플라이를 구성할 경우 회로를 구현하는 PCB 설계 방법에 따라 잡음 특성 개선효과를 확인할 수 있다.



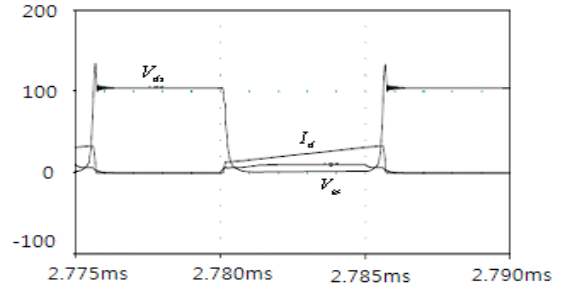
[그림 6] Microstrip 구조의 Boost Converter. 입출력파형



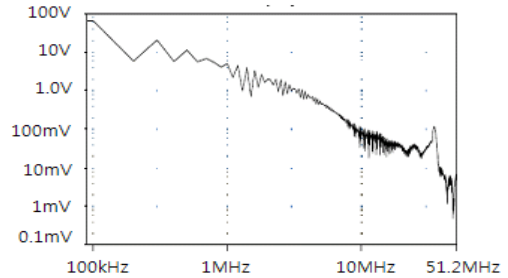
[그림 7] Microstrip 구조로 설계한 회로의 Drain-source Voltage 스펙트럼



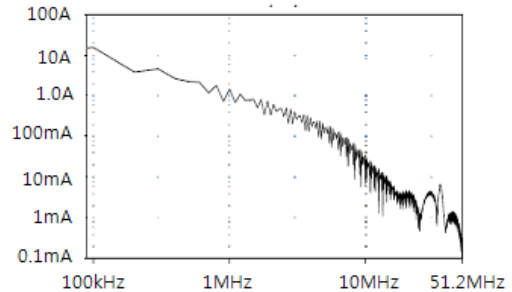
[그림 8] Microstrip 구조로 설계한 회로의 Drain Current 스펙트럼



[그림 9] Reference plane없이 구성한 양면설계 회로 입출력 파형



[그림 10] Reference plane없이 구성한 양면설계 회로의 Drain-source Voltage 스펙트럼



[그림 11] Reference plane없이 구성한 양면설계 회로의 Drain Current 스펙트럼

## 4. 결론

일반적으로 스위치 모드 파워서플라이에서 발생하는 잡음을 제거하기 위해 제안되는 개선방법은 많이 제안되어 왔다. 그러나 회로 변형을 통한 개선 즉, 보호회로 및 필터회로 등을 추가하는 외에 PCB의 설계방법에 따라 달라지는 결과에 대하여 언급되지는 않았다. 따라서 본 논문에서는 Boost Converter를 구성할 때 소자와 소자를 연결하는 PCB 설계방법에 따라 스위칭 전이에서 발생하는 스위칭 특성을 비교 분석하였다. PCB설계방법은 크게 Microstrip 구조로 설계할 경우와 Reference Plane을 갖지 않는 일반 양면 배선설계방법 두 가지에 대하여 회로를 모델링하였고 이를 시뮬레이션 하였다. 이들 두 경우에 대하여 동일한 파라미터를 적용하여 시뮬레이션 한 결과 Microstrip 구조로 구성된 회로에서는 스위칭 주파수 100kHz외의 주파수 대역에서 잡음이 발생하지 않는 반면 Reference plane을 구성하지 않고 설계한 양면 PCB설계 구조에서는 34.5MHz에서 전압 100mV/10mA의 잡음 성분이 발생함을 확인하였다.

이는 동일한 부품을 활용하여 Boost converter를 구성할 경우라 할지라도 부품사이의 배선 방식 즉, 임피던스 매칭에 따라 스위칭 손실 및 잡음을 제거할 수 있는 시뮬레이션 기법을 사용하여 좋은 결과를 도출하였다.

## 참고문헌

- [1] E.Laboure, F.Costa, C.Gautier, W.Melhem, "Accurate Simulation of Conducted Interferences in Isolated DC to DC Converter Regarding to EMI Standards" IEEE PESC 96, pp 1973-1978
- [2] Wei Zang, Michael T. Zang, F.C.Lee, "Conducted EMI Analysis of Boost PFC Circuit" IEEE APEC97 pp.223-229
- [3] W. Teulings, J .L Schanen, J. Roudet, " A New Technique for Spectral Analysis of Conducted Noise of A SMPS Including Interconnects" PESC97 pp.1516-1521
- [4] ANSI/IPC-D-275, Design Standard for Rigid Printed Boards and Rigid Printed Board Assemblies, IPC, September, 1991
- [5] Douglas Brooks,"Temperature Rise in PCB Traces", Reprinted from the Proceedings of the PCB Design Conference, West, March 23-27, 1998
- [6] Johnson, Howard W., and Martin Graham, High-Speed Digital Design, a Handbook of Black Magic, Prentice

Hall, 1993.

- [7] Robert Kollman, "Constructing Your Power Supply-Layout Considerations", Analog Application and Solution Seminar Europe, 2006
8. P.O.Lauretzen, " Power Semiconductor device models for use in circuit simulation", Conference Proceeding of the IEEE-IAS Annual Meeting,1990, pp.1559-1560
9. S. Natarajan, " An effective approach to obtain model parameters for BJTs and FETs from data books", IEEE Transactions on Education, Vol.35, No.2, 1992, pp164-169

박진홍(Jin Hong Park)

[정회원]



- 1991년 2월 : 광운대학교 전자공학(공학사)
- 1993년 2월 : 광운대학교 전자공학(공학석사)
- 1997년 2월 : 광운대학교 전자공학(공학박사)
- 2009년 1월 ~ 현재 : 해전대학교 디지털전자디자인과 교수

<관심분야>

전력전자, PCB설계, SI등