

스마트 그리드용 초광대역 저항성 전력 분배기

최정환¹, 정창원^{2*}

¹원형공대 초고주파 연구소, ²서울과학기술대학교, NID융합기술대학원

Ultra-broadband Resistive Power Divider for Smart Grid application

Jung Han Choi¹ and Changwon Jung^{2*}

¹Institute for High-Frequency Engineering, Munich Univ. of Technology, Germany

²Graduate School of NID Fusion Technology, Seoul National Univ. of Science and Technology, Korea

요약 본 논문은 스마트 그리드에 사용할 수 있는 저항성 전력 분배기에 관한 연구이다. 미래 스마트 그리드에서는 고속 전력선 통신이 실용화 단계에 이를 것으로 예상되므로, 전력 분배기의 초고주파수 응답 또한 그 중요성을 가지고 있다. 본 논문에서는 thin-film 기술을 사용한 저항성 전력 분배기를 설계, 측정 및 분석을 하였다. 고주파 전송 신호선 제작을 위해 코플라나 전송 선로를 제작, 측정하였다. 3 dB 차단 주파수는 72 GHz로 측정되었으며, S11의 크기는 70 GHz까지 <-20 dB 특성을 보였다. 저항성 전력 분배기 제작을 위해 델타형 구성으로 된 회로를 thin-film 기술을 이용하여 제작하였다. 3 dB 차단 주파수는 50 GHz를 보였다. 저항성 전력 분배기의 고속 입력 신호 (40 Gb/s)가 이론에서 예상한 대로 6 dB의 삽입 손실을 가지며 전송되는 것을 실험적으로 확인하였다.

Abstract This article presents an ultra broadband resistive power divider circuit for smart grid applications. Since the future smart grid system is expected to deploy high speed power line communication, the frequency response of the resistive power divider circuit is naturally of significance. Employing a thin film technology, the resistive power divider was designed, measured, and fabricated. For the circuit design, the conductor-backed coplanar waveguide line was firstly designed and measured. The 3 dB cutoff frequency was 72 GHz and S11 remains <-20 dB upto 70 GHz. The fabricated resistive power divider shows the 3 dB cutoff frequency of 50 GHz. It was experimentally verified that the resistive power divider circuit shows the insertion loss of 6 dB for high-speed input signal (40 Gb/s).

Key Words : Smart grid, Power divider, Thin-film technology

1. 서론

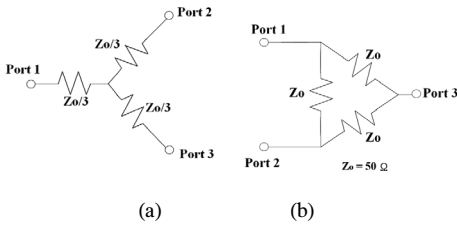
스마트 그리드(Smart grid)는 기존 전력망에 IT 기술을 접목해 전력 공급자와 소비자가 양방향으로 실시간 정보를 교환함으로써 에너지 효율을 최적화 하고자 하는 차세대 전력망이다 [1-3]. 차세대 및 현재 사용되고 있는 에너지에 대하여 사용 효율을 증가시켜 이산화탄소 발생량을 줄이고자 많은 국가들이 이에 대한 많은 연구를 실시하고 있다[4]. 현재 스마트 그리드 시스템 적용은 옵션이

아닌 필수로 인식되어 지고 있다. 또한, 기존의 전력망에 초고속의 데이터를 보내는 전력선 통신 기술 또한 스마트 그리드 기술의 광범위한 보급과 더불어 발전을 거듭하고 있다. 최근 전력의 공급과 수요에 대한 데이터를 전력선을 통해서 송, 수신하는 것 외에도 홈 네트워크(Home network) 구축에 사용될 수 있으며, 1 Gb/s 이상의 데이터를 전송할 수 있는 E-line 기술이 주목을 받고 있다 [5-6]. 단일 전력선 도체(power line conductor)에 transverse mode 표면과 전송 방식을 이용한 이 기술은

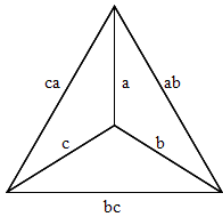
본 논문은 지멘스와 독일 연방 정부 (계약 번호:01BP156) 지원으로 수행되었음.

*교신저자 : 정창원(changwoj@snut.ac.kr)

접수일 10년 09월 27일 수정일 (1차 10년 12월 15일, 2차 11년 01월 03일, 3차 11년 01월 06일) 게재확정일 11년 01월 13일



[그림 1] 저항성 전력 분배기의 구성
(a) 스타형 구성도 (b) 델타형 구성도



$$Z_a = \frac{Z_{ab} \cdot Z_{ca}}{Z_{ab} + Z_{bc} + Z_{ca}}$$

$$Z_{ab} = Z_a + Z_b + \frac{Z_a \cdot Z_b}{Z_c}$$

[그림 2] 스타형과 델타형 구성 변환식

기존 전력망에 초고속 통신을 가능하게 하여, 에너지 효율 극대화를 위한 스마트 그리드 구현과 추가적인 설비 투자 없이 광대역 유선 통신 시스템 구축에 사용될 수 있는 기술이다[6]. 이러한 스마트 그리드를 위해 필수적인 요소들 중의 하나는 전력과 통신을 위한 기반 소자 기술이다. 전력 전송을 위한 파워 소자 개발과 기존 IT 기술을 응용한 최적화 시스템과 연계하는 것이 중요한 개발 인자가 되고 있다.

본 논문에서는 스마트 그리드 시스템에 사용 가능한 저항성 전력 분배기에 관한 내용으로서, 전력 분배 목적뿐만 아니라 초고주파수 응답 특성을 가지도록 개발하였다. 기존 상용 제품에 비해 compact한 크기를 구현하였으며, 수십 GHz 주파수에 대하여 균일한 주파수 응답을 얻으면서 공정 오차를 최소화 할 수 있는 저항 값을 선택하여 디자인 하였다[7].

초고속 저항성 전력 분배기의 구현 및 디자인 방법에 관한 국내외 보고가 희박하다. 일반적인 초고속 분배기는 저 주파수 대역에서 동작하는 것들이 주류이다. 기존의 연구 개발과 달리, 30 GHz 이상의 대역에서 동작하는 저항성 분배기의 경우 전송 선로에 대한 설계와 해석에 관한 연구가 선행되어야 한다. 또한, 저항을 구현 하는 방법과 레이아웃의 방법이 초고주파수 대역 (>30 GHz)에서의 기생 성분 예측을 위해 매우 중요하다. 이러한 설계 방법론 및 연구에 사용되는 이론의 종합적인 정리는 매우 중요한 의미를 지닌다. 또한, 기존 상용 제품에서 제공하는 일반적인 S-parameter 측정 외에도, 스마트 그리드에서 전력 전송 외 데이터 전송을 위한 eye diagram의 측

정은 매우 중요하다.

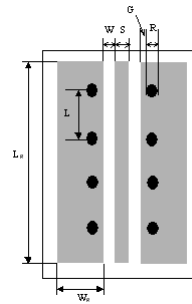
이에 본 논문에서는 설계를 위한 이론, 실제 설계 과정 등에 관한 내용을 상술하였다. 또한, 테스트를 위하여 40 Gb/s non-return to zero (NRZ) 전기 신호를 이용하여 전력 분배와 고속 디지털 신호 전송에 사용 가능함을 실험적으로 검증하였다.

2. 본론

2.1 설계 이론

저항성 전력 분배기는 입력 신호의 진폭을 1/2로 나누는 기능을 가지고 있다. 따라서 이상적으로 6 dB의 삽입 손실을 가지고 있다. 기존의 Wilkinson 타입의 전력 분배기와는 달리 저항으로만 구성이 되어 있기 때문에 주파수에 무관한 성능 특성을 예상할 수 있다. 3개의 포트 구성된 전력 분배기의 각 출력단이 50 Ω으로 연결되어 있다면, 입력 임피던스는 아래 수식과 같이 계산된다.

$$Z_{in} = \frac{Z_o}{3} + \frac{4Z_o}{3} \parallel \frac{4Z_o}{3} = Z_o \quad (1)$$



(a)

Terms	Symbols	Value
Signal line	S	80 μm
Gap between signal and ground	W	40 μm
Via hole diameter	R	300 μm
Gap between via edge to ground	G	100 μm
Via hole distance	L	800 μm

(b)

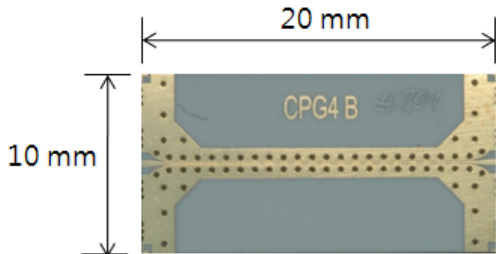
[그림 3] (a) 코플라나 신호선 구조 (b) 설계값

따라서, 입력단에 전압 진폭 V 가 인가되면, 출력단 2번과 3번에서의 전압은 아래와 같이 계산할 수 있다.

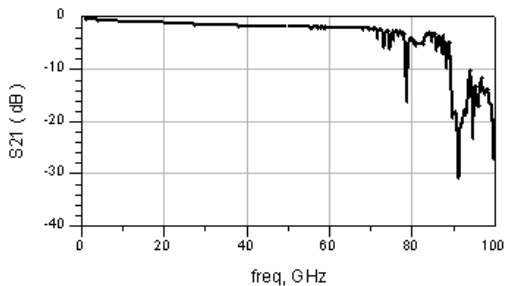
$$V_{out} = V \frac{2Z_o/3}{Z_o/3 + 2Z_o/3} \cdot \frac{Z_o}{Z_o/3 + Z_o} = \frac{1}{2} V \quad (2)$$

만일, 3개의 출력단으로 구성된 이 네트워크가 대칭(symmetric)이라고 가정하면, 3 단자 S 파라미터 매트릭스는 아래와 같이 표현가능하다.

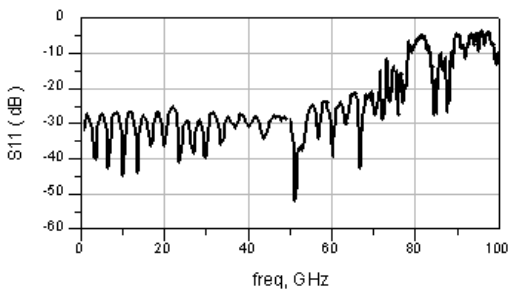
$$\begin{bmatrix} S_{11} & S_{12} & S_{13} \\ S_{21} & S_{22} & S_{23} \\ S_{31} & S_{32} & S_{33} \end{bmatrix} = \frac{1}{2} \begin{bmatrix} 0 & 1 & 1 \\ 1 & 0 & 1 \\ 1 & 1 & 0 \end{bmatrix} \quad (3)$$



[그림 4] 제작한 코플라나 전송 선로 테스트 패턴

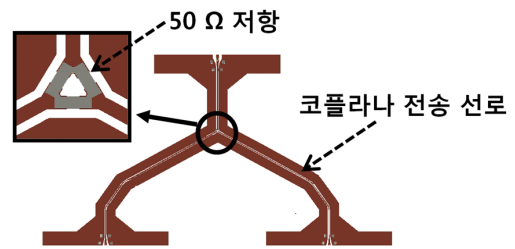


(a)

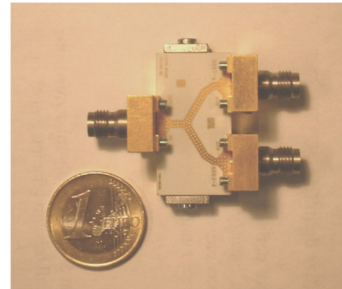


(b)

[그림 5] 코플라나 전송 선로 측정 결과 (a) S21, (b) S11



(a)



(b)

[그림 6] 제작한 저항성 전력 분배기 (a) 레이아웃 (b) 제작한 샘플의 사진

저항성 전력 분배기는 두 가지 방법으로 구현 가능하다. 저항의 배치에 따라서 그림 1와 같이 (1) 스타형 구성과 (2) 델타형 구성이 가능하다. 각각의 구성은 서로 다른 저항 값으로된 구성을 가지고 있다. 스타형 구성은 3개의 16.67Ω 저항이 방사형으로 연결된 모양이며, 델타형 구성은 50Ω 저항 3개가 고리 모양을 이루고 있다. 각각의 구성은 그림 2와 같이 변환되는 관계를 가지고 있다[8].

Thin-film을 사용한 초고주파 저항성 전력 분배기 제작을 위해서는 50Ω 를 사용한 제작이 용이하며, 정확한 저항값을 얻을 수 있으므로 본 실험에서는 델타 구성을 디자인 하였다.

2.2 Conductor-backed 코플라나 전송 선로

초광대역 주파수 신호 응답을 갖는 전력 분배기 설계를 위한 conductor-backed 코플라나 전송 선로를 설계, 제작 및 측정을 하였다. 제작을 위한 전송 선로의 각각의 물리적 길이는 그림 3에 도시하였다[9]. 실제 제작된 샘플의 사진은 그림 4에 보였다. 제작된 샘플은 길이가 20 mm 이고, 폭이 약 10 mm 이다. Al_2O_3 기판을 사용하였으며 두께는 10 mil이다. 신호선 길이 방향을 따라서 접지면에 via를 일정 거리 (800 μm)마다 제작하였다. 이것은 전자파가 코플라나 전송 선로를 따라서 전파할 때, parallel plate mode를 억제하여 전자파가 마치 rectangular waveguide를 전파하는 효과를 갖게 한다. 그리고, 유한의

[표 1] 제작된 샘플과 타 제품의 성능 비교

Ref.	Freq. Range [GHz]	Insertion Loss [dB]	VSWR	Flatness [dB]
This work	DC - 50	6 - 8.5	1.0 - 1.29	2.0
[13]	DC - 50	6.5 - 8.5	1.2 - 1.67	2.0
[14]	DC - 40	6 - 8.5	1.4 - 1.7	2.5

접지면을 갖는 코플라나 구조는 open boundary 구조이기 때문에, 두 개의 접지면이 마치 신호 전송선에 의해 feeding되는 패치구조로 생각할 수 있다. 이 경우의 공진 주파수는 아래 수식으로 표현 가능하다.

$$f_{mn} = \frac{c}{2\sqrt{\epsilon_r}} \sqrt{\left(\frac{m}{W_g}\right)^2 + \left(\frac{n}{L_g}\right)^2} \quad (4)$$

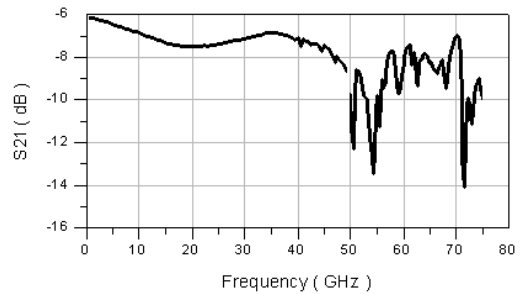
위 수식에서 c 는 빛의 속도, ϵ_r 은 기판 유전 상수, W_g 와 L_g 는 접지면 패턴의 폭과 길이 이다. 위 공진 주파수에서 전기장 (E field)은 코플라나 기판 평면과 수직 방향이며, 접지면 가장 자리에서 최대값을 가진다. 기판의 via hole을 전기장 값이 최대인 곳에 위치시켜 신호선 전송 선로의 전파 특성을 개선 시킬 수 있다[9-10].

측정은 on-wafer 방법을 사용하였으며 네트워크 analyzer (HP8510C)를 사용하였다. 사용한 Calibration 방법은 SOLT (Short, Open, Load, Thru) 방법이며, impedance standard substrate를 이용하였다. Calibration 후, open 패턴을 사용하여 전기적 delay를 calibration 하였다. 샘플만의 (device under test, DUT) 정확한 위상 지연을 측정하기 위하여, coaxial line과 probe에 의한 위상 지연은 제외하였다. 3개의 독립적인 주파수 대역을 각각 측정한 후, 각각의 측정 결과를 한 개의 그래프에 도시하였다(그림 5). 3개의 주파수 대역은 45 MHz-50 GHz, 50 GHz -75 GHz와 75 GHz-100 GHz이다. 각각의 측정 경계 주파수에서 측정된 크기와 위상 값은 연속적인 값을 보였다. 측정 결과, 제작된 코플라나 전송 선로는 3 dB 차단 주파수가 72 GHz이며, 반사 손실의 값은 71 GHz까지 -20 dB 이하의 값을 보였다.

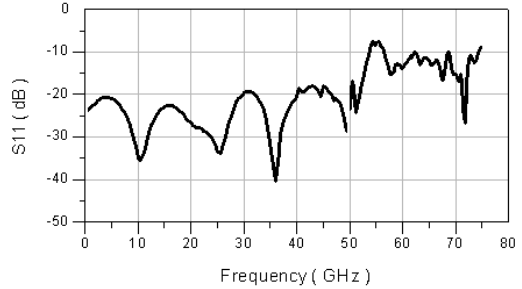
2.3 저항성 전력 분배기 설계 및 측정

설계 및 제작된 코플라나 전송 선로에 기반하여, 저항성 전력 분배기를 델타 구성도를 이용하여 설계하였다. 사용한 thin-film 공정의 단위 면적당 저항값 (sheet resistance)은 100 Ω/□ 이다. 설계한 전력 분배기의 레이아웃을 그림 6(a)에 도시하였다. 높은 주파수 응답 특성

을 위하여 기생 성분이 최소화 될 수 있도록, 저항을 연결하는 신호선의 길이를 최소화 하였고, 저항이 제작되는 부분의 공정 오차를 최소화하기 위하여 저항 부분이 서로 분리 되지 않도록 하였다. 모듈에 탑재한 후에 샘플을 측정하였다. 제작된 모듈의 사진은 그림 6(b)에 보였다. Anritsu integrated V 타입 (model V115FCPW) 커넥터가 코플라나 전송 선로와의 contact을 위한 transition에 사용되었다. 이 타입의 커넥터는 ground-lip이 구조에 포함되어 있으며, solder-in 코플라나 전송선로가 탑재되어 있다. 측정 가능한 주파수 범위는 65 GHz까지 이다[7].

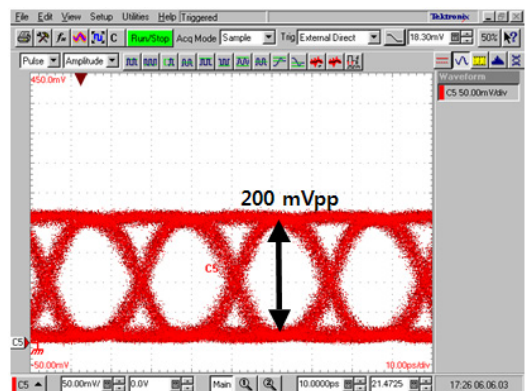


(a)

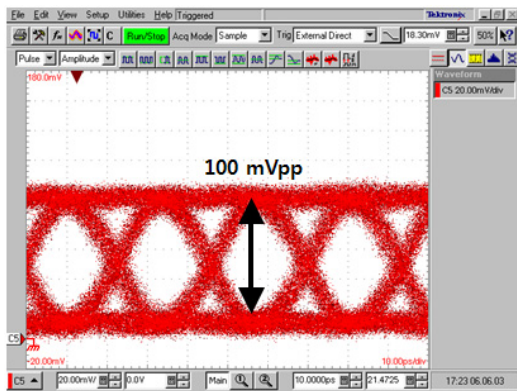


(b)

[그림 7] 제작한 저항성 전력 분배기의 S 파라미터 측정 결과 (a) S₂₁, (b) S₁₁



(a)



(b)

[그림 8] (a) 저항성 분배기의 입력 신호 eye diagram (40 Gb/s), (b) 출력 신호의 eye diagram

모듈 측정 결과, 저항성 전력 분배기는 3 dB 차단 주파수는 50 GHz로 측정되었다. 반사 손실은 50 GHz까지는 -20 dB 이하의 값을 보였다. 삽입 손실은 50 GHz까지는 ± 1 dB 평탄도(flatness)를 보였다. 이상적인 삽입 손실 값은 -6 dB 이지만, 커넥터와 레이아웃에서의 작은 기생 성분이 중첩되어 -6 dB보다 작은 값은 50 GHz까지 나타내었다. 상용 제품과의 비교를 표 1에 보였다. 제작된 샘플은 사용 제품 대비, 향상된 VSWR 특성을 보였다. 이 특징은 고속 디지털 신호 전송에 유리한 특징이다. 또한, 삽입 손실 또한 향상된 특성을 보였다.

저항성 전력 분배기의 이상적 주파수 특성은 입력 전압 신호의 진폭을 반으로 나눈다. 따라서 실험적으로 이를 검증하고자 하였다. 초고속 주파수 응답 특성을 보이는 것을 감안하여 입력 신호는 40 Gb/s NRZ 디지털 신호를 인가하여 출력 신호의 진폭을 조사하였다. 측정 결과를 그림 8에 도시하였다. 그림 8(a)는 저항성 전력 분배기에 입력 신호로 사용되는 40 Gb/s NRZ 신호의 eye diagram을 나타낸다. 입력 전압 신호 진폭이 200 mVpp 일때, 저항성 전력 분배기의 출력 신호는 100 mVpp의 출력 신호를 보였다. 이 출력 신호의 eye diagram을 그림 8(b)에 도시하였다. 측정 결과를 통해 제작한 전력 분배기가 고속 통신 신호 전송 및 전력 분배기로서 우수한 성능을 가짐을 입증하였다.

3. 결론

Smart grid가 미래에는 통신 기능을 포함하는 지능형 시스템으로 진화될 것으로 예상된다. 이에 전력 smart grid에서 필수적으로 사용되는 저항성 전력 분배기를 초

고속주파수 응답 특성을 갖도록 설계, 제작 및 측정하였다. Thin-film을 사용하여 코플라나 타입 고속주파 전송 선로를 설계 및 측정하였다. 이를 저항성 전력 분배기에 적용하여 50 GHz의 3 dB 차단 주파수 특성을 갖는 분배기를 제작 하였다. 삽입 손실이 6 dB이므로, 입력 전압 신호를 반으로 나누는 것을 확인하기 위하여, 40 Gb/s NRZ 입력 신호에 대해 출력 전압 신호의 진폭이 반으로 나누는 것으로 실험을 통하여 확인하였다. 본 논문에서 제작한 설계 기법 및 측정 기술 등은 미래 smart grid 시스템 부품 설계에 널리 활용될 것으로 기대된다.

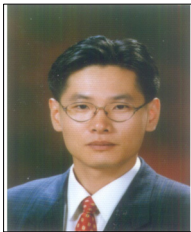
참고문헌

- [1] 김지산, 김성인 “스마트 그리드: 새로운 100년이 온다” 키움증권 산업분석 리포트, pp. 1-32, 6월 2009.
- [2] F. Li, W. Qiao, H. Sun, H. Wan, J. Wang, Y. Xia, Z. Xu, and P. Zhang, “Smart transmission grid: vision and framework,” *IEEE Trans. Smart Grid*, Vol. 1, No. 2, pp. 168-177, Sept. 2010.
- [3] F. Rahimi, A. Ipakchi, “Demand Response as a Market Resource Under the Smart Grid Paradigm,” *IEEE Trans. Smart Grid*, Vol. 1, No. 1, pp. 82-88, April 2010.
- [4] 도윤미, 김선진, 허태욱, 박노성, 김현학, 홍승기, 서정해, 전중암, “스마트 그리드 기술 동향: 전력망과 정보통신의 융합기술,” 전자통신동향분석, 제24권, 제5호, pp. 74-86, 10월, 2009.
- [5] http://en.wikipedia.org/wiki/Power_line_communication
- [6] <http://www.corridor.biz>
- [7] Resistive power divider (PD-20), datasheet, Marki Microwave Inc.
- [8] Isaak Mayergoyz, W. Lawson, Basic electric circuit theory, 1996, Elsevier.
- [9] J. H. Choi, G. Olbrich, and P. Russer, “An Si Schottky diode demultiplexer circuit for high bit-rate optical receivers,” *IEEE Trans. Microwave Theory and Tech.*, Vol. 53, No. 6, pp. 2033-2042, June 2005.
- [10] W.H. Haydl, “On the used of vias in conductor-backed coplanar circuits,” *IEEE Trans. Microwave Theory Tech.*, vol. MTT-50, no. 6, pp.1571-1577, June 2002.
- [11] M. Yu, R. Vahldieck, and J. Huang, “Comparing coax launcher and wafer probe excitation for 10 mil conductor-backed CPW with via holes and air bridges,” *IEEE MTT-S Int. Microwave Symp. Dig.*,

pp.705-708, June 1993.

- [12] DC-65 GHz Integrated V connectors. Anritsu Preliminary Technical Data Sheet.
- [13] Agilent 11636C, Technical Data Sheet (5989-6698EN)
- [14] Aeroflex 1575 Broadband resistive power divider, Aeroflex Weinschel

최 정 환(Jung Han Choi) [정회원]



- 1999년 2월 : 서강대학교 전자공학과 (석사)
- 2004년 9월 : 독일 뮌헨 공과대학교 (박사)
- 2005년 4월 ~ 2008년 6월 : 삼성종합기술원 전문연구원
- 2008년 7월 ~ 현재 : 삼성전자 DMC 연구소 책임연구원

<관심분야>
초고주파 반도체, metamaterial

정 창 원(Changwon Jung) [정회원]



- 2001년 12월 : University of Southern California, 전자공학 (석사)
- 2005년 6월 : University of California, Irvine, 전자공학 (박사)
- 1997년 1월 ~ 2000년 6월: LG 정보통신, 연구원

- 2005년 7월 ~ 2005년 10월 : University of California, Irvine, Post Doctor
- 2005년 11월 ~ 2008년 4월 : 삼성종합기술원, 전문연구원
- 2008년 5월 ~ 현재 : 서울산업대학교, NID 융합기술대학원, 조교수

<관심분야>
안테나, RF, EMI/EMC, RF-MEMS, 센서