LED 구동회로를 위한 새로운 과열방지회로 설계

허윤석¹, 정진우², 박원경³, 송한정^{1*} ¹인제대학교 나노시스템 공학과 ²한국전기연구원, ³인제대학교 나노공학부

Design of a New Thermal shut Down Protection Circuit for LED Driver IC Applications

Yun-Seok Heo¹, Jin-Woo jung², Won-Kyoung Park³ and Han-Jung Song^{1*} ¹Derpartment of Nano Systems Eng., Inje University ²Korea Electrotechnology Research Institute ³Derpartment of Nano Eng., Inje University

요 약 본 논문에서는 1 μ m CMOS 공정을 사용하여 LED 구동회로용 과열방지회로를 제안하였다. 제안하는 과열 방지회로는 120 °C에서 동작하며 90 °C에서 차단되도록 설계하였으며, 공정 오차에 따른 과열방지회로의 특성 변화 가 많이 감소되었다. 세 가지 공정변화에 따른 특성 변화를 본 결과 제안하는 과열방지회로의 시뮬레이션 결과는 기 존의 BJT 전류미러 방식의 과열방지회로보다 공정에 따른 온도변화가 약 7 % 줄어드는 것을 확인하였다. 또한 가상 의 LED 구동회로에 연결하였을 때 과열로부터 LED 구동회로를 보호하는 것을 확인하였다.

Abstract In this paper, we designed a thermal shutdown block for LED applications using a 1 μ m CMOS process. The proposed thermal shutdown protection circuit has been designed with a shut-off temperature of 120 °C and a restart temperature of 90 °C which are suitable conditions for LED driver IC. Also, we got SPICE simulation results of the circuit about process variation of the semiconductor fabrication. From simulation data, process variation rate of the proposed circuit are within 7 % which are good results compared with conventional BJT current mirror type circuit. Finally, we confirmed that the thermal shutdown circuit has good thermal protection function within a LED driver IC.

Key Words : Thermal Shut-Down, Protection Circuit, LED Driver IC, CMOS, Process

1. 서론

최근 관심이 증대되고 있는 LED는 LCD 백라이트, 자 동차 라이트, 일반 조명, 휴대기기 디스플레이 등 다양한 분야에 적용이 되고 있다. 그리고 근래 세계 각국의 에너 지절감 및 친환경 정책에 따라 LED 조명의 비중이 급증 하고 있으며 대한민국 정부는 2020년까지 국가 전체 LED 조명 보급률을 60 %까지 끌어올린다는 'LED 2060' 정책을 수행하고 있다. 이것은 LED 조명이 기존의 조명 장치에 비하여 우수한 내진동성, 고 신뢰성, 저 전력 소 모, 소형화, 고 색상 효율을 가지며, 렌즈를 이용해 집속 광을 만들 수 있고 기존의 동급램프보다 열 발생이 적다 는 장점을 가지고 있다[1]. 또한 LED 조명은 전력 소비가 작아 에너지 절약, 장 수명에 의한 유지보수 비용 절감 등의 경제적 효과도 기대할 수 있다[2].

본 논문은 IDEC(IC Design Education Center)의 CAD 프로그램 지원 및 2011년도 정부(교육과학기술부)의 재원으로 한국연구 재단의 기초연구사업 지원을 받아 수행 된 것임.(2011-0011698) *교신저자 : 송한정(hjsong@inje.ac.kr) 접수일 11년 08월 25일 수정일 (1차 11년 10월 06일, 2차 11년 11월 28일, 3차 11년 12월 12일) 게재확정일 11년 12월 13일



- [그림 1] LED 구동회로를 탑재한 상용 LED 조명기구 [서 울반도체 제품]
- [Fig. 1] Commercial LED light bulb with LED driver IC [Product of Seoul Semiconductor]

이러한 LED의 밝기는 LED에 흐르는 전류에 직접적 인 영향을 받으며 주변 온도변화에 따라 LED의 동특성 (V-I curve)이 크게 변화하는 특성이 있어 온도증가에 의 해 LED 구동회로의 전력 손실이 증가하게 된다. 전력손 실의 결과로 온도가 증가하게 되고 온도의 증가로 인해 구동회로의 동작에 방해를 받게 된다[3]. 따라서 회로의 전력낭비를 줄이고 과열에 대해 LED 구동회로를 보호하 는 과열방지회로(TSD : Themal shutdown)의 중요성이 크 게 부각되고 있다. 종래 BJT 전류미러 방식 등 몇 가지 과열방지회로가 발표된바 있으나 공정변화에 따른 심각 한 특성변화의 문제점이 있어왔다. 본 논문에서는 공정 변화에 따른 과열방지회로 SPICE 모의실험을 하였으며, 이전의 과열방지회로와 비교하여 공정오차에 따른 과열 방지회로의 온도 특성 변화 감소를 확인 하였다.

새로운 히스테리시스 방식의 과열방지회로 설계

과열방지회로는 온도조건 이상에 대한 응답으로 온도 에 따른 전력손실을 줄일 수 있다[4]. 뿐만 아니라 LED 구동회로에서 전력손실로 발생한 높은 열로부터 회로를 보호하는 역할을 한다. 그림 2는 과열방지회로가 응용된 LED 구동회로의 블록도이다.



[그림 2] LED 구동회로의 블록도



기본구조는 LED 조명을 구동하기 위한 DC-DC 변환 기 이며 LED 구동회로의 제어부에 과열방지회로가 연결 되어있다. 과열방지회로는 온도변화에 반응하게 되어 컨 트롤 블록에 있는 RS 플리플롭에 리셋 값을 넣어 회로구 동을 차단시킨다. 그림 3은 과열방지회로의 구동원리를 나타내고 있다. LED 조명이 켜지면 LED 구동회로 주변 온도가 상승하게 되고 장시간 사용할 경우 LED 조명에 서 방출된 열로 인해 회로에 결함이 발생 할 수 있다. 과 열방지회로는 회로의 결함이 발생하는 회로구동최대온도 이전에 회로구동을 차단하여 회로를 보호하며 적정온도 이하가 되면 다시 회로가 구동될 수 있도록 한다.



[그림 3] 과열방지회로 구동원리도

[Fig. 3] Temperature dependance of a TSD circuit

그림 4는 전류미러 방식의 과열방지회로의 회로도이 다[5]. CMOS 인버터, BJT 전류미러, MOS, 저항으로 구 성되어있다. q2와 q3는 전류미러로 같은 전류가 흐른다. 온도가 상승 하게 되면 q3의 VBE가 줄어들어 식 (1)에서 와 같이 IREF가 커진다[6].

$$I_{REF} = \frac{V_{REF} - 2(V_{BE} + \frac{\partial V_{REF}}{\partial T}(T_1 - T_2))}{(R_1 + R_2)(1 + \frac{\partial R}{\partial T}(T_1 + T_0))}$$
(1)

증가된 IREF에 의해 그림 4의 A노드에 낮은 전압이 걸려 과열방지회로가 동작한다.



[그림 4] BJT 전류미러 방식의 과열방지회로 [Fig. 4] BJT Current mirror type TSD circuit

그림 5는 제안하는 과열방지회로의 회로도이다. CMOS 인버터, MOS, 저항, 단일 BJT로 구성되어 있다. 온도가 증가함에 상승된 q1의 컬렉트 전류 에 의해 VR2의 전압 이 상승하여 B노드의 전압이 감소하게 된다. 감소된 B노 드의 전압은 Mn1의 게이트 전압에 영향을 주어 Mn1의 흐르는 전류가 감소한다. 전류의 감소로 인해 VR1의 전 압이 줄어들어 R1과 R3사이의 전압은 상승하여 q1을 동 작하게 한다. 제안하는 과열방지회로는 참고문헌[5]의 회 로에 비해 BJT를 줄임으로 공정 변화에 유리하도록 설계 하였다.



[그림 5] 제안하는 과열방지회로 [Fig. 5] Proposed TSD Circuit

Typ : Typical, SS : Slow 이며 세 가지 공정 변화에 따른 온도 특성 변화를 보았다.

그림 7은 1 µm CMOS 공정을 사용하여 BJT 전류미러 방식의 과열방지회로 SPICE 시뮬레이션 결과이며 (a)에 서 온도가 상승할 때의 과열방지회로 SPICE 시뮬레이션 결과이다. ff 공정에서는 114 ℃, Typ 공정은 120.5 ℃, ss 공정에서는 134 ℃에서 동작하여 약 16 %의 오차가 생겼다. 식 (2)에서 공정 오차(Process Variation)를 구하 는 식을 나타내었다.

$$PV = \frac{Tem(ss) - Tem(ff)}{Tem(Typ)} \times 100\%$$
(2)



(a) 온도가 상승할 때(a) Rising temperature



공정 변화에 따른 과열방지회로의 SPICE 시뮬레이션 결과

본 논문에서의 SPICE 시뮬레이션은 XFAB 1µm High Voltage CMOS 공정을 사용하였다.

	Parameter	BJT(NPN)				
	1 al allievel	FF	Тур	SS	Unit	
	Base-emitter voltage	600	630	660	mV	
	Maximum forward current gain	350	900	1450	-	

Parameter	NMOS			PMOS				
	FF	Тур	SS	Unit	FF	Тур	SS	Unit
Threshold voltage short channel	0.60	0.80	1.00	v	0.75	0.95	1.15	v
Effective channel length	1.10	1.35	1.60	um	1.2	1.6	2.0	um
Saturation current	110	150	190	uA/ um	45	65	85	uA/ um

[[]그림 6] 공정변화에 따른 주요 SPICE 파라미터 [Fig. 6] Key parameters according to process variation

그림 6에서는 공정 변화에 따른 BJT, NMOS, PMOS 의 공정 파라미터 값 들을 보여준다. 각 공정은 FF : fast,

(b) 온도가 하강할 때(b) falling temperature

- [그림 7] BJT 전류미러 방식 과열방지회로의 공정변화에 따른 SPICE 시뮬레이션 결과
- [Fig. 7] Simulation results of BJT Current mirror type TSD circuit according to process variation

(b)는 과열방지회로에 의해 LED 구동회로가 차단되어 온도가 하강할 때의 시뮬레이션 결과이다. ff 공정에서는
91 °C에서 Typ 공정은 93 °C, ss 공정에서는 100 °C에서 과열방지회로의 구동이 차단되어 11 %의 오차가 생겼다. 그림 8은 1 µm CMOS 공정을 사용하여 제안하는 과 열방지회로의 SPICE 시뮬레이션 결과이다. (a)에서 온도 가 상승할 때 세 가지 공정에 대한 과열방지회로의 시뮬 레이션 결과를 보여주며 ff 공정에서는 112 °C, Typ 공정 에서는 118 °C, ss 공정에서는 119 °C에서 과열방지회로 가 구동하여 6 %의 오차를 나타내었다.







(b) 온도가 하강할 때

(b) falling temperature

[그림 8] 히스테리시스 방식의 새로운 과열방지회로의 공 정변화에 따른 SPICE 시뮬레이션 결과

[Fig. 8] Simulation results of a N\new hysteresis type TSD circuit accoding to process variation

(b)는 온도가 하강할 때의 제안한 과열방지회로의 SPICE 시뮬레이션 결과이다. ff 공정에서는 89 ℃, Typ 공정은 91.5 ℃, ss 공정에서는 94.5 ℃에서 구동이 차단 되어 6.5 %의 오차를 보였다.

제안하는 과열방지회로의 공정 변화에 따른 온도특성 변화는 BJT 전류미러 방식의 과열방지회로의 특성 변화 보다 세 가지 공정에 따른 온도특성 변화 오차범위가 줄 어드는 것을 확인하였다. 제안하는 과열방지회로가 과열 에 대해 LED 구동회로를 보호하는지 확인하기위해 LED 구동회로 제어부에 제안하는 과열방지회로를 연결하여 SPICE 시뮬레이션 실험을 하였다.

그림 9는 LED 구동회로의 제어부에 과열방지회로가 응용된 블록도 이다.



[그림 9] LED 구동회로의 제어부 블록도

[Fig. 9] Part of control block including TSD circuit

제어부에서는 LED를 동작하기 위한 펄스를 넣어주는 기능을 하며 RS 플리플롭에 과열방지회로가 연결되어 있 다. LED에 의해 과열이 발생하고 과열방지회로가 동작 하여 R신호에 높은 전압을 넣어 제어부에서 나가는 신호 를 리셋신호로 만들어 회로의 동작을 차단시켜준다. 차단 된 회로는 더 이상 열이 발생하지 않아 LED 구동회로를 과열로부터 보호할 수 있다. 그림 10은 제안하는 과열방 지회로의 동작 시뮬레이션 결과이다.



[그림 10] 제안하는 과열방지회로의 시뮬레이션 결과 [Fig. 10] Simulation results of the proposed TSD circuit

모의실험은 RS 플리플롭의 S에 일정한 신호를 주어서 Q값의 신호가 LED를 구동하게 하고 온도를 증가시켜서 과열방지회로의 동작을 확인하였다. 제안하는 과열방지 회로는 118 °C에서 동작하여 R에 들어가는 신호에 높은 전압을 넣어서 Q값을 리셋 시켜 회로 구동을 차단하게 된다.

차단된 회로는 LED 구동을 멈추게 되어 내부의 온도 가 하강하게 되면 다시 92 °C에서 과열방지회로의 전압 이 떨어지게 되어 R값에 낮은 전압이 들어가게 되어 다 시 LED를 구동하게 된다.



[그림 11] 제안하는 과열방지회로의 레이아웃 [Fig. 11] Layout of the Proposed TSD circuit

표 1에 참고문헌[5]의 과열방지회로와 제안된 과열방 지회로의 공정변화에 따른 온도특성변화를 비교해 놓았 다.

[표 1] 공정변화에 따른 온도 특성변화 비교 [Table 1] Simulated results of the proposed circuit according to process variation

		공정변화				
시뮬레이션회로	특성변화	ff (°C)	typ (°C)	ss (°C)	비고	
참고문헌[5] 과열 방지회로	상승온도	114	120.5	134	16%	
	하강온도	91	93	100	11%	
제안된	상승온도	112	118	119	6%	
과열 방지회로	하강온도	89	91.5	94	6.5%	

4. 결론

본 논문에서 제안하는 과열방지 회로는 1 µm CMOS 공정 SPICE 모의실험을 실시하였다. 세 가지 공정의 변 화에 따른 특성변화를 본 결과 제안한 과열방지회로의 공정에 따른 특성 변화 시뮬레이션 결과는 ff 공정에서 24 °C, typ 공정에서 26 °C, ss 공정에서 25 °C의 온도차 를 보였다. 기존에 발표된 BJT 전류미러 방식의 과열방 지회로 에 비교하여 공정 오차에 따른 과열방지회로의 특성변화가 약 7 % 감소되었다. 또한 가상의 LED 구동 회로 제어부에 연결하여 모의실험 한 결과 과열로부터 회로 동작을 차단시켜 안정적인 보호 기능을 수행 할 수 있을 것으로 사료된다.

References

- C.-C. Chen, C.-Y. Tu, and T.-T. Wu, "LED Back-Light Driving System for LCD Panels", IEEE APEC 2006, PP. 381-385, March 2006
- [2] Y. Hu, and M.M.Jovanovic, "LED Driver With Self-Adaptive Drive Voltage", IEEE Trans, ON POWER ELECTRONICS, Vol. 23, No. 6, pp. 3116-3125, November 2008
- [3] "philips Lumileds LED technology breakthrough fundamen-tally solves efficency losses at high drive currents", Press Information, Philips Lumileds Lighting company, 13 February 2007
- [4] Shi Wei-tao, Jiang Guo-ping, "Design of a High Stability Low Power Consumption CMOS Thermal-

Shutdown Circuit", Chinese Journal of Electron Devices, Vol. 29, PP. 330-334, June 2006

- [5] Zhang Bin, Feng Quan-yuan, "A Novel Thermal -Sutdown Protection Circuit", IEEE ASID 2009, PP. 535-538, June 2009
- [6] Li Yanming, Lai Xinquan,and Jia Xinzhang, "A Novel Temperature Stable CMOS Current Reference", ICSICT '06. 8th International Conference on Solid-State and Intergrated Circuit Technology, Shanghai, Vol 10, pp. 1772-1775, October 2006.

허윤석(Yun-Seok Heo)



- 2011년 2월 : 인제대학교 나노공
- 학부 (공학사) • 2011년 3월 ~ 현재 : 인제대학 교 나노시스템공학과 재학 중

<관심분야> 반도체, 회로설계

박 원 경(Won-Kyoung Park)

[정회원]

[정회원]



2007년 3월 ~ 현재 : 인제대학
 교 나노공학부 (학부과정)

<관심분야> 전자공학, 회로설계 정 진 우(Jin-Woo Jung)

[정회원]



- 2009년 2월 : 인제대학교 나노 공학부 (공학사)
- 2011년 2월 : 인제대학교 나노 시스템공학과 (공학석사)
- 2011년 3월 ~ 현재 : 한국전기 연구원 위촉연구원

<관심분야> 반도체 회로설계, 소자

송 한 정(Han-Jung Song)

[정회원]



- 1986년 2월 : 한양대학교 전자공 학과 (공학사)
- 1988년 2월 : 한양대학교 전자공 학과 (공학석사)
- 2000년 2월 : 한양대학교 전자공 학과 (공학박사)
- 2004년 3월 ~ 현재 : 인제대학 교 나노공학부 부교수

<관심분야> 반도체 소자 신뢰성 및 회로설계