Journal of the Korea Academia-Industrial cooperation Society
Vol. 12, No. 5 pp. 2038-2047, 2011

DOI: 10.5762/KAIS.2011.12.5.2038

TFT-LCD 제조 공정의 Slim MES를 위한 생산계획 프레임워크

서정대[1*]
[1]경원대학교 산업정보시스템공학과

A Production Planning Framework for Slim MES in TFT-LCD Lines

Jungdae Suh[1*]
[1]**Department of Industrial Engineering, Kyungwon University**

요 약 본 논문에서는 TFT-LCD(Thin Film Transistor-Liquid Crystal Display) 제조 공정 중 Module 공정의 Slim MES(Manufacturing Execution System)를 위한 생산계획 프레임워크(framework)개발에 관해 연구한다. TFT-LCD 제조 공정 중 Module 공정의 라인 구성 및 기능은 각 제조 현장마다 차이가 있다. 본 논문은 이러한 차이를 반영하는 제조현장 맞춤형 MES를 위한 생산계획 프레임워크를 제시한다. 먼저 TFT-LCD Module 공정의 분석을 통해 생산계획 프로세스를 파악한다. 그런 다음 현장 상황 제약조건을 반영한 수리적 모델링을 제시하고 이에 대한 최적 스케줄의 도출을 사례를 통해 제시한다. 또한 현장 상황을 반영한 디스패칭(dispatching) 룰에 의한 스케줄 생성 과정을 제시하고 성능실험 결과를 제시한다. 마지막으로 Slim MES를 위한 생산계획 프레임워크 설계 과정을 제시한다.

Abstract This paper presents a framework for production planning for a Slim MES(Manufacturing Execution System) of module operations in TFT-LCD(Thin Film Transistor-Liquid Crystal Display) production lines. There are differences in the line configurations and functions among the module operations in the TFT-LCD production systems. This paper presents the framework for the customized MES reflecting these differences. First, a production process is figured out through the analysis of the TFT-LCD module operations. Next, a mathematical modeling is presented reflecting the constraints of shop floors and an optimal schedule is presented through a case example. And a scheduling process using the dispatching rules reflecting the status of shop floors is presented and the performances are measured and compared. Finally, a design process for the Slim MES framework is presented.

Key Words : TFT-LCD, MES, Production Planning, Framework

1. 서론

TFT-LCD 산업은 지난 수년간 반도체, 자동차, 휴대폰과 더불어 한국 산업과 경제 성장에 핵심적인 역할을 담당하며 한국 경제의 주요 성장축으로 발전해 왔다. TFT-LCD 산업은 반도체 산업과 유사하게 대규모 설비투자가 필요한 장치산업으로서 라인의 효율적 운영은 제조 경쟁력에 크게 기여한다. 최근에는 TFT- LCD 제조 공정 기술이 점차로 성숙되고 보편화되고 있는데, 이에 따라 제품의 수율과 함께 제조 생산성은 그 경쟁력의 중요한 부분을 차지하고 있다.

TFT-LCD 제조 공정은 여러 세부공정으로 구성되어 있으며 공정 내에서 처리되는 디바이스가 다양하고 작업 현장마다 공정의 구성형태가 달라 효율적인 물류운영을 위해서는 현장에 적합한 맞춤형 운영 방안이 마련되어야 한다.

MES는 생산현장의 효율적인 통제를 위하여 생산계획을 비롯하여 다양한 기능을 갖추어야 한다. 이에 따라 MES는 자원할당 및 상태관리, 공정 및 세부일정관리, 생산단위 분배, 생산현장의 실시간 모니터링, 품질정보

이 논문은 2010년 정부(교육과학기술부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(No. 2010-0016266)
*교신저자 : 서정대(jdsuh@kyungwon.ac.kr)
접수일 11년 04월 07일 수정일 (1차 11년 05월 02일, 2차 11년 05월 11일) 게재확정일 11년 05월 12일

Tracking, 물류 및 작업내역 추적관리 등의 기능을 지원하고 있다. ERP 시스템이 Middle-Up-Down 방식으로 계획에 의한 생산과 이에 필요한 자재수급으로 기업 활동을 파악한데 반하여, MES 시스템은 Bottom-Up 방식으로 생산에 필요한 스케줄링과 이를 위한 자재수급으로 파악하는 방식이다.

본 논문에서는 TFT-LCD 제조 공정 중 Module 공정의 Slim MES를 위한 생산계획 프레임워크 개발에 관해 연구한다. 이 과정에서 전형적인 MES가 가지는 모든 기능보다는 Module 공정 현장에서 필요로 하는 생산계획 부문의 지원을 주요 대상으로 하는 측면에서 Slim MES라는 용어를 사용한다. TFT-LCD 제조 공정 중 Module 공정의 라인 구성 및 기능은 각 제조 현장마다 차이가 있다. 본 논문은 이러한 차이를 반영하는 제조현장 맞춤형 MES를 위한 생산계획 프레임워크를 제시한다. 이를 위해 먼저 TFT-LCD Module 공정의 분석을 통해 생산계획 프로세스를 파악한다. 그런 다음 현장 상황 제약조건을 반영한 수리적 모델링을 제시하고 이에 대한 최적해의 도출을 사례를 통해 제시한다. 또한 현장 응용을 위해 디스패칭 룰에 기반한 스케줄을 도출하고 그에 따른 성능척도 값을 구하여 비교해 본다. 마지막으로 Slim MES를 위한 생산계획 프레임워크 설계 과정을 제시한다. Module 공정은 대기업에서 주로 수행하는 전 공정들과 달리 중소기업에서 많이 참여하고 있는 후 공정에 속한다. 따라서 본 논문에서 개발하는 프레임워크를 활용하여 중소기업에 적합한 Slim MES를 개발하는 것은 의미 있는 일이라 할 수 있다.

본 논문은 제1절 서론에 이어 제2절은 공정 및 연구현황 등의 연구배경, 제3절은 공정분석과 모델링, 적용 사례, 스케줄 생성 및 결과 등의 생산계획 프레임워크와 관련된 내용을 제시하고 마지막 제4절은 요약 및 결론을 제시한다.

2. 연구 배경

2.1 공정 현황

TFT-LCD는 크게 TFT(Thin Film Transistor)가 형성되어 있는 아래 유리기판, CF(Color Filter)가 형성되어 있는 윗 유리기판, 그리고 그 사이에 주입된 액정(Liquid Crystal)으로 구성되어 있다. TFT는 전기적 신호를 전달, 제어하는 역할을 하며, 액정은 인가된 전압에 따라 분자구조를 달리하여 빛의 투과를 제어한다. 그렇게 제어된 빛은 Color Filter를 통과하면서 원하는 색과 영상으로 나타나게 된다.

TFT-LCD 제조 공정은 유기기판에 기본적인 전극을 형성하는 TFT-Array 공정, 유리기판에 적, 녹, 청색을 입히는 CF 공정, TFT 기판과 CF 기판을 붙이고 그사이에 액정을 주입하는 Cell 공정, 마지막으로 TFT-LCD 패널에 구동 모듈을 부착하는 Module 공정으로 구성되어 있다.

TFT-Array 공정은 각 셀의 전극을 만들어 주는 가장 기본이 되면서도 핵심적인 공정으로서 게이트 전극 생성, 절연막 및 반도체막 생성, 데이터 전극 생성, 보호막 생성, 화소 전극 생성의 5 레이어(layer)를 거치게 된다. 각 레이어는 증착, 세정, 포토, 식각, 그리고 박리 등의 공통적인 세부공정으로 이루어진다.

CF 공정은 TFT-LCD 패널 상판에 위치하며 빛을 받아 RGB 색을 구현하는 유리기판을 제조하는 과정이다. CF 공정은 TFT-Array 공정과 유사한 공정이 필요하며 글라스 위에 블랙 매트릭스 패턴을 형성하는 BM(Black Matrix) 공정, red, green, blue의 3가지 셀을 위한 화소별 공정, ITO(Indum Tin Oxide)를 패턴을 통해 생성하는 ITO 공정으로 구성되어 있다.

Cell(액정) 공정은 TFT 하판과 CF가 형성된 상판에 배향막을 인쇄하고 러빙(Rubbing)한 후 Spacer를 산포하고 Seal 인쇄를 하여 합착한다. 합착 후에 모듈로 절단한 후 모세관 현상을 이용하여 액정을 내부에 주입함으로써 마무리된다.

Module 공정은 완제품 패널을 만드는 마지막 공정으로서 선행 공정인 TFT/CF 공정과 Cell 공정을 거쳐 완성된 패널의 모듈에 편광판을 부착하고 Drive-IC를 실장한 후 PCB(Printed Circuit Board)를 부착하고 최종적으로 BLU(Back Light Unit)를 조립함으로써 모듈을 완성한다.

Module 공정의 전체 라인은 CP(Cullet, Clean and Polarizer), OLB(OnChip Lead Bonding), 그리고 Assemble 세부공정들로 구성되어 있다. CP 세부공정은 TFT 패널과 CF 패널에 편광판(POL; Polarizer)을 부착하는 공정으로 Cullet & Cleaner, POL Attacher, A/C(Auto Clave), G/T(Gross Test) 등의 장비로 구성되어 있다. OLB 세부공정은 PCB 회로를 연결하기 위한 TAB(Tape Automated Bonding) 부착과 TAB에의 PCB 연결(bonding) 공정으로 ACF(Anisotropic Conductive Film), TAB, PCB, M/T(Module Test) 등의 장비로 구성되어 있다. Assemble 세부공정은 BLU (Back Light Unit)와 T/C(Top Chassis)를 부착하는 공정이다.

2.2 연구 현황

본 논문은 TFT-LCD 모듈 제조공정을 위한 효율적인

생산계획의 수립과 관련된 것으로 이에 대한 기존의 연구현황을 살펴본다.

TFT-LCD 제조 공정은 시스템이 가지고 있는 다양한 특성들로 인하여 그 운영과 통제에 많은 어려움이 존재한다. 특히 TFT-Array 공정의 재진입 흐름 특성은 반도체 및 TFT-LCD 라인의 대표적인 고유 특성으로서 라인 설계 및 스케줄링 등을 어렵게 하는 요인이 된다. 이와 관련되어 Shen and Leachman[12], Pai *et al*.[11] 등은 WIP 밸런싱을 비롯한 현장의 상황을 비교적 자세히 고려한 플래닝을 강조하였다. 80년대부터 90년대까지의 연구는 주로 로트 투입, 병목공정 스케줄링, 뱃칭, 그리고 납기 스케줄링 등 주로 단위 기능에 초점이 맞추어져 있었다. 90년대 중반 이후에 Uzsoy *et al*.[15] 등에 의해 fab 생산관리의 어려움과 특징들이 보다 자세히 진단되기 시작하면서 이러한 단위 기능들을 통합해서 다루는 연구가 보편화 되었다.

로트 투입 방법은 주로 공기와 생산량을 이용하여 병목공정의 기아현상을 최소화하는데 초점이 맞추어져 왔다(Lou and Kager[9]). 이들은 전체 라인의 WIP을 결정하고 목표공기를 결정한다는 의미에서 신규로트 투입의 중요성을 강조하였다.

병목공정 스케줄링을 위해서 많은 연구들이 수리적인 방법과 휴리스틱을 이용한 방법으로 진행되었는데, 주로 마스크 사용, 준비 교체 시간등 공정의 미세한 모델링에 대해 연구되었다(Lu *et al*.[10], Akcali and Uzsoy[2]). 이들은 라인 전체의 성능을 병목 장비가 결정한다는 사실을 지적하고 병목 장비의 스케줄링에 대해 연구하였다.

단위 기능들이 통합된 통합 스케줄링을 연구 대상으로 많은 연구들이 WIP 밸런싱과 병목 공정 할당이라는 계층적 방법을 이용하고 있다. TB (Two Boundary) 방법은 WIP 밸런싱을 위한 방법으로 Shen and Leachman[12], Pai *et al*.[11] 등을 비롯해서 많은 연구에서 사용되었다. 최근에 Chung and Jang[4]은 휴리스틱 기법의 WIP 밸런싱 방법에 장비 할당을 위해 혼합 정수 계획법 모델을 활용한 통합된 스케줄링 방법을 제안하였다. 최병규[1]는 기존 생산운영 시스템의 개념 및 문제점을 지적하고 시뮬레이션 기반 생산운영 시스템의 모델과 방법론을 제시했다.

디스패칭과 관련하여 시스템의 상태정보를 이용하는 연구로 Jang *et al*.[7]은 look-ahead 개념을 LCD 공정에서의 부품 경로를 구하기 위하여 적용하여 그 적용 결과를 보였으며 여러 대의 기계들로 구성된 단일 스테이션, 단일 스테이지 생산 시스템에 대하여 3-step look-ahead 룰을 사용하여 그 적용 효과를 제시했다. 또한 Chand *et al*.[3]는 미래의 부품 도착을 고려하여 하나의 설비에서 전체 부품의 완료 시간을 최소화 하는 rolling horizon procedures를 제안하였으며 Suh *et al*.[13]는 stochastic travel time 모형을 적용한 look-ahead routing 룰을 사용하여 양방향 loop 시스템에서 물류운영에 필요한 기법을 제시했다.

Trappey *et al*.[14]는 job 디스패칭을 위하여 rule-based inference와 reasoning 접근법을 적용한한 지식 시스템을 개발하고 TFT-LCD 패널 재작업 라인에 적용한 사례 연구를 제시했다. Koo *et al*.[8]는 Theory of Constraint 원칙에 의하여 LCD공정에서 병목을 중심으로 look-ahead 디스패칭 룰을 개발하였다. 또한 개개의 룰 대신에 다수의 디스패칭 룰들을 결합하여 하나의 결합된 룰로 만들고자 하는 시도가 Dabbas and Fowler[5] 등에 의해 수행 되었으며 개별 룰의 비중을 최적으로 할당하기 위하여 실험계획 방법 및 열망 함수 방법을 사용했다.

이 외에도 사이클 타임과 관련해서 Fowler et al.(2002)는 fab의 뱃칭 공정에서 평균 사이클 타임을 최소화하는 뱃치 크기를 결정하기 위해 안정상태 근사 공식을 제시하고 시뮬레이션 결과와 비교했다.

3. 생산계획 프레임워크

3.1 공정 분석

Module 공정의 선행공정인 Cell 공정에서 완료된 제품은 창고에 저장된다. Module 공정은 필요한 수량만큼 제품을 창고로부터 불출하여 세부공정으로 투입한다.

Cell 공정에서 절단된 각 셀은 최종 제품의 사이즈와 필요 부품의 종류에 따라 여러 가지 디바이스(device)와 모델로 분류된다. 디바이스는 사이즈에 의해 구분되는 기본 형태이며 모델은 동일 디바이스 내에서 사용되는 부품의 종류에 따라 구분되며 모델 유형에 따라 사용되는 부품이 달라진다. 이에 따라 각 모델의 작업시간도 서로 동일하지 않다.

Module 공정에 투입된 모든 제품은 CP, OLB, Assemble, Aging/Packing의 모든 세부공정을 거친다. 각 세부공정에는 제품의 사이즈 군별로 라인이 배치되어 있으며 제품 사이즈별로 생산 용량을 고려하여 라인의 수가 결정된다. 각 제품은 사이즈에 따라 해당 라인을 선택해야 한다. 이 때 사이즈 군별로 복수개의 라인이 존재하며 택트 타임은 사이즈별로 라인 구성장비의 성능에 따라 서로 달라진다. 또한 동일 라인에서 사이즈 등 디바이스의 변경이 발생될 때 셋업(setup)이 발생하며 셋업 타임은 약 30분~1시간 정도이다.

CP, OLB, Assemble 세부공정의 리드 타임은 4.5분 내외이며 Aging 공정은 1시간~1시간 30분 정도이다. 리드 타임은 현장에서 각 세부공정별로 서로 일치시키려고 노력한 결과이며, 공정, 설비, 디바이스 별로 차이가 발생한다. 택트 타임은 제품 사이즈를 고려한 설비의 처리 성능에 따라 결정되며 사이즈별 그리고 공정의 장비별로 달라진다. 전체 택트 타임은 5초~40초 소요된다.

생산계획을 위해 필요한 수요량(PO; Production Order)이 디바이스 별로 3개월, 1개월, 1주일 단위로 상위의 ERP로부터 주어진다. 이에 따라 주일정 계획(Master Schedule, 패널 수급 계획)은 3개월, 1개월, 1주일, 3일 단위로 수립된다. 주일정 계획에 따른 BOM(Bill Of Material) 자재 수급 계획 역시 3개월, 1개월, 1주일, 3일 단위로 수립된다.

매일의 생산지시(WO; Work Order)를 위한 스케줄링은 시프트(shift) 단위로 계획된다. 매일의 시프트는 3시프트(시프트1: 06:00~14:00, 시프트2: 14:00~22:00, 시프트3: 22:00~06:00)로 구성된다. 생산 계획은 Assemble 공정 뒤의 산출 수량에 맞춘 현재 부품(자재)의 재고량이 가능할 때 실행 계획으로 들어갈 수 있다.

3.2 모델링

상위의 ERP로부터 주어진 수요량을 각 라인에 할당하는 세부공정 내부의 생산계획 문제는 순서의존 셋업 타임이 존재하는 스케줄링 문제로서 제품 생산에 따른 가공 시간과 셋업 타임을 합한 량을 각 라인에 할당하는 생산계획 문제로 표현될 수 있다. 실시간 스케줄링을 위하여 스케줄링 시점에 설비들은 생산을 완료했거나 또는 진행 중일 수 있음을 가정한다. 또한 제품 생산과정에서 split은 없다고 가정한다(Non-preemption).

결정변수는 다음의 두가지 변수로 둔다.

x_{ijk} : 라인 i에서 제품 j의 생산 순서 k에서의 생산(계획)량

y_{ipq} : 라인 i에서 제품 p, q의 생산순서를 나타내는 이진변수

= 1, if 제품 p와 q가 인접된 생산 순서이며 p와 q의 순서로 생산이 진행되는 경우

= 0, otherwise

여기서 i는 라인, j는 제품, k는 생산순서를 나타낸다. 각 라인의 생산순서의 최대 갯수는 각 라인에서 생산 가능한 제품수로 정의된다.

목적함수는 전체 제품이 얼마나 빠른 시간 내에 완료되는지를 나타내는 척도로서 각 라인에서 각 제품의 플로우타임 합의 최소화로 설정한다.

minimize

$$\left(\sum_i\sum_j\sum_k PT_{ij}x_{ijk} + \sum_i\sum_p\sum_q ST_{ipq}y_{ipq}\right)$$

목적함수 식에서 PT_{ij}는 라인 i의 제품 j의 가공시간, ST_{ipq}는 라인 i의 제품 p, q 생산순서에 따른 셋업 타임을 나타낸다.

제약조건으로는 다음과 같은 것들을 설정한다.

① 제품의 수요량 제약

각 제품의 가공이 가능한 라인에 할당된 생산계획량은 각 제품의 수요량을 커버해야 한다. 여기서 D_j는 제품 j의 계획 시야(planning horizon) H 기간 동안의 수요량은 나타내며 L_j는 제품 j의 가공이 가능한 라인 집합을 나타낸다.

$$\sum_{i\in L_j}\sum_k x_{ijk} \geq D_j \text{ , for all } j$$

② 라인의 생산 용량 제약

각 라인의 가능 생산량은 제품의 리드 타임과 택트 타임을 근거로 산정된다. 각 라인의 생산가능 시간으로 표현되는 용량 R_i는 $H(1-A)$가 된다. 이때 A는 여유율(Allowance Rate)이다.

셋업 타임을 고려할 때 라인의 생산 용량 제약은 각 라인에서 각 제품의 가공 시간과 셋업 타임의 합은 각 라인의 생산가능 시간을 초과하지 않도록 한다. 여기서 J_i는 라인 i에서 가공 가능한 제품 집합을 나타낸다.

$$\sum_{j\in J_i}\sum_k (TT_{ij}x_{ijk} + LT_{ij} + TT_{ij}) + \sum_{p\in J_i}\sum_{q\in J_i} ST_{ipq}y_{ipq} \leq R_i, \text{ for all } i$$

③ 인접 생산순서 제약

서로 다른 p, q가 있어 p와 q가 인접 생산순서일 경우 $y_{ipq}=1$ 이 된다. 이 조건은 빅M을 도입하여 아래와 같이 비선형 제약식으로 표현할 수 있다.

$x_{ipk}x_{iq(k+1)} \leq M_i y_{ipq}$, for all i, p, q, M_i는 large positive numbers

직전 시프트에서 진행되었던 제품 유형에 따라 첫 번째 생산순서(k=1)에 할당되는 제품의 셋업 타임이 결정된다. 동일한 제품이 계속 생산되면 셋업 타임이 없고, 다

른 유형의 제품 생산이 시작되면 셋업 타임이 추가된다. 이 조건은 빅M을 도입하여 아래와 같이 비선형 제약식으로 표현할 수 있다. 여기서 P_{ip}는 라인 i의 이전 생산 제품 표시하는 이진상수(라인 i의 직전 생산제품이 p이면 $PJ_{ip}=1$)이다.

$P_{ip}x_{iqk} \le M_i y_{ipq}$, for all i, p, q, M_i는 large positive numbers

④ 라인의 생산변경 횟수 제약

제품 생산과정에서 split이 없다고 가정하면 (non-preemptive) 각 라인의 생산변경 횟수 상한은 각 라인에서 가공 가능한 제품수가 된다.

$$\sum_{p\in J_i}\sum_{q\in J_i} y_{ipq} \le |J_i| \text{ , for all } i$$

$$\sum_{p\in J_i} y_{ipq} \le 1, \text{ for all } i,\ q \text{ : Non Preemptive (No Split)}$$

$$\sum_{q\in J_i} y_{ipq} \le 2, \text{ for all } i,\ p \text{ : 직전 생산제품 고려}$$

간단한 예를 나타내면 그림 1과 같다. 직전 생산제품 인덱스가 1일 경우 k=1에서 $y_{i11}=1$도 가능하다. 다만 이때는 $ST_{i11}=0$이므로 목적함수 값의 증가는 없다.

3.3 적용 사례

본 절에서는 TFT-LCD Module을 제조하는 P공장을 대상으로 생산계획 수립 적용 사례를 보인다. P공장은 다음과 같은 조건을 가지고 있다.

- 디바이스 인치에 따라 20", 30", 40"의 3가지의 제품군이 있다.
- 각 제품군에는 3, 2, 2가지의 모델 종류가 있으며 모두 CP, OLB, Assemble, Aging 공정을 거친다.
- 총 7개의 라인으로 구성되어 있으며 각 라인에서 생산 가능한 제품의 타입이 주어져 있다.
- 계획 시야는 일주일이며 P 공장의 근무는 하루 24시간 전부 사용된다.
- 택트 타임은 공정단위로 체크되며 같은 공정 내 설비 간 이동소요시간은 공정별 택트 타임에 포함된다.
- 각 공정을 지난 제품들은 개별적으로 다음 공정으로 이동되지만 Aging 공정에서 20인치는 3개, 30인치는 2개, 40인치는 1개 단위의 Lot으로 구성되어 설비에 들어간다.

P 공장의 일주일간의 주문에 따른 일일 생산계획표가 표 1에 주어져 있다. 각 주문은 1주일의 계획 시야 내에 만족시켜야 한다.

[표 1] P 공장의 일주일간 일일 생산계획표

Product Group	Model Name	1월 1일	1월 2일	1월 3일	1월 4일	1월 5일	1월 6일	1월 7일	총계
20"	M10001	100	100	100	100	100	100		600
	M10002	70	70	70	70	70	70		420
	M10003	110	110	110	110	110	110		660
								계	1680
30"	M20001	40	40	40	40	40	40		240
	M20002	60	60	60	60	60	60	5	365
								계	605
40"	M30001	35	35	35	35	35	35		210
	M30002	20	20	20	20	20	20		120
								계	330

P 공장은 전체적으로 7개의 라인으로 구성되며 각 라인은 가공 가능한 디바이스의 인치에 따라 Type A, Type B, Type C 3개의 라인 그룹으로 구분된다. Type A에는 Line01~Line03, Type B에는 Line04, Line05, Type C에는 Line06, Line07이 포함된다. 각 라인 그룹별 가공 가능한 제품 그룹이 표 2에 나타나 있으며 각 세부공정별 택트 타임은 표 3에 나타나 있다.

[표 2] 각 라인 그룹별 가공 가능한 제품 그룹

Product Group	Model Name	Possibility Line		
20"	M10001	Type A		
	M10002			
	M10003		Type B	
30"	M20001			
	M20002			
40"	M30001			Type C
	M30002			

직전 시프트	k=1	k=2	k=3	k=4
직전 생산제품 $x_{i10}>0$ 경우	$x_{i21}>0$	$x_{i12}>0$	$x_{i33}>0$	$x_{i14}, x_{i24}, x_{i34}$ 중 어느 것도 값을 가질 수 없음
	$y_{i12}=1$	$y_{i21}=1$	$y_{i13}=1$	$y_{i31}\ne 1, y_{i32}\ne 1, y_{i33}\ne 1$

[그림 1] 라인 생산변경 횟수 제약 예

[표 3] 각 라인별 각 세부공정별 택트 타임

LineName	Model Name	Line Type	Tact Time(m)				
			CP	OLB	ASSY	Aging	Total
Line01	M10001	Type A	9	13	10	30	62
	M10002		8	12	11	29	60
	M10003		9	13	12	28	62
Line02	M10001		10	14	9	29	62
	M10002		11	14	12	29	66
	M10003		10	13	11	30	64
Line03	M10001		11	15	12	30	68
	M10002		12	14	12	31	69
	M10003		12	15	11	30	68
Line04	M10003	Type B	14	18	11	30	73
	M20001		20	24	19	29	92
	M20002		22	24	22	30	98
Line05	M10003		15	19	12	28	74
	M20001		21	25	23	30	99
	M20002		22	24	22	31	99
Line06	M30001	Type C	30	35	29	30	124
	M30002		31	34	30	29	124
Line07	M30001		32	33	33	31	129
	M30002		31	34	32	31	128

총근무 시간 24시간을 기준으로 택트 타임 정보를 사용하여 표 4와 같이 일일 생산 가능량을 계산한다. 단 Aging 공정은 Lot 구성 개수에 따라 구분해준다. 즉, 일일 생산가능량 = (총 근무시간*60(분)/각 공정별 택트 타임) * Lot 구성 개수 로 구할 수 있다.

[표 4] 라인별 일일 생산 가능량

라인이름	모델이름	라인타입	생산가능량(개)				
			CP	OLB	ASSY	Aging	Total
라인1	M10001	Type A	160	111	144	144	559
	M10002		180	120	131	149	580
	M10003		160	111	120	154	545
라인2	M10001		144	103	160	149	556
	M10002		131	103	120	149	503
	M10003		144	111	131	144	530
라인3	M10001		131	96	120	144	491
	M10002		120	103	120	139	482
	M10003		120	96	131	144	491
라인4	M10003	Type B	103	80	131	96	410
	M20001		72	60	76	99	307
	M20002		65	60	65	96	287
라인5	M10003		96	76	120	103	395
	M20001		69	58	63	96	285
	M20002		65	60	65	93	284
라인6	M30001	Type C	48	41	50	48	187
	M30002		46	42	48	50	186
라인7	M30001		45	44	44	46	179
	M30002		46	42	45	46	180

계획된 생산량을 만족시키기 위한 스케줄링 과정이 수행되며 생산량을 분배를 위한 탐색 방법은 뉴튼법을 사용한다. 이 과정에서 한 공정에서 작업이 끝나 다음 공정으로 넘어가는 제품의 개수는 전 공정의 개수보다 작을 수 없다. 탐색을 위한 세부 사항이 선택되어 최적의 생산 분배량을 구하기 위한 과정이 진행되면 표 5와 같은 결과를 구할 수 있다. 또한 생산계획량에 택트 타임을 곱하여 생산소요 시간을 구할 수 있다. 이를 통해 24시간 기준 일일근무량 초과 여부를 확인할 수 있다.

[표 5] 탐색 결과 최적생산계획량과 생산소요시간

라인이름	모델이름	라인타입	생산계획량(개)			
			CP	OLB	ASSY	Aging
라인1	M10001	Type A	(0)	(0)	(0)	0
	M10002		70	70	70	70
	M10003		46	46	46	46
계			116	116	116	116
라인2	M10001		100	100	100	100
	M10002		0	0	0	0
	M10003		3	3	3	3
계			103	103	103	103
라인3	M10001		(0)	0	(0)	(0)
	M10002		0	0	0	0
	M10003		61	61	61	61
계			61	61	61	61
라인4	M10003	Type B	0	0	0	0
	M20001		40	40	40	40
	M20002		20	20	20	20
계			60	60	60	60
라인5	M10003		0	0	0	(0)
	M20001		(0)	(0)	0	0
	M20002		40	40	40	40
계			40	40	40	40
라인6	M30001	Type C	14	14	14	14
	M30002		0	0	0	0
계			54	54	54	54
라인7	M30001		21	21	21	21
	M30002		20	20	20	20
계			41	41	41	41

라인이름	모델이름	라인타입	생산소요시간(분)			
			CP	OLB	ASSY	Aging
라인1	M10001	Type A	(0)	(0)	(0)	0
	M10002		560	840	770	677
	M10003		415	600	554	431
계			975	1440	1324	1107
라인2	M10001		1000	1400	900	967
	M10002		0	0	0	0
	M10003		31	40	34	31
계			1031	1440	934	997
라인3	M10001		(0)	0	(0)	(0)
	M10002		0	0	0	0
	M10003		729	912	668	608
계			729	912	668	608
라인4	M10003	Type B	0	0	0	0
	M20001		800	960	760	580
	M20002		440	480	440	300
계			1240	1440	1200	880
라인5	M10003		0	0	0	(0)
	M20001		(0)	(0)	0	0
	M20002		880	960	880	620
계			880	960	880	620
라인6	M30001	Type C	411	480	398	411
	M30002		0	0	0	0
계			1291	1440	1278	1031
라인7	M30001		681	702	702	660
	M30002		620	680	640	620
계			1301	1382	1342	1280

구해진 최적 생산계획량이 주문량을 만족하는지 각 공정별, 모델별 생산계획량의 합계를 계산하여 실제 주문량과 비교하여 주문량을 만족시키는지 확인한다. 그 결과 모든 모델에서 주문량을 만족함을 알 수 있다. 이처럼 본 절에서는 3.2절에서 수립된 모델링에 의해 각 라인별 각 모델별 일주일분 최적 생산계획을 구할 수 있음을 보여준다.

3.4 스케줄 생성 및 결과

Module 공정의 실용적인 스케줄링을 위하여 현장 상황을 반영하는 디스패칭 룰에 기반한 스케줄들을 생성한 후 이들의 성과 척도를 비교해 본다. 주어진 주문량과 라인 정보를 바탕으로 주문 선정 룰과 라인 선정 룰을 적용하여 실행 가능한 스케줄들을 구한다.

현장에서 요구되는 상황에 따라 이에 적합한 디스패칭 룰을 적용하여 스케줄 리스트를 구성한다. 이를 위하여 주문 선정 룰과 라인 선정 룰을 적용하여 실행 가능한 스케줄 리스트를 구성한다.

각각의 스케줄을 결정하기 위해 계획 시야 내에 있는 주문 단위로 선정해 라인에 배정한다. 먼저 주문 선정 룰을 적용하여 주문을 선정한 후 선정된 주문에 대해 라인 선정 룰을 적용하여 배정할 라인을 선정한다. 스케줄 대상이 되는 주문을 선정하는 과정으로 다음과 같은 몇 가지 주문 선정 룰을 적용한다.

Rule 1: MDD(Modified Due Date): 변형 납기가 가장 이른 것부터 처리하는 룰로서 주문 선정 룰을 적용하는 시점(t)에서의 주문의 원래 납기와 작업이 가장 빨리 끝날 수 있는 시점 중에서 큰 값이 가장 작은 주문을 선택한다.

Rule 2: MOQ(Min Order Quantity): 주문량이 적은 제품 순서로 주문을 선택한다. 이는 SPT (Shortest Processing Time)와 유사한 개념이다.

Rule 3: SLACK(Least Slack Time): 여유시간이 가장 적은 주문 순서로 주문을 선택한다.

Rule 4: CR(Critical Ratio): (납기일 - 현재시점)/잔여작업시간 순서로 주문을 선택한다. CR이 1.0 미만이면 계획보다 지연되고 있음을 의미하므로 CR이 작은 작업물이 높은 우선순위를 가진다.

선택된 주문을 라인에 할당하기 위해 라인을 선택하는 과정으로 다음의 몇 가지 라인 선정 룰을 적용한다.

Rule 1: MSPT(Min Setup & Processing Time): 셋업 타임과 가공 시간의 합이 최소가 되는 라인을 선택한다.

Rule 2: MLL(Min Line Load): 현재 라인 부하가 가장 적어 현재 남아 있는 여유 용량이 가장 큰 라인을 선택한다.

Rule 3: MNEF(Minmum Number of Eligible Product type First): 가공 가능한 제품수가 적은 라인 순서로 라인을 선택한다.

선정된 주문을 선정된 라인에서 처리하기 위하여 구체적인 생산계획 시간을 확립하는 과정으로 전진 할당과 후진 할당이 있다. 전진 할당은 현재일로부터 시간상 앞으로 전진하며 각 주문의 처리 시간을 해당 라인에 할당하는 방법이며, 후진 할당은 각 주문의 납기일로부터 시간상 거꾸로 후진하며 각 주문의 처리 시간을 해당 라인에 할당하는 방법이다. 본 논문에서는 전진 할당 방법을 적용한다.

계획 시야 내의 전체 주문량은 라인의 총 생산 용량을 초과하지 않으며 각 라인에의 할당량은 라인의 잔여 용량을 초과하지 않는다. 만약 할당량이 잔여 용량을 초과하면 초과하는 부분만큼 차선의 MSPT를 가지는 라인에 할당한다. 이 경우 라인 선정에 따른 배정 결과 하나의 주문이 복수 개의 라인에 걸쳐 배정될 수 있다.

적용된 디스패칭 룰의 성능을 평가하기 위하여 주문 선정 룰과 라인 선정 룰을 조합하여 스케줄들을 생성한다. 즉, 스케줄1: (MDD, MSPT), 스케줄2: (MOQ, MSPT), 스케줄3: (SLACK, MSPT), 스케줄4: (CR, MSPT), 스케줄5: (MDD, MLL), 스케줄6: (MOQ, MLL), 스케줄7: (SLACK, MLL), 스케줄8: (CR, MLL)과 같으며 라인 선정 룰에서 MNEF는 tie break 룰로서 사용한다.

성능 평가를 위해 본 논문에서 사용된 성과 척도(performance measure)로는 각 라인에서 주문의 완료를 위해 필요한 평균 소요시간, 각 라인에서의 주문 처리를 위한 평균 흐름시간, 납기지연 척도로서 납기를 지키지 못한 주문 갯수와 전체 주문에 대한 납기를 지키지 못한 주문 비율, 그리고 평균 WIP 재고와 평균 총 재고 등이다. 흐름 시간은 주문의 처리를 위한 로트의 이동 시간, 대기 시간, 그리고 처리 시간을 합한 시간으로 측정한다. WIP 재고는 대기 중이거나 이동 중인 로트, 그리고 처리 중인 로트를 포함하며 (평균 WIP 재고 = 흐름 시간의 합계 / 총 소요 시간)으로 구할 수 있다. 총 재고는 모든 품목의 계획 입고량에 보유 재고를 합한 것으로 (평균 총 재고 = 시스템 내 경과 시간의 합계 / 총 소요 시간)으로 구할 수 있다. 이 때 시스템 내 경과 시간의 합계는 총 흐름 시간에 총 인수 대기 시간을 합한 것이다.

TFT-LCD Module 공정은 각 세부공정들이 in-line 형태로 연결된 전형적인 flow shop의 형태를 취하고 있다. 이러한 시스템에서는 각 제품의 프로세스 흐름이 고정되기 때문에 로트의 평균 흐름 시간이 단축되면 그에 따라 납기 준수율은 향상된다. 또한 납기는 뱃치 단위로 주어지기 때문에 뱃치 내의 개개 작업물의 납기는 서로 동일하게 된다.

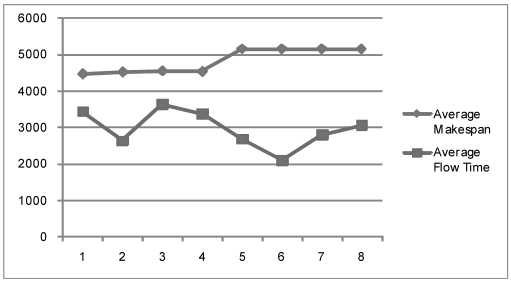
생성된 스케줄에 대한 성능 실험 결과는 표 6, 그림 2에 나타나 있다. 표 6, 그림 2는 주문 및 라인 선정 룰의 조합에 따른 스케줄의 성과 척도 값을 나타내고 있다. 표 6에서 평균 소요시간의 경우 MDD/MSPT 조합의 경우가

[표 6] 스케줄 성능 실험 결과 성과 척도 값

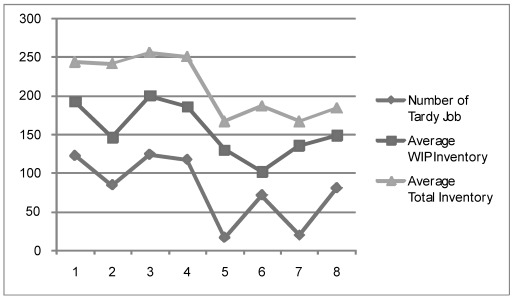
스케줄	주문 선정 룰	라인 선정 룰	평균 소요시간(분)	평균 흐름시간(분)	납기지연주문갯수	납기지연주문비율	평균 WIP 재고(개)	평균 총재고(개)
1	MDD	MSPT	4464.4	3433.0	122.0	0.488	192.2	243.4
2	MOQ	MSPT	4514.6	2638.5	84.0	0.336	146.1	241.0
3	SLACK	MSPT	4544.7	3634.9	124.0	0.496	200.0	256.0
4	CR	MSPT	4536.1	3375.0	117.0	0.468	186.0	250.2
5	MDD	MLL	5154.2	2680.4	16.0	0.064	130.0	166.9
6	MOQ	MLL	5153.6	2095.5	71.0	0.284	101.7	186.7
7	SLACK	MLL	5152.1	2798.4	19.0	0.076	135.8	166.9
8	CR	MLL	5151.5	3065.8	80.0	0.320	148.8	183.9
Min	-	-	4464.4	2095.5	16.0	0.064	101.7	166.9

다른 조합에 비해 가장 성과가 좋은 스케줄을 생성해 준다. 평균 소요시간의 경우 주문 선정 룰 사이의 성과 척도 값의 변화는 무시할 정도인 반면 라인 선정 룰에 따른 차이는 존재한다. 즉, MLL에 비해 MSPT의 성과가 우수하게 나타나며 평균적으로 12.9% (MSPT 평균값: 4514.9, MLL 평균값: 5152.9) 정도 개선되는 것을 알 수 있다. 평균 흐름시간의 경우는 MOQ/MLL 조합에서 가장 우수한 스케줄이 생성되며 주문 선정 룰 간의 차이가 존재함을 알 수 있다. 주문 선정 룰에서 MOQ가 가장 우수하며 그 외 나머지 3개의 룰은 서로 비슷한 성과를 주고 있다. 라인 선정 룰 간의 차이도 존재하며 MSPT보다 MLL이 상대적으로 우수한 성과를 보이고 있음을 알 수 있다. 납기지연 주문갯수와 납기지연 주문비율의 경우는 MDD/MLL 조합이 가장 우수한 결과를 주며 이는 MDD가 납기 위주의 주문 선정 룰이라는 측면에서 볼 때 타당한 결과로 볼 수 있다. 라인 선정 룰에서도 MSPT보다 MLL이 상대적으로 우수한 성과를 보여준다. 평균 WIP 재고는 평균 흐름시간의 경우와 유사한 결과를 보여 주며, 평균 총재고는 납기지연 주문갯수의 경우와 유사한 결과를 보여 준다.

이상의 결과를 종합해 볼 때 라인 선정 룰에서 MSPT는 MLL에 비해 평균 소요시간의 경우를 제외한 나머지 성과 척도에서 우수한 결과를 준다. 주문 선정 룰의 경우는 평균 소요시간의 경우에는 룰 간의 차이가 없으나 평균 흐름시간과 평균 WIP 재고에서는 MOQ가 가장 우수한 성과를 준다. MDD는 납기지연 주문갯수와 납기지연 주문비율에서 우수한 성과를 준다.



(a)



(b)

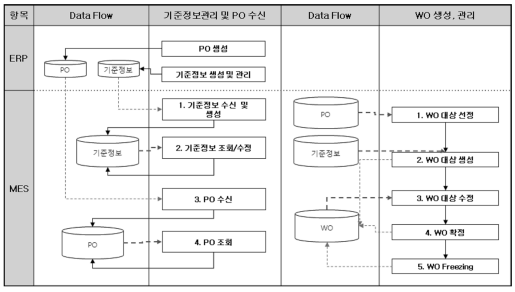
[그림 2] 스케줄 성능 실험 결과 성과 척도 값 (a) 평균 소요시간, 평균 흐르시간 (b) 납기지연 주문갯수, 평균 WIP 재고, 평균 총재고

3.5 프레임워크 설계

본 절에서는 Slim MES를 위한 생산계획 프레임워크를 설계한다. 전체적인 시스템 구조와 프로세스 처리 과정을 분석하고 기본적인 다이어그램과 DB schema를 제시한다. 전체 MES는 상위의 ERP로부터 필요한 정보를 수신하여 실행된다.

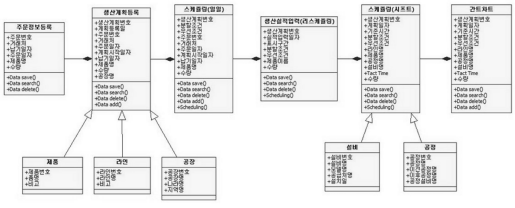
또한 생산계획 부문의 프로세스 분석 과정에서 기준정보 관리 및 PO 수신, WO 생성 및 관리, 실적관리, 공정관리, 품질관리, 설비관리 등에 관한 프로세스 분석이 요

구된다. 본 절에서는 기준정보 관리 및 PO 수신, WO 생성 및 관리에 대한 데이터 및 업무 플로우가 그림 3에 나타나 있다. 여기서 기준정보 수신 및 생성에서는 ERP 관리용 기준정보를 수신하며 PO 수신에서는 ERP로부터 PO를 수신하여 MES DB에 입력한다. WO 대상 선정에서는 잔량이 남은 PO를 보여주고, 전체 또는 일부를 WO 대상으로 선택할 수 있게 한다. 이때, Freezing된 WO의 PO 편성량은 선택될 수 없도록 한다. 대상 생성에서는 기준정보를 포함한 디스패칭 룰에 따라 WO를 생성한다. WO 대상 수정은 WO 편성 대상을 운영자가 조정할 수 있게 한다. WO 확정은 생성/수정된 WO 대상을 확정하며 기준정보(생산능력, 생산완료 요청일자 등)를 위반하는 WO를 확인한다. WO Freezing은 확정된 WO에 대하여 Freezing 과정을 수행하며 주어진 기간동안 계획의 수정이 불가능하게 한다.



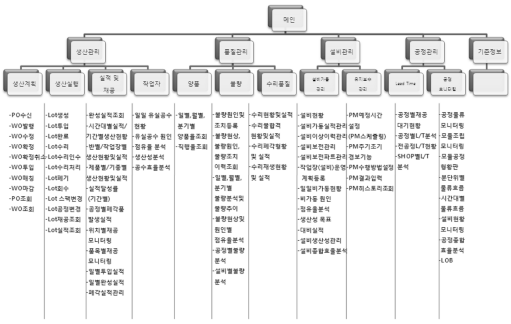
[그림 3] 생산계획 부문의 프로세스 분석(기준정보 관리, PO 수신, WO 생성 및 관리)

시스템 분석을 위해서 유스케이스, 클래스, 액티비티, 배치 등 여러 가지 UML 다이어그램을 사용하여 분석을 수행한다. 이 중에서 대표적으로 클래스 다이어그램이 그림 4에 나타나 있다.



[그림 4] 클래스 다이어그램

필요한 화면을 위해 기준정보를 비롯하여 생산관리, 품질관리, 설비관리, 공정관리 각 부문별로 요구되는 화면 유형이 그림 5에 나타나 있으며 이 중 생산관리 부문의 생산계획과 관련된 화면 중 WO 발행과 관련된 화면이 그림 6에 나타나 있다.



[그림 5] 화면 정의

[그림 6] 생산관리의 생산계획 부문의 화면 정의(WO 발행)

4. 결론

본 논문에서는 TFT-LCD 제조 공정 중 Module 공정의 MES를 위한 생산계획 부문의 현장 스케줄링 결과를 제시하고 이를 구현하는 시스템 프레임워크를 제시하였다. 전체 Module 공정을 CP, OLB, Assemble, 그리고 Aging & Packing 세부공정으로 구분하였으며 생산계획 프로세스 분석을 위해 세부공정에서의 계획 수립 과정을 파악하였다.

본 논문에서는 생산계획 수립을 위하여 현장 상황의 제약 조건들에 대한 수리적 모델링을 통하여 최적 스케줄을 구할 수 있는 모델링 과정을 수행하였으며 적용 사례를 통해 최적 스케줄을 구할 수 있음을 보였다. 이와 함께 보다 실용적인 결과를 위하여 현장 상황을 반영하는 디스패칭 룰 기반의 휴리스틱 기법을 제시하고 여러 가지 성과 척도를 사용한 실험을 통하여 그 적용 결과를 보였다. 또한 생산계획 프레임워크 개발을 위하여 프로세스 분석과 더불어 UML을 활용한 시스템 분석과 설계 과정을 진행하였으며 프로세스 및 리소스 등과 같은 현장 요소들에 대한 시스템 모델링 과정도 수행하였다.

본 논문에서 제시하는 프레임워크는 TFT-LCD와 그 공정이 유사한 Solar Cell 공정에도 적용이 가능하다. 추후 과제로는 현장에 적용할 때 연계되어 지원되어야 할 실시간 디스패칭 알고리즘을 개발하는 것과 세부공정 간의 연결 부분인 버퍼를 포함하는 전체적인 공정에 대한 프레임워크를 개발하는 것을 들 수 있다. 또한 개발된 프레임워크의 적용을 통한 완성된 통합 시스템의 구현은 추후 과제로 남겨둔다.

참고문헌

[1] 최병규, (2009), 반도체/LCD 산업의 시뮬레이션 기반 생산운영 시스템, 대한산업공학회/한국경영과학회 춘계학술대회.

[2] Akcali, E., Uzsoy, R. "A sequential solution methodology for capacity allocation and lot scheduling problems for photolithography," Electronics Manufacturing Technology Symposium (Twenty-Sixth IEEE/CPMT International), 374-381. 2000.

[3] Chand, S., Traub, R., and Uzsoy, R. Rolling Horizon Procedures for the Single Machine Deterministic Total Completion Time Scheduling Problem with Release Dates, Annals of Operations Research, 70, 115-125. 1997.

[4] Chung, J., and Jang, J. The WIP Balancing Procedure Increasing Throughput for Semiconductor Fabrication, IEEE Transactions on Semiconductor Manufacturing, 22(3), 381-390. 2009.

[5] Dabbas, R. M. and Fowler, J. W. A new scheduling approach using combined dispatching criteria in wafer fabs, IEEE Transactions on Semiconductor Manufacturing, 16(3), 501-510. 2003.

[6] Fowler, J. W., Phojanamongkolkij, N., Cochran, J. K., and Montgomery, D. C., Optimal batching in a wafer fabrication facility using a multiproduct G/G/c model with batch processing. International Journal of Production Research, 40(2), 275-292. 2002.

[7] Jang, J., Suh, J., and Ferreira, P. An AGV routing policy reflecting the current and future state of semiconductor and LCD production lines, International Journal of Production Research, 39(17), 3901-3921. 2001.

[8] Koo, P.-H, Jang, J. and Suh, J. Vehicle dispatching for highly loaded semiconductor production considering bottleneck machines first, International Journal of Flexible Manufacturing Systems, 17(1), 23-38. 2005.

[9] Lou, S. X. C. and Kager, P. W. A Robust production control policy for VLSI wafer fabrication. IEEE Transactions on semiconductor manufacturing, 2(4), 159-164. 1989.

[10] Lu, S. C. H., Ramaswamy, D., and Kumar, P. R. Efficient scheduling policies to reduce mean and variance of cycle-time in semiconductor manufacturing plants, IEEE Transactions on Semiconductor Manufacturing, 7(3), 374-388. 1994.

[11] Pai, P. F., Lee, C. E. and Su, T. H. A daily production model for wafer fabrication. International journal of advanced manufacturing technology, 23, 58-63. 2004.

[12] Shen, Y. and Leachman, R.C. "Stochastic wafer fabrication scheduling,"IEEE transactions on semiconductor manufacturing, 16(1), 2-14. 2003.

[13] Suh, J., Jang, J., and Koo, P. H. Development of a Look-ahead AGV controller for a clean bay operation, International Journal of Industrial Engineering, 10(4), 547-554. 2003.

[14] Trappey, A. J., Lin, G. Y., Ku, C. C. Design and analysis of a rule-based knowledge system supporting intelligent dispatching and its application in the TFT-LCD industry, International Journal of Advanced Manufacturing Technology, 35, 385-393. 2007.

[15] Uzsoy, R., Lee, C., and Martin-Vega, L.A. A review of production planning and scheduling models in the semiconductor industry part II: shop-floor control, IIE transactions, 26(5), 44-55. 1994.

서 정 대(Jungdae Suh) **[정회원]**

- 1993년 8월 : 서울대학교 산업공학과 (공학박사)
- 1986년 2월 : 서울대학교 산업공학과 (공학석사)
- 1984년 2월 : 서울대학교 산업공학과 (공학사)
- 1995년 3월 ~ 현재 : 경원대학교 산업공학과 교수

<관심분야>
생산 및 물류시스템