

고속 전력선통신 모뎀용 수신단측 전류모드 대역통과 필터 설계

방준호¹, 이우춘^{1*}

¹전북대학교 IT응용시스템공학과

Design of A Current-mode Bandpass Filter in Receiver for High speed PLC Modem

Jun-Ho Bang¹ and Woo-Choun Lee^{1*}

¹Dept. of IT Applied System Engineering, Chonbuk National University

요 약 본 논문에서는 저전압 저전력 필터 설계에 적합한 전류모드 방식을 이용하여 고속 전력선통신(PLC)모뎀 수신단의 1MHz~30MHz 차단주파수를 갖는 6차 대역통과 필터를 설계하였다. 3차 버터워스 고역통과 필터와 3차 체비셰프 저역통과 필터를 종속연결로 구성하여 대역통과 필터를 설계하였다. 필터를 구성하기 위한 핵심으로써 기존의 전류머리형 적분기에 비하여 증가된 이득 및 차단주파수를 가지는 새로운 전류모드 적분기를 설계하였다. 설계된 전류모드 적분기의 이득과 차단주파수는 각각 32.2dB 및 247MHz이었다. 설계된 6차 대역통과 필터의 차단주파수는 제어 전압에 따라서 200KHz에서 50MHz까지 조정이 될 수 있으며 소비전력은 공급전압 1.8V에서 2.85mW이었다. 설계된 대역통과 필터는 1.8V, 0.18 μ m CMOS 공정파라미터를 사용하여 검증되었다.

Abstract In this paper a 6th 1MHz~30MHz bandpass filter for Power line communication(PLC) modem receiver is designed using current mode synthesis method which is good to design the low-voltage and low-power filter. The designed bandpass filter is composed of cascade connecting between 3rd Butterworth highpass filter and 3rd Chebychev lowpass filter. As a core circuit in the current-mode filter, a current-mode integrator is designed with new architecture which can improve gain and unity gain frequency of the integrator. The gain and the unity gain frequency of the designed integrator is each 32.2dB and 247MHz. And the cutoff frequency of the designed 6th bandpass filter can be controlled to 50MHz from 200KHz according to controlling voltage and the power consumption is 2.85mW with supply voltage, 1.8V. The designed bandpass filter was verified using a 0.18 μ m CMOS parameter.

Key Words : PLC modem, Current-mode, Integrator, Bandpass filter, Voltage-controlled frequency tuning.

1. 서론

전력선통신(Power line communication; PLC)은 가정이나 사무실 또는 생산시설에 포설되어 있는 상용전력선을 통하여 데이터 통신을 수행하는 통신방식으로써 홈네트워킹과 산업자동화, 배전자동화 및 인터넷 정보 이전에 적용하여 구성이 용이하고 경제성과 편리성 및 설치변경의 효율성이 높아 그 활용이 계속 확대되고 있다. 특히 플러그인 전기자동차의 충전방전시 데이터 통신방식으로도 표준화되어 있다[1,2]. PLC는 주파수대역에 따라 9KHz~450KHz의 협대역을 사용하는 저속통신방식과 2MHz

~30MHz의 광대역을 사용하는 고속통신방식과 그 중간 속도인 중속통신방식으로 구분될 수 있다. 저속방식은 수 kbps급의 통신속도를 실현하며 조명 및 가스밸브, 에어컨 및 방법센서 제어 그리고 가전기기 제어 등에 이용되고 있으며 고속방식은 수 Mbps에서 200Mbps급의 통신 속도를 가능하게 하며 음성, 데이터, 멀티미디어와 인터넷 정보기기 전송서비스를 제공하는 기술로 이용되고 있다 [3]. 저속 통신 방식의 경우, 잡음레벨이 높고, 주파수 효율이 낮으며, 임피던스 분산이 큰 단점이 있으며 고속인 경우는 주파수감쇄가 크고 선택적 주파수 왜곡현상이 있는 단점이 있는 반면 잡음이 적고 임피던스 분산이 적다

*Corresponding Author : Woo-Choun Lee

Tel: +82-10-4651-5221 email: wclee@jbnu.ac.kr

접수일 12년 08월 02일

수정일 12년 09월 11일

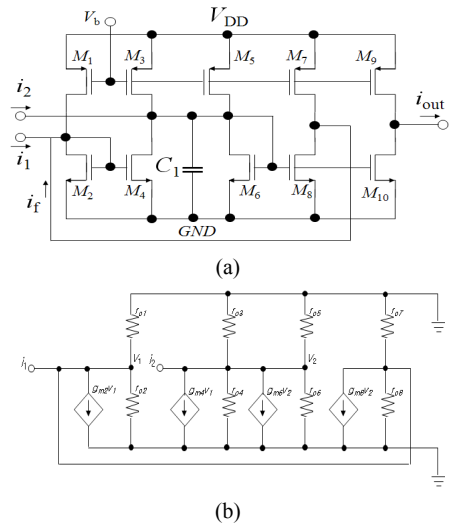
게재확정일 12년 10월 11일

[4]. PLC는 전력선에 고주파의 통신신호를 커플링하는 방식이므로 기존의 통신방식에 비하여 매우 열악한 환경을 갖고 있다. 이와같은 이유로 PLC모뎀을 구성하고 있는 아날로그 회로중에서도 필터의 성능은 매우 중요하다. 또한 PLC 모뎀이 단일 칩으로 집적화 되고 있는 경향에 따라 최근 PLC모뎀을 구성하는 베이스밴드 부분을 IC화 한 연구가 진행되었으나 아날로그 필터 회로 부분은 아직 IC화하지 않고 수동회로로만 제작되었다 [5]. 아울러 아날로그 필터를 집적회로로 제작하기 위해선 베이스밴드 회로 및 여타의 주변회로들과 단일칩으로 제작되어야 하므로 아날로그 필터는 저공급전압 및 저소비전력화 되어야 한다. 즉, PLC 모뎀용 부품이 단일칩상으로 집적화 되고 또한 전력화 되고 있는 추세에 따라서 고속 PLC모뎀용 저전압, 저전력 필터는 그 필요성이 매우 높다.

본 논문에서는 1MHz~30MHz에 적합한 주파수 범위를 갖는 고속 PLC 모뎀용 아날로그 필터를 집적회로로 제작할 수 있도록 적분기와 캐패시터로 구성된 능동 아날로그 필터를 설계하고자 한다. 특히 저전압, 저전력 필터설계에 매우 유리한 방식으로 활발하게 연구되고 있는 전류모드 방식[6]을 활용하여 PLC용 능동필터를 설계하고자 한다. 논문의 2장에서는 전류모드 필터를 구성하는 기본 회로로써 전류모드 적분기 설계에 관하여 나타내었다. 3장에서는 새로운 전류모드 적분기를 이용한 능동 필터의 설계에 대하여 나타내었다. 또한 고역통과 필터와 저역통과 필터를 중속연결하여 대역통과 능동필터를 설계하는 방법 및 과정, 그리고 그 특성결과에 대하여 나타내었다. 마지막으로 4장에서 본 논문의 결론을 나타내었다.

2. 필터설계를 위한 적분기 설계

필터 설계를 위해 적분기를 먼저 설계하여 이용하는 데, 전류모드 적분기는 전류모드 필터를 구성하고 필터의 특성을 결정하는 핵심회로로써 그 특성을 개선하고자 하는 연구도 다양한 방법으로 진행되고 있다[7,8]. 그림 1은 전류 모드 적분기의 기본형으로 가장 많이 활용되고 있는 전류미러형 전류모드 적분기이다[7]. 그림 1의 전류미러형 전류모드 적분기의 소신호 등가회로부터 KCL방정식을 이용하여 계산한 결과, 이득은 $A_V \approx g_{m2}(r_{01} \parallel r_{02})$ 과 같이 구할 수 있으며 이때 각각 $r_{01} = 1/g_{ds1}$, $r_{02} = 1/g_{ds2}$ 이므로 결과적으로 이득은 식 (1)과 같이 얻을 수 있다.



[그림 1] 기존의 전류 미러형 전류모드 적분기 및 소신호 등가회로

[Fig. 1] The typical current-mirror current-mode integrator and small signal equivalent circuit

또한 C 를 포함한 고주파 해석으로 부터 극점, p_1 과 단위이득 주파수, w_o 는 각각 식 (2)와 식 (3)과 같이 구해진다.

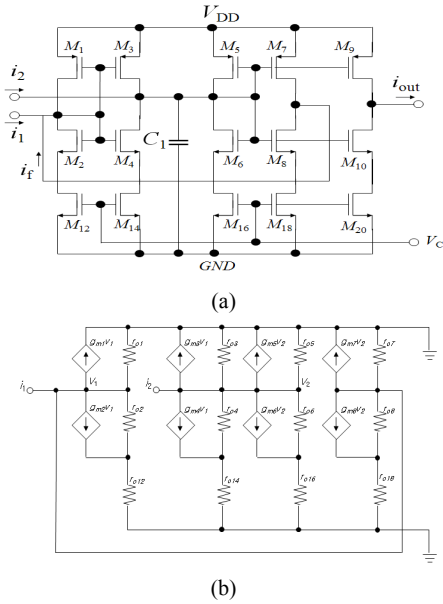
$$A_V = \frac{g_{m2}}{g_{ds1} + g_{ds2}} \quad (1)$$

$$p_1 = \frac{g_{ds1} + g_{ds2}}{C} \quad (2)$$

$$w_o = \frac{g_{m2}}{C} \quad (3)$$

식 (1)의 결과로부터 이득을 개선할 수 있는 방법으로 는 g_{m2} 또는 r_{01} 과 r_{02} 증가시키는 방법이 있다. 이중 r_{01} 과 r_{02} 은 출력저항으로써 외부적으로 변환하기는 어려우므로 g_{m2} 를 증가하는 방법이 적합하다. 또한 식 (3)으로부터 단위이득 증폭기를 증가시킬 수 있는 방법으로는 g_{m2} 를 증가하거나 C 를 감소시키는 방법이 있다. C 의 값을 조절하기 위해서는 캐패시터 어레이를 구성한 후, 스위칭하여 그 값을 조정하는 방법이 사용될 수 있으나 이 방식은 회로의 크기가 커지며 스위칭 잡음이 발생하는 단점이 있다. 그러므로 단위 이득주파수를 증가시키기 위해서는 적분기의 g_{m2} 를 증가시키는 방법이 이루어져야 한다. 결과적으로 이득 및 단위 이득주파수 특성을 증가시키는 방법으로 g_{m2} 를 증가시켜야 한다. 본 논문에서는 트랜스 컨덕턴스 g_{m2} 를 증가시키는 방법을 이용하고 또한 전압 제어를 통하여 g_m 값을 쉽게 제어함으로써 이득 및 단위

이득주파수 특성을 개선할 수 있는 전류모드 적분기를 그림 2와 같이 제안하였다.



[그림 2] G_m 을 증가시키기 위해 제안된 전류모드 적분기 및 소신호 등가회로
 [Fig. 2] The proposed current-mode integrator to increase g_m and small signal equivalent circuit

그림 2에서 M_1 와 M_2 는 전류 입력단을 구성하고 있으며 두 MOS사이 에 출력측 귀환전류가 유입되도록 구성하였다. M_9 와 M_{10} 의 드레인의 출력전류는 M_7 와 M_8 의 드레인 출력 전류와 같은 크기의 전류를 발생한다. 그리고 $M_{12}, M_{14}, M_{16}, M_{18}$ 는 전압 V_c 를 통하여 공급받은 전압으로 바이어스되며, 이 전압을 통하여 각 MOS의 드레인 전류가 변하게 되고 각 단의 트랜스컨덕턴스 g_m 값이 변환될 수 있어 적분기의 이득 및 단위이득주파수를 개선할 수 있으며, 결과적으로 필터의 차단주파수 값이 조절될 수 있다. 이와같이 제안된 전류모드 적분기의 소신호 등가회로로부터 단자 v_1 과 v_2 에서 KCL방정식을 적용하여 얻어진 이득은 식(4)와 같다.

$$A_V \approx (g_{m1} + g_{m2}) \cdot (r_{01} \parallel r_{02}) \quad (4)$$

이때 각각 $r_{01} = 1/g_{ds1}$, $r_{02} = 1/g_{ds2}$ 이므로 이득은 식 (5)와 같이 구해진다.

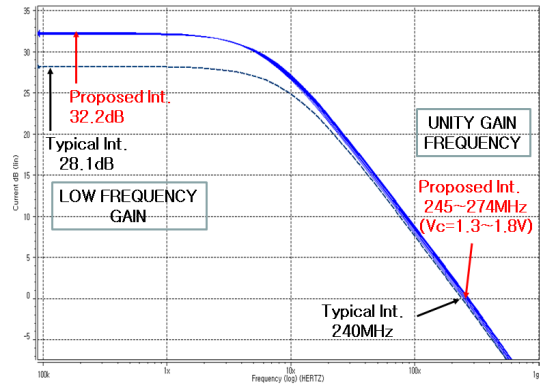
$$A_V = \frac{g_{m1} + g_{m2}}{g_{ds1} + g_{ds2}} \quad (5)$$

또한 캐패시터 C 를 포함한 고주파등가회로로부터 극점, p_1 과 단위이득 주파수, w_o 는 각각 식 (6)과 식 (7)과 같이 구해진다.

$$p_1 = \frac{g_{ds1} + g_{ds2}}{C} \quad (6)$$

$$w_o = \frac{g_{m1} + g_{m2}}{C} \quad (7)$$

위와 같이 유도된 결과로부터 본 논문에서 제안한 적분기의 이득 및 단위이득 주파수의 값인 식(5)와 식(7)은 기존의 전류미러형 적분기의 이득 및 단위이득 주파수의 값인 식(1)과 식(3)와 비교하였을때 각각 g_{m1} 값 만큼 증가된 결과를 얻을 수 있음을 알 수 있다. 이와같이 소신호 등가회로 해석의 결과를 바탕으로 개선된 적분기의 이득 및 단위이득 주파수 특성을 기존의 전류 미러형 전류모드 적분기의 특성과 시뮬레이션을 통하여 비교한 결과를 그림 3에 나타내었다.

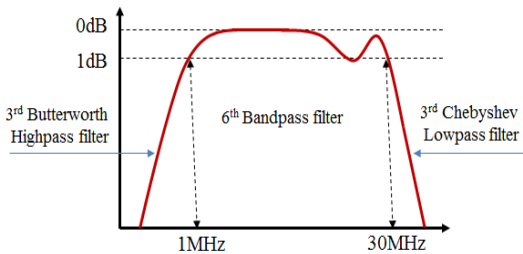


[그림 3] 기존의 적분기와 제안된 적분기의 시뮬레이션 결과
 [Fig. 3] Simulation results of typical integrator and proposed integrator

그림 3의 결과로부터 제안된 적분기의 이득, 32.2dB은 기존의 적분기의 이득, 28.1dB에 비하여 4.1dB 만큼 큰 값을 가짐을 확인하였으며 또한 제안된 적분기의 단위이득 주파수, 247MHz ($V_c=1.8V$)은 기존의 적분기의 단위이득 주파수, 240MHz 에 비하여 약 37MHz만큼큰 값을 가짐을 확인하였다. 이와 같이 개선된 특성을 갖는 제안된 적분기를 활용하여 다음절에서 고속 PLC 모뎀용 전류모드 필터를 설계하고자 한다.

3. 고속 PLC모뎀용 수신단측 전류모드 능동 필터 설계

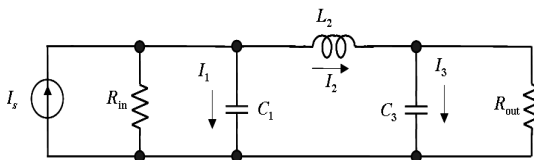
고속 PLC 모뎀 수신단측의 주파수대역은 1MHz~30MHz이며[5] 이 대역의 주파수를 선택하여야 하기 위하여 본 논문에서는 그림 4와 같이 1MHz의 고역통과 필터와 30MHz의 저역통과 필터를 중속 연결하여 1MHz~30MHz의 대역통과 능동필터를 설계하고자 한다.



[그림 4] 고속 PLC 모뎀의 수신단측 필터설계를 위한 필터합수 결정

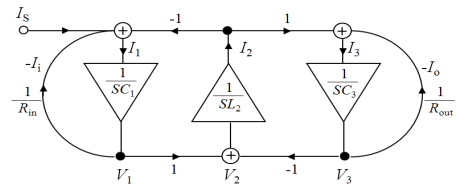
[Fig. 4] Setting the filter function to design filter of the receiver of the high-speed PLC modem

수동필터를 능동필터로 변환하는 방법으로 신호흐름선도(Signal flow graph)방법을 이용하였다. 본 논문에서 고역통과 필터는 3차 바터워스 함수를 이용하였고 저역통과 필터는 3차 체비셰프 함수를 이용하였다. 그림 5에 3차 체비셰프 저역통과 전류모드 필터를 보였다.



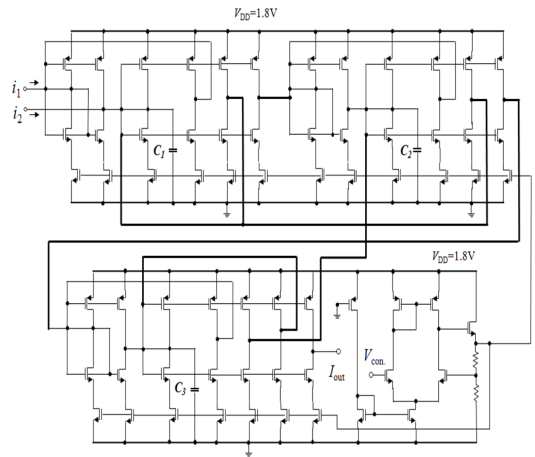
[그림 5] 3차 전류모드 저역통과 수동필터
[Fig. 5] The 3rd current-mode lowpass passive filter

그림 5의 수동필터로부터 키르히호프의 전류 법칙으로 얻어진 전류와 전압 관계식은 각각 $V_1=1/SC_1(I_s-I_1)$, $I_2=1/SL_2(V_1-V_3)$, $V_3=1/SC_3(V_1-V_3)$ 이다. 이 식을 이용하여 신호흐름 선도를 작성하면 그림 6과 같으며 각 단자에 연결되어 있는 덧셈기는 전류모드 적분기의 입력단에서 합으로 구현된다. 이와 같은 변환과정을 거쳐 최종 3차 전류모드 저역필터를 그림 7에 나타내었다.



[그림 6] 3차 전류모드 저역필터의 신호흐름선도
[Fig. 6] Signal flow graph of the 3rd current-mode lowpass filter

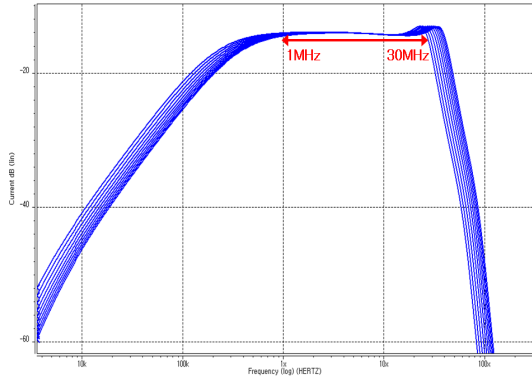
필터내의 적분기의 제어전압(V_c) 단자는 모두 하나의 단자로 연결되어 변환할 수 있도록 설계하였다. 그림 8에 설계된 고속 PLC모뎀용 수신단측 30MHz 전류모드 저역필터를 보였다.



[그림 7] 설계된 3차 30MHz 전류모드 저역필터
[Fig. 7] The designed 3rd 30MHz current-mode lowpass filter

또한 1MHz의 차단주파수를 갖는 고역통과 필터를 설계하기 위한 과정으로 먼저 그림 5의 저역통과 필터에서 캐패시터와 인덕터의 위치를 바꾼 형태의 고역통과 수동필터를 구성하고 같은 방법으로 SFG법을 통하여 전압 및 전류식을 유추한다. 이렇게 유추된 식을 이용하여 그림 6과 같은 방법으로 신호흐름 블록선도를 작성는데, 저역통과 필터 경우에서 적분함수 블록을 적분기로 합성한 것과 달리 고역통과 필터의 경우는 미분함수 블록이 얻어지므로 미분기로써 구현한다. 미분기의 설계 방법은 그림 2의 적분기를 미분기로 변형하여 이용하는데 적분기와 접지사이에 연결된 캐패시터를 제거하고 입력측에 플로팅 캐패시터구성하여 연결함으로써 미분기를 설계하였다. 이와 같이 미분기를 이용하여 설계된 3차 1MHz고역

통과 필터와 앞절에서 설계된 그림 7의 3차 30MHz 저역 통과 필터를 중속연결하여 최종적으로 6차 전류모드 대역통과 필터를 설계하였다. 설계된 6차 전류모드 대역통과 필터를 1.8V 0.18 μ m CMOS 공정파라미터를 사용하여 시뮬레이션한 결과를 그림 8에 보였다.



[그림 8] 설계된 6차 전류모드 대역통과 필터의 차단 주파수

[그림 8] The cutoff frequency of the designed 6th current-mode bandpass filter

그림 8의 결과로부터 설계된 고속 PLC모뎀용 수신단측 6차 전류모드 대역통과 필터가 1MHz에서 30MHz의 차단주파수특성을 나타냄을 확인하였다. 이득이 12dB 감소되어 나타나는 이유는 복중단 수동필터를 사용한 결과인데 이는 입출력 저항을 변환하거나 필터의 출력측에 전류 증폭기를 연결하여 이득을 보정하게 된다. 또한 설계된 대역통과 필터를 구성하는 저역필터와 고역필터내의 적분기와 미분기의 제어전압을 조정함으로써 필터의 차단주파수가 튜닝될 수 있어서 여러 가지 요인에 의하여 변형될 수 있는 차단주파수를 1MHz~30MHz대역으로 재조정 할 수 있다. 설계된 고속 PLC모뎀용 수신단측 6차 전류모드 대역통과 필터의 특성 결과를 표 1에 정리하였다.

[표 1] 설계된 고속 PLC모뎀용 수신단측의 6차 전류모드 대역통과 필터의 특성

[Table 1] The characteristics of the designed 6th current-mode bandpass filter of receiver for the high-speed PLC modem

설계 항목	설계명세 조건	
수동필터 원함수	고역	3차 바터워스
	저역	3차 체비세프
수동필터 형태	LC 복중단 제자형	
통과대역 감쇠	1dB~2dB	

차단대역 감쇠	25dB/1.5rad 이상	
차단주파수 대역	1MHz~30MHz	
차단주파수 대역 조정범위	200KHz~50MHz	
공급전압 및 설계파라미터	1.8V- 0.18 μ m	
주파수 조정전압(Vo)에 따른 소비전력	0.59V~0.70V	280 μ W~726 μ W
	0.5V~1.78V	63 μ W~8mW

4. 결론

본 논문에서는 1MHz~30MHz의 차단주파수를 갖는 고속 PLC 모뎀 수신단측의 대역통과 필터를 설계하였다. 필터를 설계하기 위한 방법으로 저전압 및 저소비전력에 유리한 전류모드 방식을 이용하였고, 1MHz의 3차 바터워스 고역필터와 30MHz의 3차 체비세프 저역필터를 중속연결하여 6차의 대역통과 필터를 구성하였다. 또한 필터를 구성하기 위하여 적분기와 미분기를 설계하여 필터 설계에 활용하였다. 설계된 적분기는 기존 적분기에 비하여 이득 및 주파수 특성이 개선된 구조로써 새롭게 설계하였는데 소신호해석 및 시뮬레이션을 통하여 비교분석한 결과, 이득은 4.1dB 만큼, 단위이득 주파수는 37MHz 만큼 증가한 결과를 얻었다. 그리고 전압 제어 방법으로 통하여 필터의 차단주파수가 200KHz에서 50MHz대역까지 튜닝될 수 있도록 함으로써 여러 가지 요인에 의하여 변형될 수 있는 차단주파수의 변형을 재조정할 수 있도록 설계하였다. 설계된 필터를 1.8V-0.18 μ m CMOS 공정파라미터를 이용하여 HSPICE 시뮬레이션으로 특성을 조사한 결과, 고속 PLC 모뎀용 수신단측 신호를 선택하는 대역통과 필터로서 그 활용이 가능할 수 있음을 확인하였다.

References

- [1] J. J. Lee, "Home Network Service and Technical Trend", *KERI* No.15, pp 68-73, Feb, 2004.
- [2] D. W. Jang, "Analysis of Technical Regulations for Deploying Power Line Communication", *Electronic Communication Trend Analysis*, Vol. 19, No. 1, pp 27-32, Feb, 2004.
- [3] Y. S. Gang, "Trend and Commercialization Prospects of Power Line Communication", *KIEES Electron Wave Technique*, Vol. 15, No. 4, pp 5-18, Oct, 2004.

- [4] KEPCO, "Current Status and Prospects of Power Line Communication ", *KEPCO* June. 2004.
- [5] Y. Kim, S. W. Lee, H. Park and I. S. Kim, "Design of Analog Front End for Power-Line Communication of Korean Standard", *IEEE Trans. on Power Delivery*, Vol. 23, No.4, pp. 1918-1920, Oct, 2008.
- [6] N. A. Shah and S. Z. Lqbal, "Current-mode active only universal filter", *Int. J. Electron.*, Vol. 90, pp. 407-411, 2003.
- [7] R. H. Zele, D. J. Allstot, "Low-Power CMOS Continuous-Time Filters", *IEEE J. Solid-State Circuits*, Vol. 31, No.2, pp. 157-168, Feb, 1996.
- [8] J. Horng, C. Hou, C. Tseng, R. Chang, and D. Yang, "Cascadable Current-Mode First-Order and Second-Order Multifunction Filters Employing Grounded Capacitors", Hindawi Publishing Corporation, *Active and Passive Electronic Components*, Volume 2012.

방 준 호(Jun-Ho Bang)

[정회원]



- 1989년 2월 : 전북대학교 전기공학과 졸업
- 1991년 2월 : 전북대학교 대학원 전기공학과 졸업(석사)
- 1996년 2월 : 전북대학교 대학원 전기공학과 졸업(박사)
- 1998년 3월 ~ 현재 : 전북대학교 IT응용시스템공학과 교수

<관심분야>

아날로그 집적회로 설계, 통신용 필터 설계

이 우 춘(Woo-Choun Lee)

[정회원]



- 1977년 2월 : 단국대학교 전기공학과 졸업
- 1986년 2월 : 명지대학교 대학원 전기공학과 졸업(석사)
- 1995년 2월 : 명지대학교 대학원 전기공학과 졸업(박사)
- 1992년 3월 ~ 현재 : 전북대학교 IT응용시스템공학과 교수

<관심분야>

전기기기, 전력변환