

위성 통신용 주파수 하향 변환기의 설계 및 제작

이승대^{1*}, 나상엽²

¹남서울대학교 전자공학과, ²남서울대학교 컴퓨터학과

Design and Implementation of Frequency Down Converter for Satellite Communication

Seung-Dae Lee^{1*} and Sang-Yeob Na²

¹Dept. of Electronic Engineering, Namseoul University

²Dept. of Computer Science, Namseoul University

요약 본 논문에서는 LC 필터 기술을 기반으로 하는 주파수 단일 하향 변환기를 설계 및 제작하였다. 설계한 단일 하향 변환기는 저잡음 증폭기, 혼합기 IF 증폭기, LC 필터로 구성하였으며 DC block 커패시터와 RF bypass 커패시터로 구성된다. 설계한 변환기는 IC를 LC 필터로 대체하여 전력을 감소시키고 제작비용을 낮추어주는 효과를 보인다. 본 논문에서 설계, 제작한 단일 하향 변환기는 이득이 약 10dBm이고 70MHz에서 18MHz의 대역폭을 실현하였다.

Abstract In this paper, design and implementation of frequency down converter based on LC filter technic. Single frequency down converter, designed a low-noise amplifier, mixer, IF amplifier, LC filter was configured. And it is composed of DC block capacitors and RF bypass capacitor. LC filter, replace it with the IC reduced the power and realized low cost. The gain of single down converter is about 10dBm and realized by 18MHz bandwidth at 70MHz band

Key Words : Chebyshev Filter, LNB, NF, Cut-off Frequency

1. 서론

1992년 우리별 1호를 시작으로 현재 Ku-Band 대역을 사용하는 무궁화위성은 다방면에서 사용되고 있다. 위성을 이용한 여러 가지 서비스가 확대되고 또한 위성 통신에 대한 중요성이 급부상함에 따라 위성 통신용 부품 및 송수신 방식에 대한 기술 개발이 절실히 요구되고 있는 실정이다. 송수신 기기가 점차 진보, 향상 될수록 단말기 내부의 시스템에서 처리되는 주파수 과정 역시 더욱 더 섬세하며 복잡해지고 있는데 이에 주파수 변환기 (frequency converter) 역시 송수신기의 발전과 함께 중요한 부분으로 여겨지고 있다.

위성 통신 시스템에서 위성의 신호를 기저대역 신호로 변환하기 위해서 없어서는 안될 시스템 중 하나가 주파수 변환기이다. 따라서 송수신 시스템에서 큰 영향을 미

치고 있다. 주파수 변환기는 2 가지의 변환 방식을 가지고 있다[1,2]. 블록 주파수 변환 방법은 다채널을 수신 받을 수 있다는 장점과 온도 및 습도의 변화에 상대적으로 보호되어 있지만 다른 방식보다 제작하는데 어렵고 비용이 많이 든다는 단점이 있다. 그러나 단일 방식 변환기는 상대적으로 제작하기 용이하며 비용이 적게 든다는 장점을 가지고 있다[3].

본 논문에서는 단일 방식 주파수 변환기를 기존의 기술 방식과 여파기 등을 이용함으로써 저전력 및 저가의 주파수 변환기를 제작하고자 한다.

2. 본론

그림 1은 주파수 단일 하향 변환기의 전체적인 흐름을

본 논문은 2011년도 남서울대학교 학술연구비지원에 의해 연구되었음.

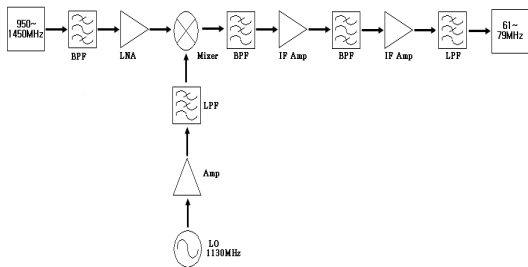
*교신저자 : 이승대(seungdae@nsu.ac.kr)

접수일 11년 12월 16일

수정일 12년 01월 16일

게재확정일 12년 02월 10일

나타낸 시스템 블록도이다. 수신 안테나단의 저잡음 변환기에서 송신한 주파수를 BPF에서 주파수 대역폭을 950MHz~1,450MHz로 차단하며 저잡음 증폭기(LNA)에서 잡음을 제거하고 혼합기로 입력된다. 국부 발진기에서 발진한 주파수가 RF 신호를 IF 신호로 하향 변환 시켜주는 RF 하향 변환 혼합기(RF down mixer)로 들어온 주파수를 70MHz의 중간 주파수로 변환하고 대역통과필터를 통과함으로써 위성 수신 주파수 규격인 대역폭 18MHz(61~79MHz)로 차단되며 증폭기로 신호를 증폭한 후 기저대역 신호로 변환하게 된다[4].



[그림 1] 주파수 변환기의 시스템 블록도
[Fig. 1] System block diagram of frequency converter

본 논문에서 주파수 단일 하향 변환기의 성능을 결정하는 가장 중요한 요소인 필터는 식 (1) 과 같은 감쇠식을 갖는 Chebyshev 필터를 사용하였다. Chebyshev 필터는 가장 많이 사용되는 필터로 리플이 존재하지만 감쇠기울기가 높은 양호한 스퀘트 특성을 가지고 있다.

$$A_{dB} = 10 \log \left[1 + \epsilon^2 C_n^2 \left(\frac{\omega}{\omega_c} \right) \right] \quad (1)$$

여기서 계수 ϵ 은 식 (2)와 같다.

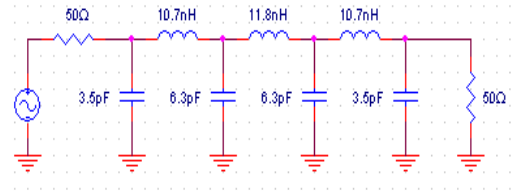
$$\epsilon = \sqrt{10^{\frac{R_{dB}}{10}} - 1} \quad (2)$$

이며 R_{dB} 는 통과대역 리플의 dB값이다[5,6]

필터를 설계하는 방법을 이용하여 리플 0.1 dB, 차단 주파수 1130MHz, 부하저항 50Ω인 Chebyshev 필터를 설계하였다. 저역 통과 기본형 소자값표에서 조건에 맞는 소자값을 찾고 이를 이용하여 기본 회로를 설계하고 식 (3)을 이용하여 커패시터 및 인덕터의 값을 계산하였다.

$$C = \frac{C_n}{\omega R}, \quad L = \frac{RL_n}{\omega_c} \quad (3)$$

최종적으로 설계한 필터 회로는 그림 2와 같다.



[그림 2] 계산된 값을 적용한 LPF 회로
[Fig. 2] LPF circuit with computer values

회로내에서 고정 감쇠기는 레벨 조정, 안정성 개선, 매칭 개선을 위하여 사용하였다. 발진회로는 그 출력에 연결되는 부하의 영향을 받는다. 부하의 영향을 줄이기 위하여 발진 회로의 안정성을 개선하기 위하여 감쇠기를 회로에 삽입하게 된다. 혼합기에서는 국부 발진기, 중간 주파수와와의 매칭을 개선하기 위하여 사용하였으며 3 dB의 π 형 고정 감쇠기를 사용하였다. 식 (4)에 감쇠기를 설계하기 위한 저항값 유도식이다.

$$R_s = \frac{Z_{out}}{2} (10^{L/10} - 1) \times 10^{-L/20}$$

$$R_p = \frac{1}{\frac{10^{L/10} + 1}{Z_{out}(10^{L/10} - 1)} - \frac{1}{R_s}} \quad (4)$$

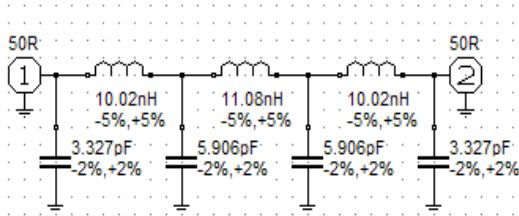
여기서 R_s 는 입력 포트와 출력 포트 사이에 직렬 연결된 저항값이며 R_p 는 병렬 연결된 저항값이다[7,8].

3. 모의실험

필터 제작을 위한 인덕터와 커패시터는 1608 chip 커패시터와 1608 chip 인덕터를 사용하였다. 모의실험은 RF-Sim 프로그램을 이용하였다. 그림 3(a)는 1,130MHz LPF를 시뮬레이션 하기 위한 소자값이며 그림 3(b)는 시뮬레이션 결과이다. 원하는 파형 및 이득, 정재파비 값을 얻기 위하여 튜닝 작업을 수행하였다.

혼합기의 출력단에서는 2,330MHz와 70MHz의 주파수 신호가 출력된다. 차단 주파수 70MHz인 저역 통과필터는 출력되는 주파수 성분중에서 70MHz 대역의 신호를 추출하기 위하여 설계하였으며 기본 회로로부터 원하는 출력값을 얻기 위하여 소자값을 미세 조절하였다. 그림 4는 70MHz의 LPF에 대한 소자값 및 시뮬레이션 결과를

나타내었다. 이 시뮬레이션을 통하여 실제 제작하려는 LPF의 대략적인 소자값을 얻을 수 있다.

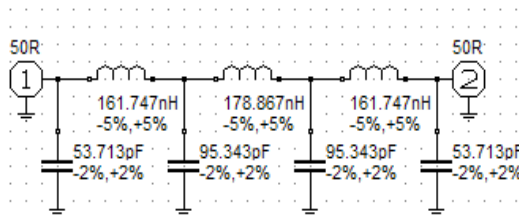


(a) 시뮬레이션 회로

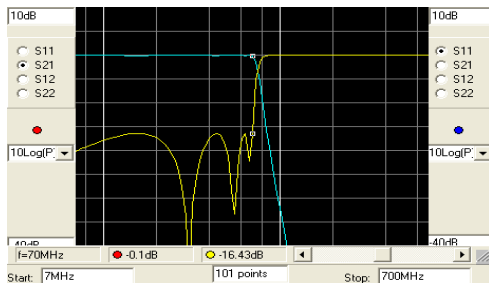


(b) 시뮬레이션 결과파형

[그림 3] 차단주파수 1,130MHz인 LPF 모의실험
[Fig. 3] Simulation of cutoff freq. 1,130MHz



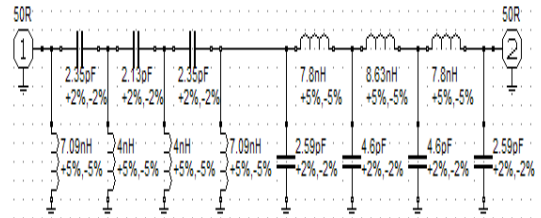
(a) 시뮬레이션 회로



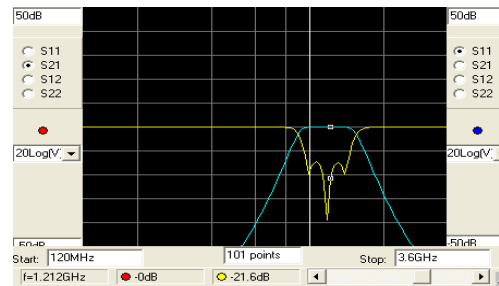
(b) 시뮬레이션 결과 파형

[그림 4] 차단주파수 70MHz인 LPF 모의 실험
[Fig. 4] Simulation of cutoff freq. 70MHz

950MHz~1,450MHz의 BFP는 안테나 상층부에 존재하는 저잡음 차단 하향 변환기에서 보내온 신호를 원하는 주파수 대역만을 입력 신호로 사용하기 위하여 설계하였다. 대역통과필터는 각각 7차 LPF와 HPF를 조합하여 설계하였다. 그림 5는 950MHz HPF와 1,450MHz LPF를 조합한 후 시뮬레이터를 이용하여 모의실험한 결과파형이다.



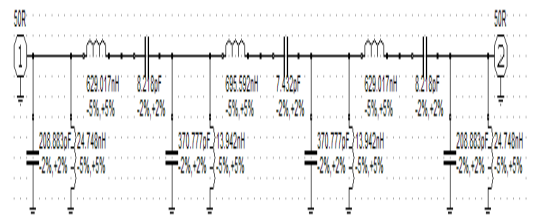
(a) 시뮬레이션 회로



(b) 시뮬레이션 결과파형

[그림 5] 950~1,450MHz BPF의 모의실험
[Fig. 5] Simulation of 950~1,450MHz BPF

최종단의 BPF 또한 전체 회로 실험에서 실험값의 변동을 고려하여 약간의 여유를 두고 차단 주파수를 설정하였다. 대역폭 18MHz는 위성 통신 규격 주파수 대역을 나타낸다. 따라서 500MHz 대역폭을 갖는 신호는 1차 IF 주파수 대역에서 70MHz 대역폭을 갖게 되며 2차 IF 주파수 대역에서 18MHz로 변환된다. 이에 대한 시뮬레이션 결과는 그림 6에 보인 바와 같다.



(a) 시뮬레이션 회로



(b) 시뮬레이션 결과파형

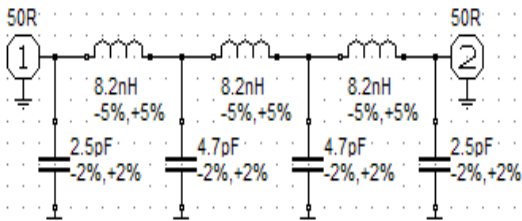
[그림 6] 61~79MHz 대역의 BPF 모의실험
[Fig. 6] Simulation of 61~79MHz band BPF

4. 실험결과 및 고찰

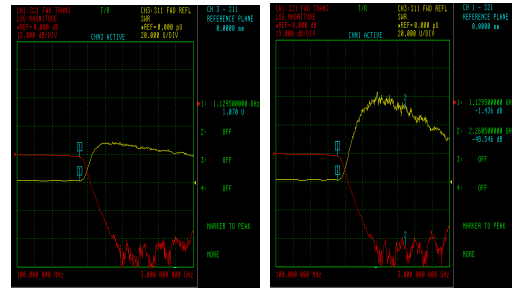
표 1은 각 능동소자와 전원부의 전압을 측정한 결과이다. 전원부에 6.52V의 전압을 인가하면 MIC39102 레귤레이터를 거쳐 5.45V로 전압강하가 발생함을 확인하였으며 이 전압은 각 능동소자의 바이어스 회로로 인가되며 각 능동소자의 바이어스 회로에 존재하는 저항값에 의하여 5V의 정전압원이 각 능동소자에 공급하도록 설계하였다. 또한 필터의 실험 결과를 얻기 위하여 Anritsu사의 MS4623B 주파수 분석기를 사용하였다.

[표 1] 각 능동소자의 입력 정전압원
[Table 1] Input voltage source of active device

전원부 입력단	6.52[V]
전원부 출력단	5.45[V]
BG13B	4.89[V]
BL011	4.87[V]
혼합기부 BIF1	5.02[V]
출력부 BIF1	4.97[V]



(a) 필터 회로

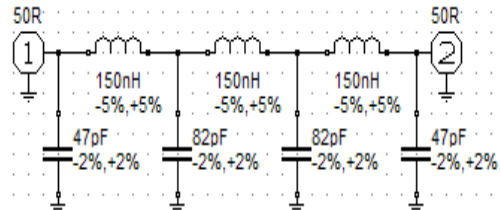


(b) 이득

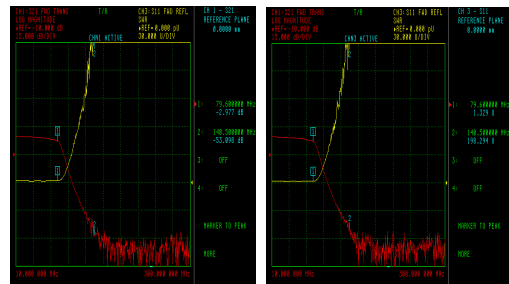
(c) 정재파비

[그림 7] 차단주파수 1,130MHz LPF 측정결과
[Fig. 7] Measurement result of cutoff frequency 1,130MHz LPF

그림 7(a)는 실험을 통해 얻은 최종 소자값으로 설계한 회로이다. 그림 7(b)의 결과에서 알 수 있듯이 차단 주파수는 약 1130MHz에서 -1.436dB이며 제2 고조파의 크기는 -48.546dB이다. 그림 7(c)에서 알 수 있듯이 정재파비는 1.078U이다. 차단 주파수를 -3dB로 하지 않은 이유는 최종적인 회로에 부품과 저장 및 소자를 실장할 경우 차단 주파수가 변하게 되기 때문에 여유를 두고 차단 주파수를 설정하였기 때문이다.



(a) 필터 회로



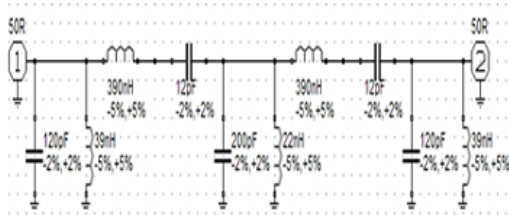
(b) 이득

(c) 정재파비

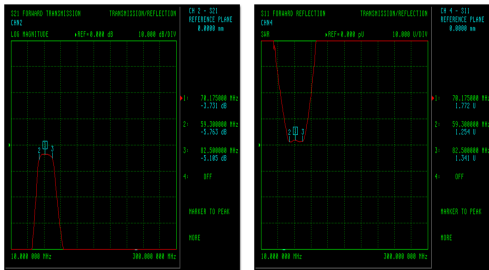
[그림 8] 차단주파수 70MHz인 LPF 측정결과
[Fig. 8] Measurement result of cutoff frequency 70MHz LPF

그림 8(a)는 실험을 통해 얻은 최종 소자값으로 설계한 회로이다. 그림 8(b)의 결과에서 알 수 있듯이 차단주

파수가 70MHz에서 -2.977dB이다. 그림 8(c)는 정재파비가 1.329U이다. 차단 주파수가 -3dB에서 +10MHz를 설계한 이유는 차후 최종적인 회로에서 실험값들이 약간씩 변화될 수 있기 때문에 약간의 여유를 두고 차단 주파수를 설정하였기 때문이다.



(a) 필터 회로



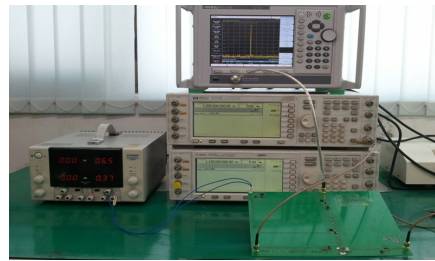
(b) 이득

(c) 정재파비

[그림 9] 61~79MHz 대역의 BPF 측정 결과
[Fig. 9] Measurement result of 61~79MHz band BPF

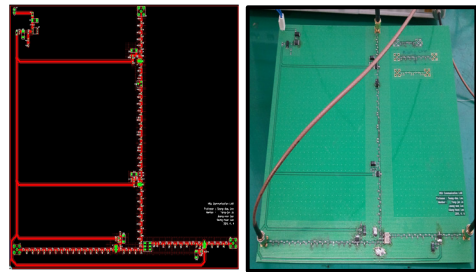
그림 9(b)에서 확인할 수 있듯이 HPF에서 차단 주파수가 59.3MHz에서 -5.763dB, LPF에서 차단 주파수가 82.5MHz에서의 이득은 -5.105dB 값을 갖는다. 또한 정재파비는 각각 1.254U와 1.341U가 측정되었으며 중심주파수 70MHz에서 정재파비는 1.772U가 측정되었다. 대역폭이 18MHz인 좁은 대역폭으로 인하여 삽입 손실이 조금 크게 측정되었으며 대역 통과 주파수가 -3 ~ -5 dB로 손실이 크게 측정되었으나 이는 증폭기의 이득을 통해 손실을 보완할 수 있다.

전체적인 주파수 변환기의 실험은 여러 가지 부분 회로의 실험에 의해서 유도된 데이터의 소자값들을 PCB에 실장한 후 주파수 파형 분석기로 측정하였다. 그림 10에 보인 바와 같이 RF 신호 입력을 위하여 Agilent사의 E4432B를 사용하고 국부 발진용으로 Hewlett-Packard사의 신호발생기를 사용하였으며 출력 신호 측정을 위하여 Anritsu사의 MS2718B 주파수 파형 분석기를 사용하였다.



[그림 10] 주파수 변환기 실험 측정 장비
[Fig. 10] Frequency converter of measurement equipment

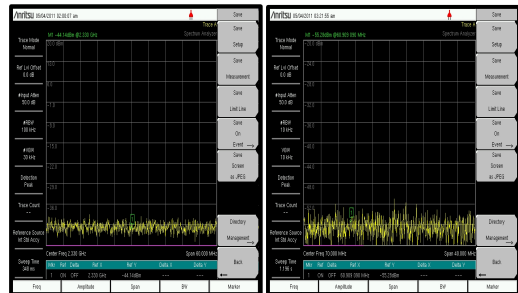
그림 11에 보인 바와 같이 PCB 기판은 PADS 9.0 프로그램을 이용하여 회로를 설계한 후 제작하였다[9]. 데이터 시트에 의한 부품의 크기와 전체 회로에 맞추어 설계하였다.



(a) PADS 회로

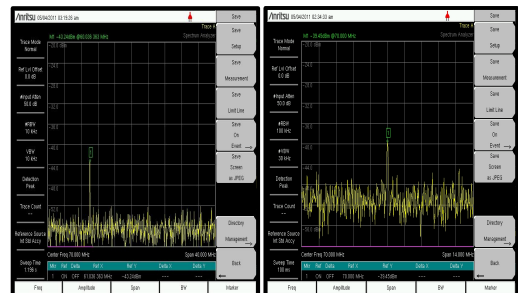
(b) PCB 회로

[그림 11] 제작된 단일 주파수 변환기 회로
[Fig. 11] Single frequency down converter circuit



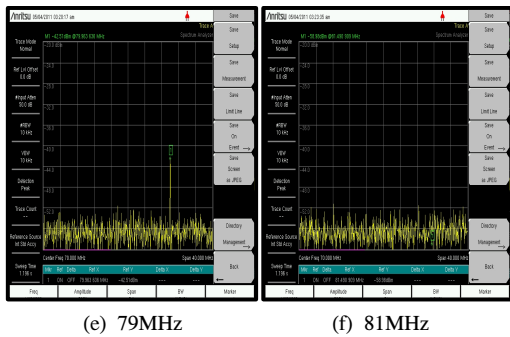
(a) 2330MHz

(b) 60MHz



(c) 61MHz

(d) 70MHz



[그림 12] 주파수 파형 분석기로 측정된 결과
[Fig. 12] Measurement result with a spectrum analyzer

그림 12(a)는 혼합기에서 합과 차에 의해서 출력된 신호 2,330MHz와 70MHz 중 2,330MHz가 LPF에 의해서 제거되었음을 확인할 수 있다. 그림 12(b)~그림 12(f)는 중심 주파수 70MHz이고 대역폭이 61~79MHz인 단일 주파수 변환기의 출력신호이다. 이 결과로부터 주파수 하향변환기가 정확히 동작하고 있음을 확인할 수 있다.

5. 결론

위성 통신 기술에서 송수신단은 신호를 주고 받는 기능을 하는 중요한 부분이다. 이는 곧 시스템의 성능을 좌우하며, 시스템의 경쟁력을 확보하기 위한 모듈의 저전력, 저가격화가 요구되고 있다.

본 논문에서는 필터용 IC를 인덕터와 커패시터를 사용한 LC 필터로 변경한 위성 통신용 단일 주파수 하향 변환기를 설계 및 제작하였다. 설계된 통합 회로에는 저잡음 증폭기, 혼합기, 필터, 증폭기 및 감쇠기로 구성된다. 실험은 회로의 기본적인 IC와 LC 필터의 기본 소자값을 찾고 RF-Sim 프로그램을 사용하여 모의 실험하였으며 실제 측정을 통하여 정확한 소자값을 구현하고 PCB에 실장한 후 RF 단, IF 및 LO 단을 각각 실험하고 최종적으로 1,200MHz의 중간 주파수와 1,130MHz의 LO 주파수를 통해 결과를 측정하였다.

그 결과 설계한 수치대로 혼합기에서 출력된 또 하나의 신호인 2,330MHz는 출력되지 않았으며 최종 출력단에서 중간 주파수 70MHz를 중심으로 18MHz 대역인 61~79MHz 범위에서 파형이 측정되었다. 이득이 약 39.45dBm 이며 39~41dBm 사이에서 결과가 측정되었으며 신호부의 정재파비는 1.5:1 이하의 설계 사양을 충분히 만족하는 것을 확인하였다. 이에 본 논문에서 도출한 실험 결과값은 실제 RF 수신기의 설계 데이터로 충분히

활용할 수 있을 것이다.

References

- [1] Sang-Ho, Hong, "Design of RF Block Up&Down Converter for 2.4GHz ISM Band", Sogang University Graduate School, 2000.
- [2] Hyun-Won, Mun, "An Efficient Realization of 2.4GHz Low Power RF Transceiver", KAIST, 1999.
- [3] Dong-Jin, Kim, "Design and Implementation of Low Noise Block Downconverter for Ku-Band", Kwangwoon University Industrial Training Graduate School, 2003.
- [4] Byung-Man Min, "Design and Implementation of the Up/Down Converter with Improved LO-to-RF Isolation", Kwangwoon University, 2004.
- [5] Chris Bowick, "RF Circuit Design", Butterworth Heinemann, pp.78-89, pp.296-319, 2007.
- [6] Sung-Ho, Kim, "A Study on the Design of RF Front-End Receiver for 2.4GHz Application", Inha University Graduate School, 2003.
- [7] Hyun-Goo Kim, "Down Converter Block with Improved Imd for Ku-Band LNB Application", Department of Electronics engineering Graduate School Kwangwoon University, 2002.
- [8] Young-Gi, Park, "RF Circuit Design - Theory and Practical", Wooshin, 1999.
- [9] Sang-Hyun, Yoon, "PADS 2007 for PCB Designers", Naeha, 2009.

이 승 대(Seung-Dae Lee)

[정회원]



- 1992년 2월 : 단국대학교 대학원 전자공학과 (공학석사)
- 1999년 8월 : 단국대학교 대학원 전자공학과 (공학박사)
- 2000년 1월 ~ 2002년 12월 : (주)스포츠투너 기술이사
- 1995년 4월 ~ 현재 : 남서울대학교 전자공학과 교수

<관심분야>

채널모델링, RF통신, 정보통신

나 상 엽(Sang-Yeob Na)

[정회원]



- 1995년 2월 : 동국대학교 대학원
컴퓨터공학과 (공학석사)
- 2000년 2월 : 동국대학교 대학원
컴퓨터공학과 (공학박사)
- 2004년 8월 ~ 2005년 8월 :
Carnegie-Mellon University,
Computer Science
- 1996년 3월 ~ 현재 : 남서울대
학교 컴퓨터학과 교수

<관심분야>

보안, 전자문서, 정보검색