

## 가유전체 기판을 이용한 비대칭 브랜치 라인 커플러의 설계

임종식<sup>1\*</sup>, 이재훈<sup>1</sup>, 권경훈<sup>1</sup>, 안달<sup>1</sup>  
<sup>1</sup>순천향대학교 전기공학과

### Design of A Asymmetric Branch Line Coupler Using Artificial Dielectric Substrate

Jongsik Lim<sup>1\*</sup>, Jaehoon Lee<sup>1</sup>, Kyunghoon Kwon<sup>1</sup> and Dal Ahn<sup>1</sup>

<sup>1</sup>Department of Electrical Engineering, Soonchunhyang University

**요 약** 본 논문에서는 가유전체 기판구조를 이용한 비대칭 브랜치 라인 커플러의 설계에 대하여 기술한다. 가유전체 기판구조에서는 주기적으로 다수의 비어홀들이 삽입되므로 등가적으로 유효유전율과 유효투자율이 증가하여, 여기에 전송선로를 구현할 경우 표준형 선로에 비하여 동일한 전기적 길이일 때 물리적 길이와 선폭이 감소하게 된다. 이런 특성을 이용하여 초고주파 회로들을 소형화하여 설계할 수 있는데, 본 논문에서는 2GHz대에서 동작하는 3:1 비대칭 브랜치 라인 커플러를 소형화하여 설계하는 것에 대하여 기술한다. 설계된 커플러는 표준형 전송선로를 이용하여 설계한 회로에 비하여 동일한 성능을 가지면서 약 53.4%의 크기를 갖는다. 비대칭 전력 분배 비율이 시뮬레이션과 측정 데이터에서 잘 일치하고 있으며, 측정된 손실도 불과 0.2dB 이내로 매우 적다.

**Abstract** In this paper, the design of asymmetric branch line couplers using artificial dielectric substrate (ADS) is described. The effective permittivity and permeability increase in ADS because of the lots of the inserted via-holes. So the physical length and width of transmission lines realized on ADS are reduced compared to the standard lines. This enables one to design size-reduced microwave circuits. As an instance in this work, an asymmetric branch line coupler with the ratio of 3:1 is designed at 2GHz. The designed coupler has a small size of 53.4% compared to the normal circuit while the same performances are preserved. A good agreement between the simulated and measured asymmetric power dividing ratio is shown. The measured loss is only less than 0.2dB, which is a very small value.

**Key Words** : branch line coupler, SIAD, ADS, artificial dielectric substrate

### 1. 서론

표준형 마이크로스트립 전송선로 구조는 단층의 유전체 기판층 상하면에 두 금속면이 존재하고, 윗 금속면에는 원하는 신호선 패턴이 구현되고, 아래 금속면에는 접지층(ground plane)이 넓게 도포되는 구성을 갖는다[1,2]. 따라서 표준형 기판 구조에서는 유전체 기판의 두께와 유전율이 주어지면, 어느 특정한 주파수에서 전송선로의 길이와 선폭은 일정하게 고정된다. 선폭에 따라서 유효유전율과 유효투자율도 변동된다고 하나 거의 미세한 차이

가 있을 뿐 큰 차이가 없게 된다.

이에 비하여 유전체층을 두 층으로 구성하고 어느 한 쪽 유전체 층에 부가적인 인덕턴스나 커패시턴스 효과를 낼 수 있는 다수의 비어홀 구조를 삽입하여 다양한 유효유전율과 유효투자율을 유도해 낼 수 있는 기판 구조를 가유전체 기판 (artificial dielectric substrate (ADS) or substrate integrated artificial dielectric (SIAD)) 구조라고 한다[3]. 이 구조에서는 특히 표준형 기판구조에 비하여 유효유전율과 유효투자율이 증가하는 특성을 보이기 때문에, 동일한 크기의 기판구조나 전송선로에 대해서 전기

\*Corresponding Author : Jongsik Lim

Tel: +82-10-5448-7803 email: jslim@sch.ac.kr

접수일 12년 03월 07일

수정일 12년 04월 13일

게재확정일 12년 05월 10일

적으로 더 증가한 길이를 얻어낼 수 있다는 특징이 있다. 따라서 초고주파 회로나 시스템의 소형화 설계에 매우 유리한 구조를 갖는다.

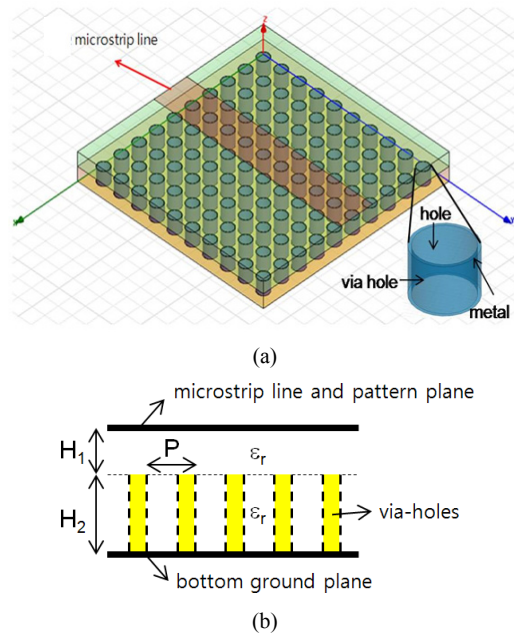
브랜치 라인 커플러(branch line coupler, BLC)는 입력 신호를 두 출력 경로로 나누면서 두 출력 신호 간에 90도의 위상차를 갖게 해주는 회로로서, 응용 가치가 매우 높아 전력분배기로서의 기능뿐만 아니라 무선통신용 회로 및 시스템에의 필수 구성요소로서 응용가치가 매우 높은 회로이다[4].

전력분배기로서의 브랜치 라인 커플러는 두 출력간의 출력의 크기가 같은 대칭적인 분배구조가 일반적이다. 그러나 브랜치 라인 커플러 회로가 응용되는 시스템 구성에 따라서, 커플러로서의 기능을 위해서는 오히려 비대칭 구조의 전력분배기가 더 바람직한 경우도 있을 수 있다 [5]. 이에 본 연구에서는 가유전체 기판 구조를 이용하여 3:1 비대칭 브랜치 라인 커플러 회로를 소형화설계하고 그 성능을 측정하고자 한다.

## 2. 가유전체 기판구조에 대한 간략한 고찰

가유전체 구조에 대한 연구결과는 이미 선행논문들에 서 설명된 바가 있다[6,7]. 그러므로 본 논문에서는 가유전체 기판 구조 자체에 대한 연구결과를 제시하는 것을 목표로 하지는 않는다. 그러나 비대칭 브랜치 라인 커플러의 소형화 설계를 위하여 가유전체 기판구조를 이용하므로 논리적인 서술을 위하여, 가유전체 구조에 대한 간략한 고찰은 필요할 것으로 판단된다.

그림 1(a)는 수많은 비어홀이 일정 간격을 유지한 채 아래 기판에 구현되고, 위 기판의 상면에는 보통의 마이크로스트립 전송선로 패턴이 구현된 가유전체 기판 구조를 3차원 도면으로 보여주고 있다. 내부 비어홀은 바닥 접지면과의 동일한 전기적 접촉을 유지하기 위하여 금속으로 도금되어 있고, 원통형 내부 부분은 공기로 채워진다. 이 구조에 대하여 옆면에서 바라본 단면도가 그림 1(b)에 제시되어 있다. 편의상 두 윗 층과 아래층의 기판이 동일한 유전체로 구성되어 있다고 하면 비유전율을 ( $\epsilon_r$ )로 표시할 수 있다.  $H_1$ 과  $H_2$ 는 각각 위와 아래 기판의 두께를 가리키고 있고, 일정한 주기적 간격은 피치 (pitch)  $P$ 로 표시되어 있다. 윗 기판의 아랫면 금속면은 사전에 완전히 제거되어야 그림 1(b)와 같은 가유전체 구조가 완성된다.



[그림 1] 가유전체 기판에서의 마이크로스트립 전송선로의 구조 (b)3차원적 구조 (a)옆단면 구조

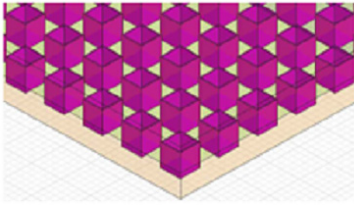
[Fig. 1] Microstrip line structure with the artificial dielectric substrate (a)3-dimensional view (b)side view

이러한 가유전체 구조에 구현된 마이크로스트립 전송선로는 다수의 비어홀로 인하여 단위 길이당 증가의 커패시턴스와 인덕턴스가 표준형 전송선로에 비하여 크게 증가하게 된다. 따라서 가유전체 구조에 구현된 마이크로스트립 전송선로를 표준형 전송선로와 비교할 때 동일한 물리적 길이에 비하여 전기적 길이가 증가하거나, 또는 역으로 동일한 전기적 길이에 비하여 물리적 길이가 감소하는 효과를 얻을 수 있으며, 이런 현상은 보통 지연파 효과(slow-wave effect)의 특징적인 장점으로 인식되어 왔다[8].

가유전체 기판을 활용하기 위해서는 그림 2에 보인 것처럼 수많은 비어홀의 효과를 시뮬레이션 해야 한다. 보통 크기의 초고주파 회로에 대하여 필요한 비어홀의 개수가 수백에서 수천에 이르므로 보통의 회로설계용 시뮬레이터(circuit simulator)로는 성능 분석이 불가능하다. 이때는 전자기적 시뮬레이터(electromagnetic (EM) simulator)를 이용하여 전체 구조에 대한 전자기 분석을 수행해야 한다. 본 연구에서의 설계 과정에서도 HFSS (high frequency structure simulator)라는 EM 시뮬레이터를 이용하였다.

한편 그림 1(a)에 보인 구조에 의하면 비어홀은 원형 구조인데, 원형 구조는 메쉬(mesh)의 개수가 상대적으로

매우 많아져서 EM 시뮬레이션 시간이 오래 걸리거나 수렴에 실패하는 등의 문제가 자주 발생한다. 이러한 문제를 피하기 위하여 원형과 유사한 특성을 갖도록 사전에 계산된 크기를 갖는 사각형 구조의 비어홀을 사용하면 원형 구조일 때와 유사한 시뮬레이션 효과를 얻으면서도 시간을 크게 절약할 수 있음이 이미 밝혀졌다[6]. 본 연구에서는 이와 같은 방법으로 가유전체 기판 구조에서 소형화된 비대칭 브랜치 라인 커플러를 설계하였다.

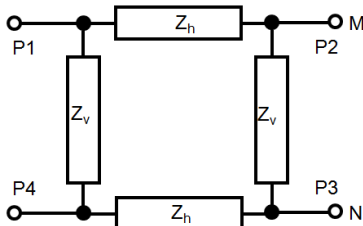


[그림 2] 빠른 시뮬레이션을 위한 비어홀 구조  
[Fig. 2] Via-hole structure for fast simulation

### 3. 가유전체 구조의 비대칭 브랜치 라인 커플러의 설계

본 장에서는 가유전체 구조를 이용한 비대칭 브랜치 라인 커플러의 소형화 설계에 대하여 기술한다. 브랜치 라인 커플러는 일종의 전력분배기이기 때문에 먼저 이에 대하여 간략하게 고찰하고자 한다.

그림 3은 M:N의 전력 분배비를 갖는 비대칭 브랜치 라인 커플러 구조를 보여준다. 비대칭 브랜치 라인 커플러의 구성하는 전송선로 소자의 임피던스는 식 (1), (2)와 같음이 이미 알려져 있다. 일반적으로 널리 사용되는 기준 특성 임피던스값( $Z_0=50\Omega$ )을 이용하면, 1:1 분배비를 갖는 표준형 브랜치 라인 커플러 구조에서는  $M=N=1$ 이므로  $Z_h=35.35\Omega$ ,  $Z_v=50\Omega$ 인 임피던스를 가질 것이다.



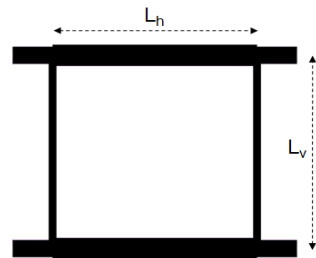
[그림 3] M:N의 비대칭 분배비를 갖는 브랜치 라인 커플러 구조  
[Fig. 3] Branch hybrid coupler with the asymmetric dividing ratio of M:N

$$Z_h = \sqrt{\frac{m}{m+n}} Z_0 \quad (1)$$

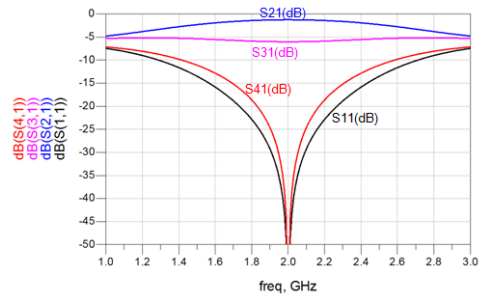
$$Z_v = \sqrt{\frac{m}{n}} Z_0 \quad (2)$$

3:1의 비대칭 분배비를 갖는 커플러는 그림 3의 P2 출력단자에 입력전력의 3/4이, P3 출력단자에 입력전력의 1/4이 전달되어야 하므로 달리 말하면 -6dB 커플러라고도 할 수 있다. 수식을 이용하면  $M=3$ ,  $N=1$ 이므로  $Z_h=43.3\Omega$ ,  $Z_v=86.6\Omega$ 의 선로 임피던스를 가져야 한다. 또한 입력단자 P1으로 입사된 전력이 비대칭으로 분배되어 출력단자 P2, P3에 전달되는 전력비를 나타내는 S21과 S31의 이상적인 값은 각각 -1.25dB, -6.02dB가 되어야 한다. 3:1의 비대칭 전력분배 특성을 가지므로 두 출력간에는 세 배의 전력차에 해당하는 -4.77dB의 차이가 보여야 한다.

가유전체 구조는 다수의 비어홀에 의한 커패시턴스 효과로 인하여 표준형에 비하여 동일한 선폭일 때 특성 임피던스가 낮아지는 효과를 가지므로, 처음에는 약간 높은 임피던스를 갖도록 선폭을 취한 후 가유전체 구조의 효과가 고려된 특성 임피던스를 계산하여 최종적으로 가유전체 구조 전송선로가 43.3Ω과 86.6Ω을 갖도록 설계를 확정한다.



(a)



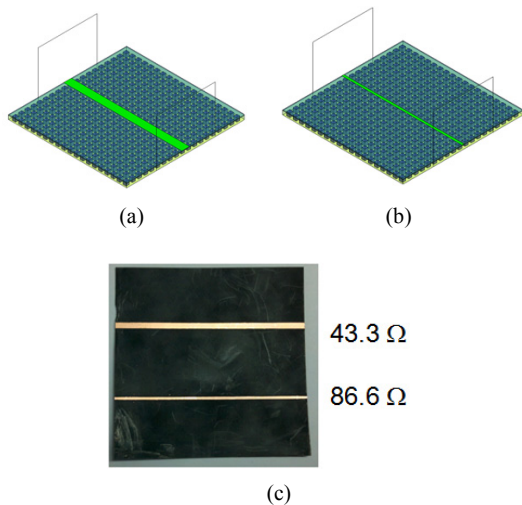
(b)

[그림 4] 3:1 분배비를 갖는 표준형 브랜치 라인 커플러 (a)레이아웃 (b)이상적인 성능

[Fig. 4] Standard branch line coupler with 3:1 dividing ratio (a)layout (b)ideal performances

그림 4(a)는 표준형 마이크로스트립 전송선로를 이용하여 2GHz에서 설계한 3:1 비대칭 브랜치 라인 커플러의 레이아웃이다. 본 연구의 가유전체 구조에서는  $H_1$ 과  $H_2$ 이 각각 5mils, 31mils이고  $\epsilon_r=2.2$ 인 기판을 이용하므로, 표준형 마이크로스트립 전송선로를 설계하기 위하여 두께(H)가 36mils인 기판을 이용하여 그림 4(a)와 같은 레이아웃을 지니는 회로를 설계할 수 있다. 설계 결과 43.3Ω 선로의 선폭은 3.42mm이고 2GHz에서  $\lambda/4$ 의 길이( $L_h$ )는 27.2mm이며, 86.6Ω 선로에 대해서는 선폭이 1.05mm이고  $\lambda/4$ 의 길이( $L_v$ )는 20.8mm이다. 선로를 구부리는 변형을 가하지 않는 상태에서 표준형 회로의 면적은 767.04mm<sup>2</sup>임을 알 수 있다.

설계된 표준형 회로의 성능을 알아보기 위하여 Agilent사의 회로설계용 시뮬레이터인 ADS (advanced design system)를 이용하였다. 그 결과 그림 4(b)에 보인 것처럼 2GHz에서  $S_{21}$ 과  $S_{31}$ 이 이상적인 특성에 가깝게 시뮬레이션 되었고, 상호간 차이도 -4.77dB이다.



[그림 5] 가유전체 기판구조에서 마이크로스트립 전송선로의 설계 (a)43.3Ω 선로 (b)86.6Ω 선로 (c)구현된 선로의 사진

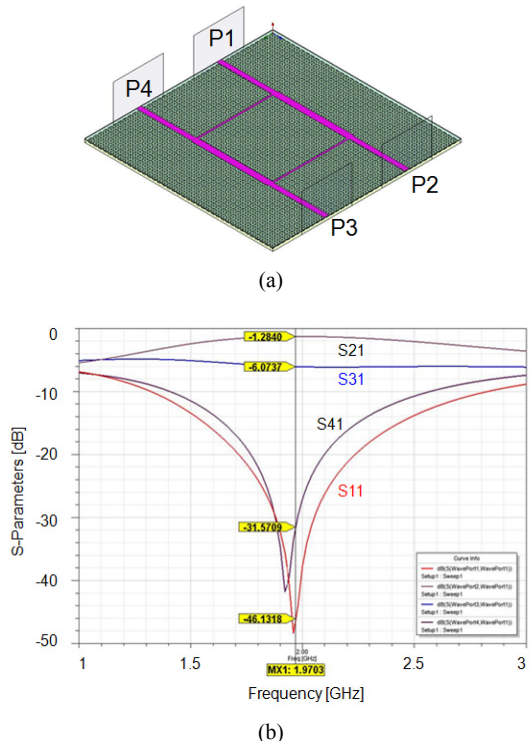
[Fig. 5] Design of microstrip lines on the artificial dielectric substrate structure (a)43.3Ω line (b)86.6Ω line (c)photo of the realized lines

이제 가유전체 기판 구조로 설계한 3:1 비대칭 브랜치 라인 커플러에 대하여 설명하기로 한다.  $H_1$ 과  $H_2$ 이 각각 5mils, 31mils이고  $\epsilon_r=2.2$ 인 가유전체 기판을 이용하여 그림 5와 같이 전송선로를 설계하였다. 설계과정에서 전송선로의 특성을 시뮬레이션 하기 위해 Ansoft사의 HFSS(high frequency structure simulator)를 이용하였다. 설계 결과 43.3Ω 선로의 선폭은 1.43mm이고 2GHz에서

$\lambda/4$ 의 길이( $L_h$ )는 19.7mm였으며, 86.6Ω 선로에 대해서는 선폭이 0.46mm이고  $\lambda/4$ 의 길이( $L_v$ )는 20.8mm이었다. 한편 표 1에는 몇 가지 선로 임피던스에 대한 전송선로들의 선폭과 2GHz에서  $\lambda/4$ 의 길이들이 비교되어 있다.

[표 1] 전송선로들의 선폭과 2GHz에서  $\lambda/4$ 의 길이 비교 [Table 1] Comparison of line width and physical length of  $\lambda/4$  at 2GHz

line impedance	선로의 선폭 (mm)		$\lambda/4$ @2GHz (mm)	
	표준형	가유전체	표준형	가유전체
42Ω	3.58	1.65	27.14	19.62
43.3Ω	3.42	1.43	27.2	19.7
50Ω	2.77	1.28	27.37	19.96
70.7Ω	1.56	0.7	27.85	20.49
86.6Ω	1.05	0.46	28.2	20.8



[그림 6] 3:1 분배비를 갖는 소형화된 브랜치 라인 커플러 (a)레이아웃 (b)시뮬레이션 성능

[Fig. 6] Size-reduced branch line coupler with 3:1 dividing ratio (a)layout (b)simulated performances

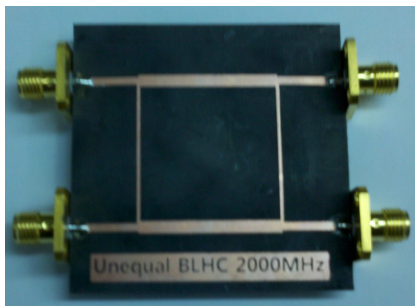
그림 6(a)는 가유전체 기판 구조의 전송선로를 이용하여 중심주파수 2GHz에서 설계한 3:1 비대칭 브랜치 라인

커플러의 설계 레이아웃이다. 가유전체 구조의 전송선로들의 선폭과 물리적 길이가 줄어들었기 때문에 설계된 브랜치 라인 커플러의 크기도 크게 감소하였다.  $L_4$ 가 19.7mm이고,  $L_3$ 가 20.8mm이므로 커플러 회로의 면적은 409.76mm<sup>2</sup>이며, 이는 표준형 회로의 약 절반에 가까운 53.42%의 크기에 해당한다.

그림 6(b)는 HFSS에서 EM 시뮬레이션한 S-파라미터를 보여주고 있다. 소형화된 커플러는 2GHz에서  $S_{21}$ ,  $S_{31}$ 이 각각 -1.28dB, -6.08dB로 그림 4(b)에 보인 이상적인 결과와 거의 같은 특성을 보이고 있다. 따라서 소형화 설계 이후에도 성능에 있어서 큰 열화(degradation)가 없음을 알 수 있다.

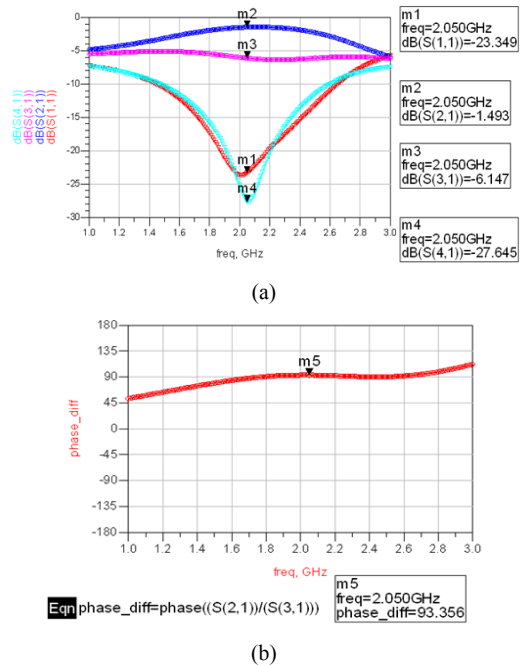
#### 4. 커플러의 제작 및 측정 결과

그림 7은 설계한 3:1 비대칭 브랜치 라인 커플러의 제작 사진을 보여준다. 이 사진에서는 윗 기판의 윗면 즉 마이크로스트립 선로의 패턴만 보이지만, 실제로는 가유전체 구조가 아랫 기판에 구현되어 있다. 제작된 회로는 표준형 회로의 약 절반에 해당하는 크기를 갖는다.



[그림 7] 제작된 비대칭 브랜치 라인 커플러의 사진  
[Fig. 7] Photograph of the fabricated asymmetric branch line coupler

그림 8(a)는 측정된 S-파라미터 성능을 보여주고 있다. 약간의 주파수 이동 현상이 보이고 있으나, 중심주파수에서  $S_{21}$ 과  $S_{31}$ 이 각각 -1.49dB, -6.15dB로 이상적인 3:1 비대칭 분배특성과 매우 유사하다. 또한  $S_{11}$ 과  $S_{41}$ 도 우수한 특성을 보이고 있으며, 신호의 분배과정에서 발생한 손실은 최대 0.2dB 이내로 매우 저손실 값으로 측정되었다. 한편 그림 8(b)는 브랜치 라인 커플러의 중요한 성능 지표인 두 출력간의 위상차가 이상적인 값인 90도에 매우 근접함을 보이고 있다.



[그림 8] 비대칭 브랜치 라인 커플러 측정성능 (a) S-parameter (c)위상차  
[Fig. 8] Measured results of the fabricated asymmetric branch line coupler (a)S-parameters (b)phase difference

#### 5. 결론

본 논문에서는 가유전체 기판구조의 전송선로 구조를 이용하여 3:1 비대칭 브랜치 라인 커플러를 소형화하여 설계하는 것에 대하여 기술하였다. 가유전체 구조는 다수의 비어홀에 의하여 단위길이당 증가의 인덕턴스와 커패시턴스가 증가로 인하여 전송선로의 지연과 효과가 발생하는데, 본 논문에서는 이런 특성을 이용하여 전송선로의 물리적 길이를 줄일 수 있음에 착안하여 비대칭 커플러를 소형화하여 설계하였다.

한 예로써 2GHz에서 3:1의 브랜치 라인 커플러를 설계, 제작 및 측정하였고 이를 이상적인 성능 및 전자기적 시뮬레이션 결과와 비교하였다. 설계 결과 표준형보다 약 절반 정도인 회로를 설계하였으며, 제작 및 측정된 성능도 사전에 예측한 바와 잘 일치하였다.  $S_{21}$ 과  $S_{31}$ 에 약 0.2dB의 손실이 있었으나 매우 적은 값이며, 이는 어떤 회로에서나 피할 수 없는 유전체 및 도체 손실로 볼 수 있으며, 전체적으로 볼 때 표준형 회로를 충분히 대체할 수 있는 결과라 할 수 있다. 본 연구를 통해서도 가유전체 구조의 초고주파 회로 응용에 대한 소형화의 장점이

검증되었으므로 향후에도 지속적인 연구를 통한 새로운 연구결과를 계속 기대할 수 있을 것으로 판단된다.

### References

- [1] David M. Pozar, *Microwave Engineering*, 3/e, Section 7.6, pp. 337-349.
- [2] K. C. Gupta, R. Garg, and I. J. Bahl, *Microstrip Lines and Slot Lines*, 2/e, Artech House, Dedham, Mass., 1996.
- [3] Martin Coulombe, Hoang V. Nguyen, and Christophe Caloz, "Substrate Integrated Artificial Dielectric (SIAD) Structure for Miniaturized Microstrip Circuits", *IEEE Ant. and Wireless Prop. Lett.*, vol. 6, pp. 575-579, 2007.
- [4] R. Mongia, I. Bahl, and P. Bhartia, *RF and Microwave Coupled-Line Circuits*, Artech House, MA, 1999.
- [5] J.-S. Lim, C.-S. Kim, J.-S. Park, D. Ahn, and S. Nam, "Design of 10dB 90° branch line coupler using microstrip line with defected ground structure," *IEE Electronics Letters*, vol. 36, no. 21, pp. 1784-1785, Oct. 2000.
- [6] J. Lim, J. Koo, J. Lee, J. Lee, S.-M. Han, and D. Ahn, "An Efficient Design and Parametric Study on the Transmission Lines with Substrate Integrated Artificial Dielectric", *The Journal of Korean Institute of Information Technology*, vol. 8, no. 5, pp. 53-59, May. 2010.
- [7] J. Lim, J. Koo, J. Lee, J. Lee, and D. Ahn, "An Application of Artificial Dielectric Substrate for Design of Size-reduced Directional Couplers", *Journal of the Korea Academia-Industrial Cooperation Society*, vol. 12, no. 7, pp. 3169~3175, Jul. 2011.
- [8] V. Radisic, Y. Qian, R. Coccioli, and T. Itoh, "Novel 2-D Photonic Bandgap Structure for Microstrip Lines," *IEEE Microwave Guide Wave Letters*, vol. 8, no. 2, pp. 69-71, Feb. 1998.

### 임 종 식(Jongsik Lim)

[종신회원]



- 1991년 2월 : 서강대 전자공학과 (공학사)
- 1993년 2월 : 서강대 대학원 전자공학과 (공학석사)
- 2003년 2월 : 서울대 대학원 전기컴퓨터공학부 (공학박사)
- 1993년 2월 ~ 2005년 2월 : 한국전자통신연구원 선임연구원

• 2005년 3월 ~ 현재 : 순천향대학교 재직중

<관심분야>

초고주파 무선 회로/부품 설계, 능동/수동 소자 모델링 및 회로 응용, 주기 구조의 모델링 및 회로 응용 등

### 이 재 훈(Jaehoon Lee)

[준회원]



- 2010년 2월 : 순천향대 정보기술공학부 (공학사)
- 2012년 2월 : 순천향대 대학원 전기통신시스템공학과(공학석사)
- 2012년 1월 ~ 현재 : (주)쎄트랙 아이 연구원

<관심분야>

초고주파 무선 능동/수동 회로/부품 설계 분야 등

### 권 경 훈(Kyunghoon Kwon)

[준회원]



- 2012년 2월 : 순천향대 전기통신공학과 (공학사)
- 2012년 3월 : 순천향대 대학원 전기통신시스템공학과 재학중

<관심분야>

초고주파 무선 능동/수동 회로/부품 설계 분야 등

### 안 달(Dal Ahn)

[정회원]



- 1984년 2월 : 서강대 전자공학과 (공학사)
- 1986년 2월 : 서강대 대학원 전자공학과 (공학석사)
- 1990년 8월 : 서강대 대학원 전자공학과 (공학박사)
- 1990년 8월 ~ 1992년 8월 한국전자통신연구원 선임연구원
- 1992년 9월 ~ 현재 : 순천향대학교 재직중

<관심분야>

RF, 마이크로파 수동소자 해석 및 설계 등