

고성능 의료용 아날로그 프론트 엔드(AFE)를 이용한 12채널 심전도 획득 및 부정맥 판단 시스템 개발

고현철¹, 이승환¹, 허정현¹, 이정직¹, 최우혁¹, 최성환¹, 신태민¹, 윤영로^{1*}
¹연세대학교 의공학과, ²씨유메디칼시스템

The Development of 12 channel ECG Measurement and Arrhythmia Discrimination System with High Performance Medical Analog Front-End(AFE)

Hyun-Chul Ko¹, SeungHwan Lee¹, JungHyun Heo¹, Jeong-Jick Lee¹,
Woo-Hyuk Choi¹, Sung-Hwan Choi², TaeMin Shin¹ and Young-Ro Yoon^{1*}
¹Dept. of Biomedical Eng., Yonsei University, ²CU Medical Systems

요약 본 논문은 의료용 아날로그 프론트 엔드(analog front end ; AFE)를 이용하여 12채널 심전도를 측정하고 신호 분석을 통해 부정맥을 판단할 수 있는 시스템 개발에 관한 논문이다. 최근 국내 급성 심정지 발생이 증가하고 있으며 이에 원인이 되는 부정맥을 진단할 수 있는 시스템의 필요성이 증가하고 있다. 기존의 12채널 심전도 시스템은 회로 구성이 복잡하고 큰 부피를 차지하는 단점이 있으며 이를 개선하기 위해 본 논문에서는 의료용 AFE와 부정맥을 판단 할 수 있는 알고리즘 및 신호 처리를 위한 DSP로 시스템을 구성하였다. 추가적으로 12채널 심전도의 파형 관찰과 부정맥 판별 결과를 7인치 LCD 를 통해 출력하며 터치 패널을 통해 사용자 입력을 받는다. 본 논문에서 구현된 시스템을 검증하기 위해 심전도 시뮬레이터의 출력 신호(정상 신호/부정맥 신호)에 대한 판별 테스트와 부정맥 알고리즘을 임베디드 환경에 적용하기 위한 최적화 과정의 성능 평가를 진행하였다.

Abstract This paper deals with system development which measures 12 channel ECG using medical analog front end(AFE) and discriminates arrhythmia through signal analysis. Recently, occurrences of cardiac arrest have been increased. So the need of system that diagnoses an arrhythmia which results in cardiac arrest is increasing. There are some drawbacks of conventional 12 channel ECG system that it occupies bulk and consists of complicated circuit. To improve those, we made up the system composed of medical AFE, algorithm for discriminating arrhythmia and DSP for signal processing. This system can be monitored 12 channel ECG waveforms and the discriminant analysis result of arrhythmia through 7" LCD and received the input through touch pannel. In this study, we conducted normal operation test about output signal of ECG simulator(normal/abnormal ECG signal) to verify the implemented system and performance evaluation of the optimization process for applying arrhythmia algorithm to an embedded environment.

Key Words : 12 channel ECG, Analog Front End, Arrhythmia-Discrimination, Electrocardiographic.

1. 서론

보건복지부의 연구보고서 자료에 의하면 국내 급성

심정지 발생 건수는 2010년 25,909건에서 매년 조금씩 증가하여 2012년에는 27,823건에 달하고 있다 [1]. 이와 같은 급성 심정지는 심장 기능의 이상에 의해 발생하며 정

본 연구는 교육부와 한국연구재단의 지역혁신인력양성사업으로 수행된 연구결과임 (No. 2011H1B8A2003304).

*Corresponding Author : Young-Ro Yoon(Yonsei Univ.)

Tel: +82-33-760-2809 email: yoon@yonsei.ac.kr

Received March 5, 2014

Revised (1st April 2, 2014, 2nd April 9, 2014)

Accepted April 10, 2014

확한 진단을 위해서는 흉부 심전도와 사지유도 심전도를 동시에 관찰하여야 한다. 이 측정 방법이 12채널 심전도 측정이며 전문의는 각 파형을 분석하여 정확한 부정맥 발생 원인과 위치를 진단하게 된다[2-4].

최근 집적 회로에 대한 기술의 고도화가 이루어져 생체 신호 계측 전용 칩이 출시되고 있다. 생체 신호를 계측하기 위한 회로는 신호 계측의 안정성과 재현성을 수반하여야 한다. 신호 계측을 위한 전처리 회로를 의미하는 아날로그 프론트엔드(analog front end ; AFE)는 주파수 대역 필터와 증폭기, ADC까지 포함하고 있다[5]. 전처리 회로를 최소화시키는 장점을 이용해 휴대용 생체 계측 기기를 개발하는 다양한 연구가 진행되었다. 먼저 CMOS방식을 이용한 휴대용 뇌전도(Electroencephalogram ; EEG) 및 심전도 측정 기술[6], 다채널 설정 심전도 측정 시스템[7], 무선 수신이 가능한 심전도 및 근전도(Electromyogram ;EMG)시스템[8] 등의 연구가 이루어지고 있다. 이외에도 신호 계측 후 DSP 칩을 이용하여 디지털 필터를 통한 데이터 후처리를 적용한 연구[9]도 있었으나 신호 파형의 추출 및 분석에 대한 기능은 적용하지 않았다. 이와 같이 기존의 연구에서는 단순 신호 계측용도의 시스템에 대한 연구만 진행되었으며, 진단을 목적으로 하는 시스템의 소형화 및 시스템 개발에 대한 연구가 필요한 상황이다. 특히 12채널 심전도를 계측하기 위한 회로는 시스템에서 차지하는 부피가 크기 때문에 환자 감시 장치 및 제세동기 등 연관되는 의료기기의 소형화를 위해서 AFE를 이용한 회로 구성과 분석 시스

템은 필수적이다.

이에 본 논문에서는 의료용 AFE를 이용하여 12채널 심전도를 획득하고 신호 처리를 위한 DSP칩을 추가 구성하여 부정맥 상태를 판단 할 수 있는 시스템을 개발하였다. 그리고 개발된 12채널 심전도 획득 및 부정맥 판단 시스템을 통해 심전도 시뮬레이터의 정상 신호/부정맥 신호를 판단해 보았다.

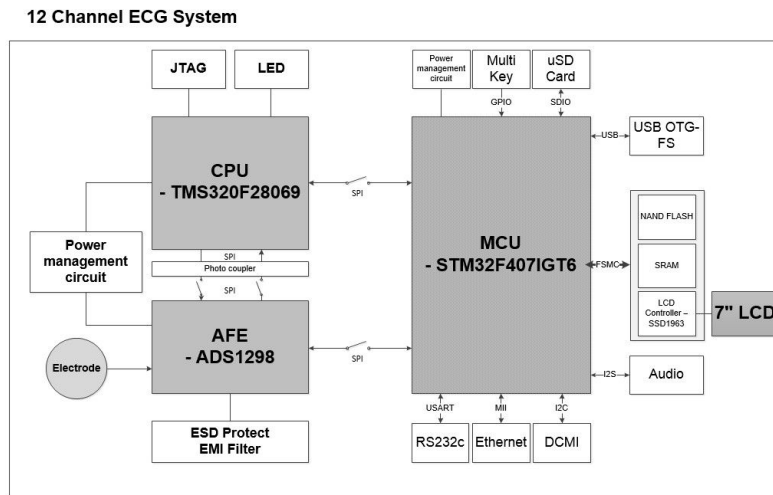
2. 본론

2.1 시스템 구성

본 시스템에서는 Fig. 1의 시스템 블록선도와 같이 심전도 획득을 위한 전처리부, 부정맥 판단 알고리즘에 관한 연산을 수행하는 신호 처리부, 디스플레이와 신호 저장 및 외부 통신을 위한 Arm Core 부로 구성된다. 내부적인 통신은 모두 SPI통신으로 데이터를 송·수신 한다.

전원 공급을 위한 의료용 SMPS 아답터(12V)를 사용하여 입력받은 전압을 5V, 3.3V, 2.5V, -2.5V로 변환하는 하압 회로 단과 LCD동작을 위한 30V승압 회로를 거치게 된다. 전원과 접지 영역은 아날로그 단과 디지털 단으로 구분하여 다음과 같이 전기적으로 분리하였다. 아날로그 단은 전극 리드 커넥터-전처리부 및 보호 회로로 구성되며 디지털 단은 DSP, ARM core부, 저장, 통신 및 디스플레이관련 회로를 포함한다.

전처리부에서는 심전도 신호를 계측하고 데이터를 디



[Fig. 1] System block diagram about 12 channel ECG system

지털 신호로 변환하는 역할을 한다. 이 과정은 Texas Instrument사의 ADS1298을 통해 이루어지며 저전력 24bit 분해능의 ADC기능을 가진 것이 특징이다. 세부적으로는 총 8개의 입력 채널을 통해 500Hz의 샘플링 주파수로 데이터를 입력받는다.

신호 처리부는 부정맥 판별 알고리즘을 적용하며, 이 알고리즘은 빠른 수학적 연산 환경을 필요로 하기 때문에 DSP칩(TMS320F28069)을 추가하였다. 이를 통해 초당 80MHz의 연산 속도와 32bit 부동소수점 연산을 제공하는 점 이외에 통신 인터페이스를 통합으로 내장하여 주변 회로 구성이 간소하다는 장점이 있다.

12채널 심전도 신호 측정과 부정맥 판단에 대한 전반적인 제어는 ARM core에서 이루어진다. 본 시스템에 구성된 ARM Coretex-M계열의 STM32F407은 최대 168MHz 클럭으로 동작할 수 있으며 대용량의 데이터를 후처리하기 위해 충분하다. 통신 인터페이스로는 SPI, RS232c, Ethernet 및 USB를 지원하며 마이크로 SD카드에 심전도 데이터를 텍스트 파일로 저장하는 기능을 수행한다.

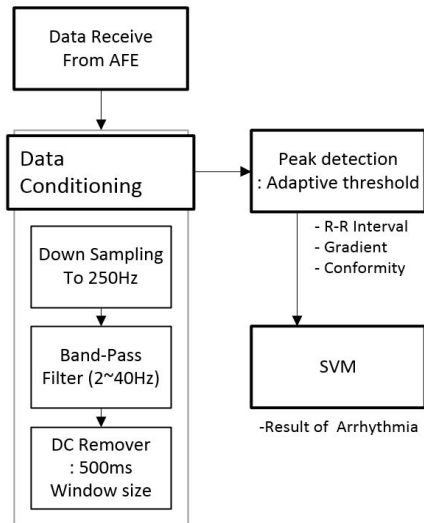
최종적으로 사용자의 입력(측정 시작, 측정 중지 및 판별 결과 확인)을 받기 위해 터치 스크린 기능을 가진 7인치 TFT-LCD를 구성하였다.

2.2 부정맥 판별 알고리즘

본 논문에서 적용된 부정맥 판별 알고리즘은 Fig. 2의 알고리즘의 순서도와 같이 data conditioning, adaptive threshold 방법과 support vector machine (SVM)으로 구성된다. 먼저 AFE를 통하여 획득한 심전도 데이터는 포트 커넥터를 통해 DSP칩으로 입력된다. 입력된 데이터는 data conditioning 과정을 거치고 검출된 각각의 QRS complex에서 특징을 추출한다. 최종적으로 추출된 파라미터들을 부정맥과 정상 심전도로 판별하기 위해 SVM을 적용하고, 이 과정까지 총 세단계의 절차를 거쳐 부정맥을 판별하게 된다[10]. 각 단계별 세부적 절차는 다음과 같다.

첫 번째 단계인 data conditioning과정에서는 AFE로부터 500hz 주파수로 샘플링 된 심전도 데이터를 250Hz로 다운 샘플링 한다. 이는 부정맥 판단을 위한 필요구간이 QRS complex이므로 250Hz의 주파수로도 신호 분석이 가능하며 데이터 처리 성능을 향상시키기 위함이다. 또한, 4초 동안의 심전도 데이터를 저장하고 2~40Hz의

밴드패스 필터를 거친 후, 500ms 윈도우를 가진 DC 제거기를 적용한다[8].



[Fig. 2] flow chart of discriminant algorithm

두 번째로는 심전도 파형의 특징 추출 과정으로, 이 과정은 심전도의 외형적 특성 중 피크들을 adaptive threshold 방법으로 검출한다. 그리고 QRS complex를 평가 구간의 기준으로 선별하여 해당 4초 세그먼트 내의 R-R interval, complex 경사도 및 complex의 형태 간 일치도를 정량화하여 추출하였다. 이 과정에서 사용된 기법은 cross correlation으로, [10]에서 제안한 알고리즘은 데이터 처리를 위한 윈도우 크기를 500개의 데이터로 고정하였다. PC상에서 개발된 이 알고리즘을 본 시스템과 같은 임베디드 환경으로 적용하였으며 부정맥 판별 알고리즘의 처리 성능을 평가하였다. 추가적으로 처리 성능 평가에 따른 알고리즘의 최적화를 진행하였으며 QRS Complex width에 따라 데이터 윈도우를 가변 할 수 있도록 개량하고 판별 성능을 유지하는 범위 내에서 성능 차이를 측정하였다.

마지막 단계는 심전도 특징 판별을 위한 SVM의 적용이다. 다양한 SVM 종류 중에서 본 단계에서는 C. Cortes와 V.Vapnik이 제안한 방법을 사용하였다[11]. 특징 추출 단계에서 획득한 R-R interval, complex 경사도 그리고 complex 모양 간 일치도를 파라미터로 입력하고 여기서 발생하는 다중 파라미터 문제는 one against all(OAA) 방법으로 해결 하였다. 본 논문에서 사용된 SVM은

Gaussian Radial Basis Function(RBF) 커널을 적용하였다[11].

SVM의 판별 모델을 만들기 위하여 MIT-BIH Arrhythmia Database 중 부정맥 신호 131개로 training 하였으며[12], 이때 판별 정확도를 높이기 위하여 Cross-validation을 시행(5회)하여 최적의 c값과 gamma 값을 얻어내었다. 이 c와 gamma는 SVM 모델에서 판별을 할 때 필요로 하는 가중치들이다[10].

2.3 시스템 구현

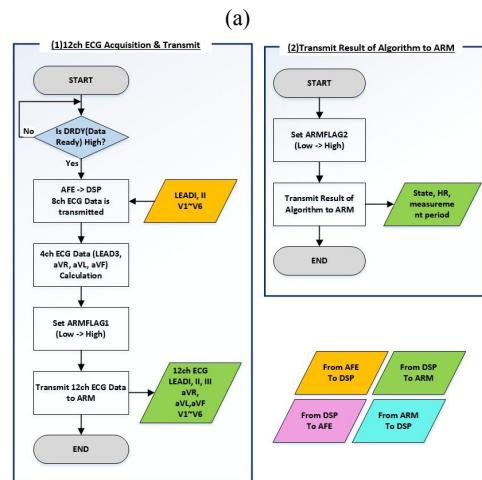
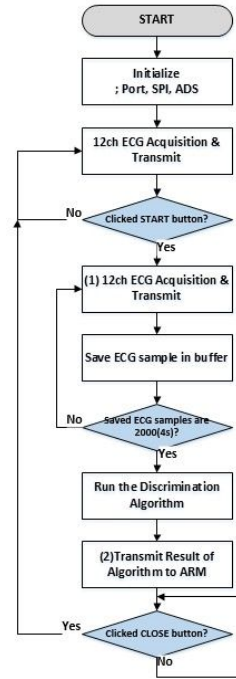
시스템 구성에 따라 구현된 시스템은 Fig. 3과 같다. 전처리부와 신호 처리부를 하나의 보드로 구성하였으며 ARM core부와 저장 및 통신 기능에 대한 회로를 하나의 보드로 구성하여 총 2장의 PCB로 제작 하였다. 입력 전 원으로는 12V 의 의료용 전원 공급기를 사용하여 구동되며 모든 사용자 입력은 터치 패널을 통해 이루어진다. 일반 구동 상태에서는 12채널 심전도 모니터링 기능으로 운용되며 분석 시작 버튼을 통해 2~5초 간 실시간으로 분석 후 판독 결과를 출력하게 된다. 판독 결과는 분석된 현재 심전도 상태와 평균 심박수 및 분석 시간을 출력한다.

구현된 시스템의 테스트를 위해 FLUKE사의 12채널 심전도 시뮬레이터인 mediSim300b를 이용하였다. 테스트를 위해 쓰인 시뮬레이터는 측정 케이블의 임피던스를 변경 할 수 있으며 1%의 정확성을 보장한다. 30~

300BPM의 범위의 심박수를 0.05mV~5.50mV의 크기로 발생시킨다. 비정상 상태의 심전도 파형은 총 30가지 종류를 제공하며 검증 성능 테스트를 위해 쓰인 심전도 신호는 심실성 부정맥인 심실 빈맥, 심실세동과 정상 신호 총 3가지이다.



[Fig. 3] Result of 12 channel ECG Measurement system and test with patient simulator (mediSim300b, FLUKE)



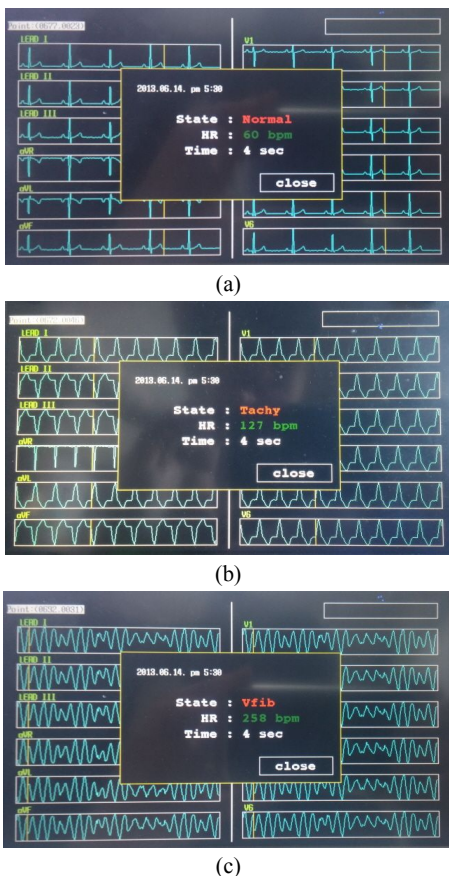
[Fig. 4] System flow charts

(a) Main flow chart of ARM core

(b) Flow charts of 12ch ECG acquisition, raw data transmit and transmit result of algorithm to ARM core

시스템 구성에서 언급한 바와 같이 AFE의 운용과 DSP 펌웨어에 이식되어 있는 판별 알고리즘의 제어는 Arm core에서 이루어진다. 이에 대한 펌웨어의 순서도는 Fig. 4와 같으며 SPI통신을 통해 DSP와 AFE로 데이터 송수신, 판별 시작 및 정지 등의 메시지 통신을 한다. Fig. 4의 (a)는 ARM core의 순서도이며 (b)는 AFE-DSP간, DSP-ARM core간 제어 순서를 나타낸다.

본 시스템은 부정맥의 종류 중 심실빈맥(ventricular tachycardia)과 심실세동(ventricular fibrillation)을 판별할 수 있으며 정상 상태(normal sinus rhythm)의 심전도 파형일 경우 모두 정상으로 출력한다. 추가적으로 계산된 심박수와 데이터 분석에 쓰인 데이터 구간을 초(sec)로 표시한다. Fig. 5는 12채널 심전도 시뮬레이터를 통해 테스트한 결과 화면이며 좌, 우 6개의 파형을 출력하도록 인터페이스를 구성 하였다.



[Fig. 5] Discriminant analysis results of system implementation
(a)Normal ECG (b)Tachycardia (c)Vfib

3. 결론

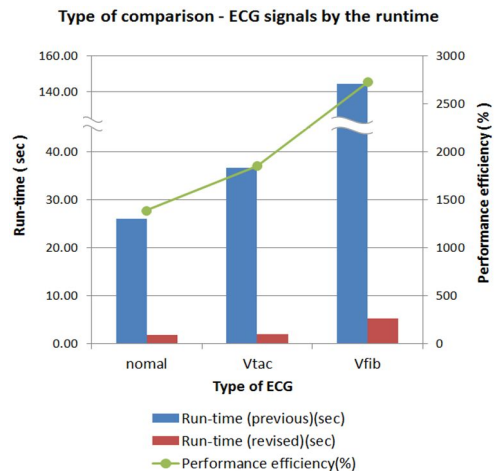
급성 심정지를 일으킬 수 있는 질환의 정확한 진단을 위해서는 12채널 심전도 계측은 필수적인 방법이다. 본 연구에서 구현한 시스템은 12채널 심전도를 계측할 뿐만 아니라 부정맥 판단이 가능하다. 12채널 심전도 계측을 위한 AFE를 이용하여 소형화 시스템을 구현하였으며 DSP와 ARM core를 구성하여 판별 알고리즘과 같은 고성능을 요하는 작업을 충족하도록 하였다. 시스템의 정상 동작을 확인하기 위해서 심전도 시뮬레이터인 mediSim300b(Fluke사)로 정상상태와 부정맥(심실빈맥, 심실세동)신호를 입력하여 테스트 하였다. 부정맥 판단 및 심박 수의 변화(60~258BPM)도 오차 없이 정확한 측정 결과를 출력하였다.

판별성능을 유지한 상태에서 진행한 알고리즘 최적화에 따른 성능 평가는 실행 시간, 단축 시간, 성능효율을 비교하여 분석하였다[13].

Table 1은 심전도의 정상 상태와 부정맥(빈맥, 심실세동)상태의 입력 신호 별 임베디드 프로그램의 최적화 전, 후의 실행시간을 나타낸 것이다. 상대적으로 심실세동의

[Table 1] Type of comparison - ECG signals by the run-time and performance efficiency

ECG type	Run-time (previous) (sec)	Run-time (revised) (sec)	Reduced time(sec)	Performance efficiency (%)
normal	26.16	1.88	-24.28	1391.49
Vtac	36.77	1.98	-34.79	1857.07
Vfib	144.43	5.29	-139.14	2730.25



[Fig. 6] Type of comparison - ECG signals by the run-time

경우 더 많은 연산 시간을 필요로 하는 것을 알 수 있으며 이는 QRS complex 구간을 식별하기 어려운 불규칙적인 파형에 기인한 것으로 파악된다. 각 심전도 별로 10회의 실험을 진행했으며 본 연구에서 적용한 알고리즘 최적화를 통해 평균 약 94.5%의 시간이 절감되는 것을 볼 수 있다. Fig. 6는 최적화 전, 후의 실행 시간과 성능 향상을 한 눈에 볼 수 있도록 그래프화 한 것이다. 정상 상태와 부정맥(심실빈맥, 심실세동)신호에 대해 프로그램 최적화 과정 이후 실행시간이 단축된 것을 볼 수 있다.

향후 타 의료기기와의 접근성과 본 시스템의 상용화에 있어 심전도 분석에 대한 알고리즘의 고도화가 필요하며 부정맥의 다른 종류인 심방세동 및 심근경색과 같은 파형의 판별정확도를 높여야할 것이다. 그리고 생체 신호를 획득하고 처리하는 과정에 있어서 안정성과 재현성에 대한 부가적인 기술들이 접목되어야 상용화를 하는데 문제가 없을 것으로 판단된다.

본 연구의 기술을 토대로 의료 기관, 공공장소에 비치 가능한 휴대형 심전도 분석기 개발이 가능하며 소형화를 통해 디자인적인 면을 개량하면 응급 구조사, 비의료인의 현장 대처 능력을 향상 시킬 수 있다. 추후 자동제세동기와의 연동 인터페이스 개발 및 장비 호환 시스템 구축에 관한 연구를 통해 사용자에게 이점을 줄 수 있을 것이다.

References

- [1] S. Y. Hyun, H. K. Park, C. H. Park, S. K. Kim, "2011 - 2012 Announcement of Sudden Cardiac Arrest Investigation", p.1, Korea Ministry of Health & Welfare, 2013.
- [2] Y. H. Kim, S. Y. O, D. S. Lim, D. S. Hyun, S. G. Chang, Y. H. You, Y. J. Kim, B. S. Sim, H. W. Lee, "The Relationship Between ST-T Electrical Alternans on EKG and Ventricular Arrhythmia", Korean Circulation Journal, Vol.20, No.3, pp. 306-314, 1990.
- [3] Surawicz, Borys, "Electrophysiologic Basis of E.C.G and Cardiac Arrhythmias", pp. 21-90, Williams & Wilkins, 1995.
- [4] Dale Dubin, *Rapid Interpretation of EKG's*, p.42-192, Cover Publishing Company, 2000.
- [5] Refet Firat Yazicioglu, Patrick Merken, Robert Puers, Chris Van Hoof, "A 60W, 60nV/Hz Readout Front-End for Portable Biopotential Acquisition Systems", Journal of solid-state circuits, Vol.42, No.5, pp. 1100-1110, 2007. DOI: <http://dx.doi.org/10.1109/ISSCC.2006.1696039>
- [6] K. A. Ng and P. K. Chan, "A CMOS Analog Front-End IC for Portable EEG/ECG Monitoring Applications", IEEE Transactions on circuits and system-I:Regular paper, Vol.52, No.11, pp.2335- 2347, 2005. DOI: <http://dx.doi.org/10.1109/TCSI.2005.854141>
- [7] Punapung, Anucha, Suradej Tretriluxana and Kitiphol Chitsakul, "A Design of Configurable ECG Recorder Module", Biomedical Engineering International Conference (BMEiCON-2011), pp.67- 70, 2012.
- [8] Dixon, A. M., Allstot, E. G., Gangopadhyay, D., & Allstot, D. J. "Compressed sensing system considerations for ECG and EMG wireless biosensors". Biomedical Circuits and Systems, IEEE Transactions on, 6(2), pp. 156-166, 2012. DOI: <http://dx.doi.org/10.1109/TBCAS.2012.2193668>
- [9] Kening Wang, Shengqian Ma, Jing Feng, Weizhao Zhang, "Design of ECG Signal Acquisition System Based on DSP", Procedia Engineering, Vol.29, pp.3763-3767, 2012. DOI: <http://dx.doi.org/10.1016/j.proeng.2012.01.567>
- [10] Seung Hwan Lee, Hyun-Chul Ko, Young-Ro Yoon, "Classification of Ventricular Arrhythmia using a Support Vector Machine based on Morphological Features", 2013 35th Annual International Conference of the IEEE(EMBC), pp. 5785-5788, 2013. DOI: <http://dx.doi.org/10.1109/EMBC.2013.6610866>
- [11] C. Cortes and V. Vapnik, "Support-Vector Networks," Machine Learning, vol. 20, No.3, pp. 273 - 297, 1995. DOI: <http://dx.doi.org/10.1007/BF00994018>
- [12] Cuiwei Li, Chongxun Zheng, Changfeng Tai, "Detection of ECG Characteristic Points Using Wavelet Transforms", IEEE Transactions on biomedical engineering, Vol. 42, No 1, pp. 21-28, 1995. DOI: <http://dx.doi.org/10.1109/10.362922>
- [13] Chang Kyu Jeon, Kyeung Seek Lew, Yong Deak Kim, "Program Execution Speed Improvement using Executable Compression Method on Embedded Systems", The Institute of Electronics and Information Engineers, vol. 49, No.1, pp. 23-28, 2012.

고 현 철(Hyun-Chul Ko)

[정회원]



- 2009년 2월 : 연세대학교 보건과학대학 의공학부 (의용전자공학사)
- 2009년 3월 ~ 현재 : 연세대학교 보건과학대학 의공학과 (공학석박사통합과정)

<관심분야>

신호처리, 제어시스템, 회로설계

이 정 직(Jeong-Jiuck Lee)

[준회원]



- 2009년 2월 : 연세대학교 보건과학대학 의공학부 (의용전자공학사)
- 2009년 3월 ~ 현재 : 연세대학교 보건과학대학 의공학과 (공학석박사통합과정)

<관심분야>

신호처리, 제어시스템, 회로설계

이 승 환(SeungHwan Lee)

[정회원]



- 2009년 2월 : 연세대학교 보건과학대학 의공학부 (의용전자공학사)
- 2009년 3월 ~ 현재 : 연세대학교 보건과학대학 의공학과 (공학석박사통합과정)

<관심분야>

신호처리, 제어시스템, 회로설계

최 우 혁(Woo-hyuk Choi)

[정회원]



- 2008년 2월 : 연세대학교 보건과학대학 의공학부 (의용전자공학사)
- 2010년 2월 : 연세대학교 보건과학대학 의공학과 (공학석사)
- 2010년 3월 ~ 현재 : 연세대학교 보건과학대학 의공학과 (공학박사과정)

<관심분야>

의료용 컴퓨터, System Integration, 신호처리

허 정 현(JungHyun Heo)

[준회원]



- 2009년 2월 : 연세대학교 보건과학대학 의공학부 (의용전자공학사)
- 2009년 3월 ~ 현재 : 연세대학교 보건과학대학 의공학과 (공학석박사통합과정)

<관심분야>

신호처리, 제어시스템, 회로설계

최 성 환(Sung-Hwan Choi)

[정회원]



- 1998년 2월 : 강원대학교 물리학과 (이학 학사)
- 2000년 2월 : 강원대학교 컴퓨터공학과 (공학 석사)
- 2001년 12월 ~ 현재 : (주)씨유메 디칼시스템 연구소장

<관심분야>

신호처리, 의료생체계측, 심장전기생리

신 태 민(Taemin Shin)

[정회원]



- 1981년 2월 : 연세대학교 공과대학 전자공학과 (공학사)
- 1983년 2월 : 연세대학교 공과대학 전자공학과 (공학석사)
- 1989년 2월 : 연세대학교 공과대학 전자공학과 (공학박사)
- 1990년 3월 ~ 2000년 2월 : 국립경상대학교 공과대학 전자공학과 교수
- 2001년 3월 ~ 현재 : 연세대학교 보건과학대학 의공학과 교수

<관심분야>

의료용 컴퓨터, 컴퓨터 하드웨어, System Integration

윤 영 로(Young-Ro Yoon)

[정회원]



- 1981년 2월 : 연세대학교 공과대학 전자공학과 (공학사)
- 1986년 6월 : California State University, Los Angeles 전기공학 (공학석사)
- 1991년 2월 : Purdue University 전기공학 (공학박사)
- 1994년 3월 ~ 현재 : 연세대학교 보건과학대학 의공학과 교수

<관심분야>

신호처리, 패턴인식, 제어시스템, 회로설계, u-Healthcare