# PSCAD/EMTDC를 이용한 VRFB-ESS용 이동형 시험장치의 모델링에 관한 연구

신건, 박찬욱, 이민행, 전진택, 노대석 한국기술교육대학교 e-mail:sheengun@koreatech.ac.kr

## A Study on Modeling of Movable Test Device for VRFB-ESS using PSCAD/EMTDC

#### Jian Shen, Chan-Wook Park, Min-Haeng-Lee, Jin-Taek Jeon and Dae-Seok Rho Dept. of Electrical, Electronic & Communication Engineering, Koreatech

#### 요 약

최근, 국내에서 발생한 리튬이온배터리 기반의 ESS의 화재로 인하여, ESS의 설치용량은 매년 감소하고 있는 추세이다. 이에 대한 대응방안으로, 화재 안전성이 확보된 VRFB(vanadium redox-flow battery) 기반의 대용량 ESS가 주목을 받고 있다. 여기서, VRFB는 기존의 리튬이온배터리 기반의 ESS에 비해 화재의 위험성은 거의 없지만 출력 성능이 비교적 낮은 것으로 평가되고 있고, 수십년간 개발 및 운용을 해온 유럽이나 일본과는 달리, 국내의 경우 VRFB-ESS를 계통에 연계하 여 운용한 사례가 매우 적으므로, VRFB-ESS의 계통연계 적합성 및 성능에 대한 검증이 매우 미흡한 실정이다. 한편, VRFB-ESS는 현장의 환경 혹은 조립하는 사람에 따라 완성 품질이 달라지므로, 필드단위에서의 성능 및 안전성에 대한 시험평가가 요구되고 있다. 따라서, 본 논문에서는 VRFB-ESS의 성능을 보다 정확하고 신뢰성 있게 검증하기 위하여, 전력 계통 상용해석 프로그램인 PSCAD/EMTDC를 이용하여 VRFB부, 계통모의장치부 등으로 구성된 VRFB-ESS용 이동형 시험장치의 모델링을 제안한다. 또한, 제안한 모델링을 바탕으로 시뮬레이션을 수행한 결과, LVRT, duty-cycle 및 round-trip 효율시험을 정확하게 수행할 수 있음을 확인하였다.

## 1. 서 론

전 세계 ESS 시장은 25년에는 86.9GWh에서 30년에는 180GWh까지 늘어날 전망이지만, 연이은 리튬이온배터리 기반의 ESS의 화재로 인하여, 2019년에는 3.7[GWh]의 ESS가 설치되어 2018년의 설치용량인 5.6[GWh]보다 33.9%가 감소하였고, 현재도 감소하고 있는 추세이다[1]. 따라서, 화재위험성이 높은 리튬이온배터리 기반 ESS의 대 안으로 화재 안전성이 확보된 VRFB기반의 대용량 ESS가 주목을 받고 있다. 여기서, VRFB는 수성 전해액 내의 활물 질이 산화-환원되어 충·방전되는 시스템으로 전기에너지를 전해액의 화학적 에너지로 저장시키는 전기화학적 장치를 말하는데, 기존의 리튬이온배터리 기반의 ESS에 비해 화재 의 위험성은 거의 없지만 출력 성능이 비교적 낮은 것으로 평가되고 있다. 또한, 수십년간 개발 및 운용을 해온 유럽이 나 일본과는 달리, 국내의 경우 VRFB-ESS를 계통에 연계 하여 운용한 사례가 매우 적으므로, VRFB-ESS의 계통연 계 적합성 및 성능에 대한 검증이 매우 미흡한 실정이다 [2, 3]. 한편, VRFB-ESS는 각 제품의 품질과 성능 및 안전성 이 보장되더라도 현장의 환경 혹은 조립하는 사람에 따라 완성 품질이 달라지므로, 필드단위에서의 성능 및 안전성에 대한 평가가 요구되고 있다[2]. 따라서, 본 논문에서는 VRFB-ESS의 성능을 보다 정확하고 신뢰성 있게 검증하 기 위하여, 전력계통 상용해석 프로그램인 PSCAD/EMTDC를 이용하여 VRFB부, 계통모의장치부 등 으로 구성된 VRFB-ESS용 이동형 시험장치에 대한 모델 링을 제안한다. 또한, 이를 바탕으로 시뮬레이션을 수행한 결과, LVRT, duty-cycle 및 round-trip 효율시험을 정확하 게 수행할 수 있음을 확인하였다.

## 2. VRFB-ESS용 이동형 시험장치의 구성

VRFB-ESS용 이동형 시험장치는 그림 1과 같이 VRFB부, 계통모의장치부 등으로 구성한다. 여기서, 배전계통의 주파수 변동과 순시전압강하(sag), 순시전압상승(swell), 고조파, LVRT와 같은 계통외란을 유사하게 모의할 수 있는 계통모 의장치는 양방향 전력변환장치를 이용하여 구성한다. 이 장 치는 충전회로부, 정류기부, 저역통과 필터부, 인버터부 및 사 인 필터부 등으로 구성된다. 즉, 정류기부와 인버터부를 통하 여 AC전력을 DC로 변환하고, DC전력을 다시 AC로 변환하 여 전압과 주파수, 위상을 출력하며, 각각의 필터부를 통하여 전력변환 시 발생하는 고조파를 저감시킨다. 이 장치의 주요 기능은 전압설정범위를 0-550[V]까지 0.1[V] 단위로 전압변 동이 가능하며, 주파수 불변상태에서 순간정전과 같은 전압 급변이 가능하다. 또한, 정격 주파수는 0.1[Hz]단위로 최대 60±10[Hz] 까지 가변 가능하며, 고조파(1~50차)는 최대 10[%] 까지 발생시킬 수 있다.



3. VRFB-ESS용 이동형 시험장치의 모델링

#### 3.1 VRFB부 모델링

목표로 하는 VRFB의 유효전력과 무효전력을 구하기 위 하여, VRFB의 출력을 결정하는 d-q축의 기준전류(*I<sub>ref-q</sub>*, *I<sub>ref-q</sub>*)를 먼저 산정하여야 한다. 즉, VRFB-ESS의 기준 DC 링크전압과 목표전력에 의한 DC 링크전압을 비교하여 전압차를 구한 후, 이 전압차를 비례적분(PI: proportional integral)하면 목표로 하는 d-q축의 기준전류를 구할 수 있 다. 여기서, 기준전류를 산정하는 식을 나타내면 식 (1), 식 (2)와 같다[6].

$$I_{d}^{r} = (Kp + \frac{Ki}{s})(V_{DC-d}^{*} + V_{DC-d})$$
(1)

$$I_{q}^{r} = (K_{p} + \frac{K_{i}}{s})(V_{DC-q}^{*} + V_{DC-q})$$
(2)

여기서,  $I_d^*$ :d축 전류,  $I_q^*$ :q축 전류,  $V_{DC-dq}^*$ : 기준 DC 링크전압,  $V_{DC-dq}$ : 목표 DC 링크전압

또한, 기준전류가 음의 값을 가질 때 VRFB를 충전시키고, 양의 값을 가질 때 VRFB를 방전시키기 위하여, 기본 전류제 어 알고리즘에 적용하면 식 (3), 식 (4)와 같이 나타낼 수 있 다. 여기서, 전류제어알고리즘은 디커플링 회로이기 때문에 유효전력과 무효전력을 서로 독립적으로 제어할 수 있다.

$$V_d = (I_{ref-d} - I_d)(Kp + \frac{Ki}{s}) - I_q \times \omega L + V_{sq}$$
(3)

$$V_q = (I_{ref-q} - I_q)(K_p + \frac{K_i}{s}) - I_d \times \omega L$$
(4)

여기서,  $I_{ref-q}$ : 인버터 출력의 기준전류,  $I_q$ : 계통의 전류

#### 3.2 계통모의장치의 모델링

실 계통과 동일한 외란을 발생시킬 수 있는 계통모의 장치는 그림 2와 같이 제어부와 인버터부로 구성된다. 구체적으로 제어부에서는 목표로 하는 전압의 오차를 줄이고 응답특성도 빠르게 하기 위하여, 식 (3)과 같이 PI제어 알고리즘을 이용한다. 여기서, 식 (3)의 첫 번째 항은 목표전압( $V_{ac-ref}$ )과 현재 출력전압(V(t))의 차를 고 려하여 비례제어신호를 산정하고, 두 번째 항은 오차를 누적하여 적분제어신호를 구한다. 세 번째 항은 목표로 하는 전압의 파형, 주파수 및 위상을 결정하는 제어신호 를 나타낸다. 한편, 식 (4)는 삼각파의 반송파를 출력하 는 제어신호를 나타내며, 식 (3)에서 생성된 기준파와 비교하여 PWM(Pulse Width Modulation) 신호로 변환 된다.

$$\begin{aligned} & \textit{Wave}_{ref} = \left[ K_p \left( 1 - \frac{V(t)}{V_{ac-ref}} \right) + K_i \int_0^t \left( 1 - \frac{V(\tau)}{V_{ac-ref}} \right) d\tau \right] \quad (5) \\ & \bullet \ Sin(2\pi f(t)t + \phi(t)) \end{aligned}$$

$$Wave_{carrier} = \frac{8}{\pi^2} \sum_{n=1}^{\infty} \frac{Cos(2n-1)\omega t}{(2n-1)^2}$$
(6)

여기서,  $Wave_{ref}$ : 기준 파형,  $K_p$ : 비례 계수,  $K_i$ : 적분 계수, V(t): 현재 전압,  $V_{ac-ref}$ : 목표전압, f(t): 목표 주파수,  $\phi(t)$ : 목표 위상

상기의 관계식을 바탕으로, PSCAD/EMTDC를 이용하 여 모델링하면 계통모의장치 인버터를 모델링하면 그림 5 와 같고, PWM으로부터 나온 6개의 스위칭 신호에 의하여 구동되는 IGBT는 계통모의장치 제어부에서 생성된 DC 출력을 120°의 위상차를 갖는 3상의 AC출력으로 변환시킨 다.



[그림 2] 그리드시뮬레이터 인버터의 모델링

3.3 전체 VRFB-ESS용 이동형 시험장치 모델링 상기의 내용을 바탕으로 PSCAD/EMTDC를 이용하여. VRFB부, 계통모의장치부 등으로 구성된 이동형 성능평 가 시험장치를 모델링하면 그림 3과 같다. 여기서 A부분 은 한전 22.9kV 계통, B는 수용가 부하, C는 계통모의장 치, D는 모의 RLC 부하, E는 전기저장장치를 나타낸 것 이다. 즉, 한전 22.9[kV]계통은 주변압기(45/60[MVA], 154/22.9 [kV])와 고압배전선로로 구성되며, 수용가 부하 는 정전력 특성을 가진 부하로 구성한다. 또한, 계통모의 장치는 제어부와 인버터부로 구성되며, 제어부에서는 목 표로 하는 전압의 오차를 줄이고 응답특성도 빠르게 하기 위하여 PI제어 알고리즘을 이용하고, 인버터 부에서는 계 통모의장치 제어부에서 생성된 DC 출력을 120°의 위상차 를 갖는 3상의 AC출력으로 변화하도록 구성한다. 한편. 모의 부하는 정임피던스 특성을 가진 RLC 부하로 구성하 고, 전기저장장치는 전류제어알고리즘을 적용하여 유효 전력과 무효전력을 서로 독립적으로 제어할 수 있도록 구 성한다.



4. 시뮬레이션 결과 및 분석

#### 4.1 시뮬레이션 조건

본 논문에서 제안한 VRFB-ESS용 이동형 시험장치 모델 링의 성능을 검증하기 위하여, 표 1과 같이 시험조건을 상정하 여, round-trip 효율시험, duty-cycle 추종시험 및 LVRT 시험 을 수행한다. 여기서, round-trip 효율시험은 1 C-rate 충·방전 률로 2회 진행하는 것으로 상정하고, duty-cycle 효율시험은 PNNL-22010의 Average(2시간) 패턴을 사용하며, LVRT 시 험은 0, 0.55, 0.6, 0.65, 0.7, 0.75, 0.8, 0.9의 전압을 적용한다.

[표 1] 성능검증을 위한 시뮬레이션 조건

VRFB-ESS	출력	30kW
round-trip	충·방전 율	1 C-rate
	사이클 횟수	2 Cycle
duty-cycle	패턴	PNNL-22010 (Average 2[h])
LVRT	전압강하크기[pu]	0, 0.55, 0.6, 0.65, 0.7, 0.75, 0.8, 0.9
	지속 시간[s]	0.15, 0.2, 0.25, 0.3, 0.35, 0.4, 1, 5

#### 4.2 Round-trip 효율 특성

표 1의 시뮬레이션 조건에 따라 round- trip 효율시험을 수 행하면 그림 4와 같이 나타낼 수 있다. 여기서, 그림 4(a)는 2-cycle 동안 VRFB-ESS 운전모드(충전, 방전, 휴지기간)의 유효전력을 나타내고, 그림 4(b)는 VRFB-ESS의 적산된 에너 지양(SOC)을 나타낸 것이다. 즉, @구간은 VRFB-ESS를 0.45C-rate로 배터리의 충전종료전압까지 충전한 구간의 SOC 특성을 나타내며, 충전전력량은 약 700[kWh]로 산정됨을 알 수 있다. 또한, ⓒ구간은 VRFB-ESS를 0.45C-rate로 배터리의 방 전종료전압까지 방전한 구간의 SOC 특성을 나타내며, 배터리 의 방전전력량은 약 656[kWh]로 산정됨을 알 수 있다. 한편, ⓑ, (ⓓ, ⓒ, ①구간은 VRFB-ESS의 충·방전 운전 후 최소 30분 이 상의 휴지시간을 나타낸다. 따라서, round-trip 효율(충전량 대 비 방전량)은 약 93.7[%]로 산정된다.





[그림 4] Round-trip 효율 특성

#### 4.3 LVRT 특성

상기의 시뮬레이션 조건에 의하여 LVRT 시험을 수행하면 그림 5와 같다. 여기서, 첫 번째 구간에서 0.15초 동안 0[pu] 의 전압으로 저하되고, 두 번째 구간에서는 0.2초 동안 0.55[pu]의 전압이 지속됨을 알 수 있다. 또한 세 번째 구간 이후는 0.2초 ~ 5초까지 0.56[pu] ~ 0.9[pu]로 증가시켰 을 때, VRFB-ESS가 계통과 연계되어 안정적으로 운전 되고 있음을 확인할 수 있었다.



[그림 6] Duty-cycle 효율 특성

5. 결 론

(a) 계통모의장치의 전압특성 ower:Graphs P\_ESS Q\_ESS 50 40 30 20 (kW, kVar) 10 0 -10 -20 0.0 8.0 10.0 14 0 16.0 20 40 6.0 12.0 (b) VRFB-ESS의 출력 특성

[그림 5] LVRT 특성

#### 4.4 Duty-cycle 추종 특성

상기의 시뮬레이션 조건에 따라 Duty-cycle 효율시험을 수행하면 그림 6과 같다. 여기서, 그림 6(a)는 PNNL-22010 에서 제시한 주파수 패턴을 PSCAD/EMTDC를 이용하여 제 어신호로 변환한 것을 나타내며, 총 1,800개의 신호가 4초 간 격으로 출력되도록 상정하였다. 또한, 그림 6(b)는 전기저장 장치의 충·방전 운전을 나타낸 것으로, 그림 6(a)의 제어신호 에 따라 전기저장장치의 출력이 추종되고 있음을 확인하였 다.



본 논문에서는 VRFB-ESS의 성능을 보다 정확하고 신 뢰성 있게 검증하기 위하여, 현장에 설치된 VRFB의 계통 연계 적합성 및 성능을 평가 할 수 있는 VRFB-ESS용 이 동형 시험장치를 제안하였다. 또한, 전력계통 상용해석 프 로그램인 PSCAD/EMTDC를 이용하여 제안한 시험장치 에 대한 모델링을 수행하고, 이를 바탕으로 계통연계 적합 성 및 성능 시험을 수행한 결과, VRFB-ESS가 정해진 용 량과 시간동안 정확하게 충·방전 운전을 수행하였음을 알 수 있었다. 또한, Duty-cycle 효율시험에 대한 시험특성을 분석한 결과, PNNL-22010의 제어신호에 따라 VRFB-ESS의 출력이 정확하게 추종되고 있음을 알 수 있 었으며, LVRT에 대한 시험특성을 분석한 결과, 모든 조건 에서 VRFB-ESS가 계통에 연계되어 안정적으로 운전되 고 있음을 확인할 수 있었다.

#### 감사의 글

본 연구는 산업통상자원부의 재원으로 한국에너지기술 평가원(KETEP)의 지원을 받아 수행한 연구 (No.20182410105070)로서, 관계부처에 감사드립니다.

#### 참고문헌

- Korea Electrotechnology Research Institute (KERI), "Construction of Test Facilities for MW Class Energy Storage system and Power Converter", 2013.
- [2] 김상원, "레독스 흐름전지의 연구 동향 및 기술 분석", 화 학공학소재연구정보센터, 2021.04.
- [1] SNE Research, "Redox Flow Battery 최근 기술 동향 및 시장 전망(-2025)", Premium market reports, 2020.08.