

# 왜곡계통 하에서 계통연계인버터의 주파수 추종 및 고조파 억제 성능 향상을 위한 전류제어기법 연구

윤승진, 유경상, 김찬수, 김병기, 남양현, 김대진\*  
한국에너지기술연구원  
sjyoon@kier.re.kr

## Current Control Scheme of Grid-connected Inverter with Enhanced Harmonic Suppression Capability and Frequency Estimation Performance under Distorted Grid Condition

Seung-Jin Yoon, Kyung-Sang Ryu, Chan-Su Kim, Byung-Ki Kim, Yang-Hyeon Nam, Dae-Jin Kim\*  
Electric Power System Research Team, Korea Institute of Energy Research

### 요약

본 논문은 왜곡계통 하에서 LCL 필터를 사용하는 3상 계통연계 인버터의 계통 전압 주파수 추종 성능을 향상시키기 위한 Dual Second Order Generalized Integrator(DSOGI) 기반 Frequency Lock Loop(FLL) 기법과 전류 품질 향상을 위해 고조파 왜곡 현상을 억제하는 위한 다중 공진제어 기법을 제시한다. 일반적으로 주파수 변동에 따라 계통 주파수 추종 성능이 저하될 경우 고조파 왜곡 현상을 보상하는 공진제어기법이 고조파 왜곡 현상을 일으키게 되며 이는 인버터 전류 품질에 심각한 영향을 미치게 된다. 이러한 현상을 해결하기 위해 Phase Lock Loop 기법을 통해 계통전압 주파수를 추종하고 추종된 주파수를 공진제어기에 활용하는 기법이 제안되었으나 해당 기법은 정상적인 계통 하에서 효과적으로 고조파 왜곡 현상을 억제하는 반면 계통의 주파수 변동이나 계통전압 왜란으로 인해 발생하는 왜곡현상에 대응하지 못하는 한계를 가지고 있다. 본 논문은 이러한 주파수 추종성능 하락과 공진제어기의 고조파 왜곡 현상을 보상하기 위해 DSOGI-FLL 기법을 사용하여 계통주파수를 추종하고 이를 통해 공진제어기의 성능을 향상시키는 전류 제어기법을 제시한다.

### 1. 서론

풍력 및 태양광발전과 같은 신재생에너지의 발전량이 증가함에 따라 계통에 연계되는 신재생에너지의 품질에 대한 연구에 대한 중요성이 높아지고 있다[1]. 일반적으로 강인한 계통(총 발전량 대비 신재생에너지 발전량 20%이하)하에서의 계통연계 인버터의 경우 계통전압의 왜란이나 주파수 변동을 고려하지 않았으나 최근 제주도를 시작으로 신재생에너지 발전량이 급격하게 증가함에 따라 계통에 영향을 줄 수 있는 계통연계 인버터의 빠른 과도응답, 파라미터 변경에 따른 강인성 및 고조파 감소에 대한 연구가 활발히 이루어지고 있다. 일반적으로 널리 사용되고 있는 비례적분제어, 비례공진제어, 모델예측제어 및 반복제어기법 같은 선형제어기의 경우 특정 고조파 대역만을 보상하여 다양한 계통 외란 조건에 취약하며 시스템 파라미터 변경에 따라 제어기의 성능에 제한을 가져오게 된다[2].

이러한 문제를 해결하기 위해 PLL기법을 통해 추종된 계통 주파수를 사용하는 공진제어기법이 제시되었으나 기존의 공진제어 기법의 경우 파라미터 변경 또는 계통전압 왜란이 존

재할 때 계통 주파수를 정확히 추종하지 못하는 현상이 나타나는데 이러한 현상은 시스템 정상상태 오차와 계통연계 인버터 출력에 고조파 왜곡 현상을 일으키게 되어 계통연계 인버터의 전류 품질에 심각한 영향을 미치게 된다[3].

이러한 문제를 해결하기 위해 본 논문은 우수한 동적 응답 및 주파수 추종성능을 가지는 DSOGI-FLL 기법과 계통 외란 및 시스템 파라미터 변화에 효과적으로 대응할 수 있는 다중 공진 제어변수를 포함한 전상태회환 제어기법을 제시한다. 해당 기법은 왜곡된 계통조건 하에서도 계통 주파수를 정확하게 추종하며 추종된 계통주파수를 사용하여 전상태회환 제어기법의 성능을 높였다. 제안된 제어기법의 타당성은 PSIM 시뮬레이션을 통해 검증된다.

### 2. 본론

#### 2.1 DSOGI-FLL 기법

<그림 1>은 제안된 전류 제어기법을 사용하는 3상 계통연계 인버터를 나타내며 <그림 1>에 포함된 DSOGI-FLL의 상세 블록다이어그램은 <그림 2>와 같다.

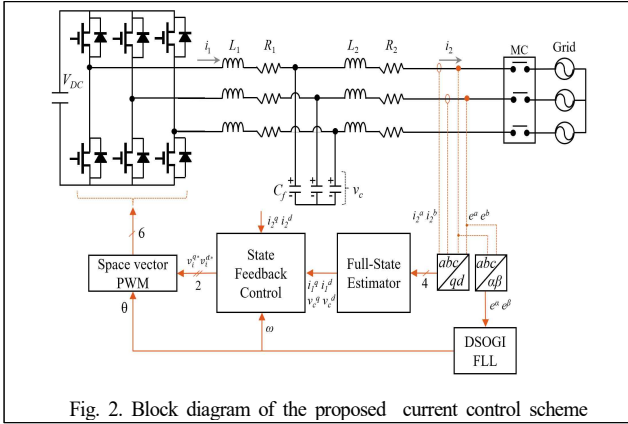
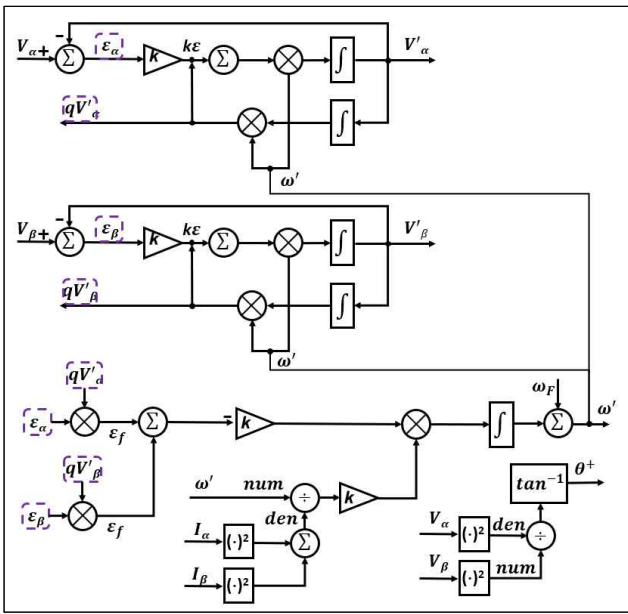


Fig. 2. Block diagram of the proposed current control scheme

[그림 1] 제안된 전류 제어기법을 사용하는 3상 계통연계 인버터



[그림 2] DSOGI-FLL의 상세 블록다이어그램

<그림 1>은 제안된 제어기법의 전체 Block diagram을 나타낸다. 제안된 제어기법은 계통에 포함된 5, 7, 11, 13차 고조파를 제거하고 정상상태 오차를 줄이기 위해 공진제어기와 적분제어기가 결합된다. 또한, <그림 2>는 제안된 DSOGI-FLL의 Block diagram을 나타내며 계통에 포함된 고조파를 제거하고 기본과 전압을 추출하기 위한 SOGI의 전달함수는 다음과 같다.

$$D(s) = \frac{V'}{V}(s) = \frac{k\omega's}{s^2 + k\omega's + \omega'^2} \quad (1)$$

$$Q(s) = \frac{qV'}{V}(s) = \frac{k\omega'^2}{s^2 + k\omega's + \omega'^2}$$

여기서  $\omega$  는 계통전압의 각주파수,  $V$  는 계통전압을 나타낸다. 위 SOGI를 사용하는 FLL 전달함수는 아래와 같다.

$$E(s) = \frac{\varepsilon}{V}(s) = \frac{s^2 + \omega'^2}{s^2 + k\omega's + \omega'^2} \quad (2)$$

$$Q(s) = \frac{qV'}{V}(s) = \frac{k\omega'^2}{s^2 + k\omega's + \omega'^2}$$

계통주파수를 추종하기 위한 FLL의 경우 식 (1)과 (2)를 사용하여 구성되며 계통 위상각은 SOGI 출력인 식 (2)를 통해 식 (4)와 같이 구성된다.

$$f = -K_s \int \{Q(s) \times E(s)\} \quad (3)$$

$$\theta = \tan^{-1} \frac{v_\beta}{v_\alpha} \quad (4)$$

## 2.2 상태궤환제어기 설계

제안된 전상태궤환 제어기법은 계통 고조파 보상을 위한 공진변수와 시스템 정상상태 오차를 줄이기 위한 적분변수가 추가되며 적분변수와 공진변수의 상태방정식은 아래와 같다.

$$\begin{bmatrix} x_i^q(k+1) \\ x_i^d(k+1) \end{bmatrix} = \mathbf{A}_{ci} \begin{bmatrix} x_i^q(k) \\ x_i^d(k) \end{bmatrix} + \mathbf{B}_{ci} \varepsilon(k) \quad (5)$$

$$\mathbf{A}_{ci} = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}, \quad \mathbf{B}_{ci} = \begin{bmatrix} T_s & 0 \\ 0 & T_s \end{bmatrix}$$

$$\begin{bmatrix} \zeta_{1h}^q(k+1) \\ \zeta_{2h}^q(k+1) \\ \zeta_{1h}^d(k+1) \\ \zeta_{2h}^d(k+1) \end{bmatrix} = \mathbf{A}_{ch} \begin{bmatrix} \zeta_{1h}^q(k) \\ \zeta_{2h}^q(k) \\ \zeta_{1h}^d(k) \\ \zeta_{2h}^d(k) \end{bmatrix} + \mathbf{B}_{ch} \varepsilon(k) \quad h = 6, 12 \quad (6)$$

$$\mathbf{A}_{ch} = \begin{bmatrix} 2\cos(h\omega T_s) & 1 & 0 & 0 \\ -1 & 0 & 0 & 0 \\ 0 & 0 & 2\cos(h\omega T_s) & 1 \\ 0 & 0 & -1 & 0 \end{bmatrix}, \quad \mathbf{B}_{ch} = \begin{bmatrix} \cos(h\omega T_s) & 0 \\ -1 & 0 \\ 0 & \cos(h\omega T_s) \\ 0 & -1 \end{bmatrix}$$

식(5)는 적분변수의 상태방정식이며  $\varepsilon = [e^q \ e^d]^T = \mathbf{r} - \mathbf{C}_d \mathbf{x}$  는 전류 오차 벡터  $\mathbf{r} = [i_2^{q*} \ i_2^{d*}]^T$  은 전류 명령치 벡터를 나타내며 인버터 시스템 방정식과 제어 방정식 결합을 위해 적분, 공진 상태방정식이 결합된 제어 방정식은 다음과 같다.

$$\mathbf{x}_c(k+1) = \mathbf{A}_{au} \mathbf{x}_c(k) + \mathbf{B}_{au} \varepsilon(k) \quad (7)$$

$$\mathbf{A}_{au} = \begin{bmatrix} \mathbf{A}_{ci} & 0 & 0 \\ 0 & \mathbf{A}_{c6} & 0 \\ 0 & 0 & \mathbf{A}_{c12} \end{bmatrix}, \quad \mathbf{B}_{au} = \begin{bmatrix} \mathbf{B}_{ci} \\ \mathbf{B}_{c6} \\ \mathbf{B}_{c12} \end{bmatrix}$$

$\mathbf{x}_c = [\mathbf{x}_1 \ \mathbf{x}_6 \ \mathbf{x}_{12}]^T$  는 적분 변수와 6차 12차 공진 변수를 나타낸다. 인버터 시스템방정식과 적분기와 공진제어기의 상태방정식 (7)을 결합한 전체 폐루프 시스템방정식은 다음과 같다.

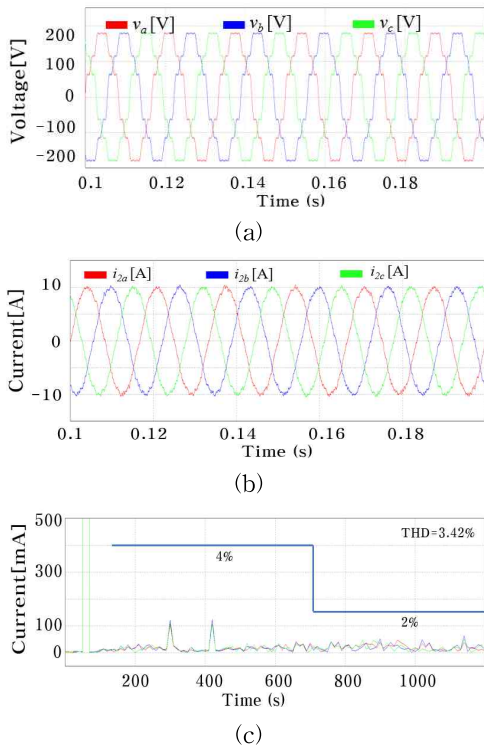
$$\begin{bmatrix} \mathbf{x}(k+1) \\ \mathbf{x}_c(k+1) \end{bmatrix} = \begin{bmatrix} \mathbf{A}_d & 0_{10 \times 2} \\ -\mathbf{B}_{au} \mathbf{C}_d & \mathbf{A}_{au} \end{bmatrix} \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{x}_c(k) \end{bmatrix} + \begin{bmatrix} \mathbf{B}_d \\ 0_{10 \times 2} \end{bmatrix} \mathbf{u}(k) + \begin{bmatrix} \mathbf{D}_d \\ 0_{10 \times 2} \end{bmatrix} \mathbf{e}(k) + \begin{bmatrix} 0_{6 \times 2} \\ \mathbf{B}_{au} \end{bmatrix} \mathbf{r}(k) \quad (8)$$

결합된 시스템 모델을 기반으로 상태궤환 제어기의 입력은 다음과 같이 정의된다.

$$\mathbf{u}(k) = [\mathbf{K}_x \quad \mathbf{K}_c] \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{x}_c(k) \end{bmatrix} \quad (9)$$

### 2.3 시뮬레이션 결과

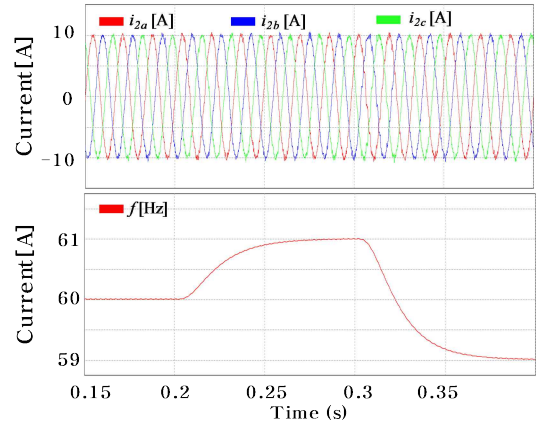
이 장에서는 제안된 제어기를 검증하기 위해 PSIM 소프트웨어 기반 시뮬레이션을 수행한다. <그림3a>는 시뮬레이션 및 실험에 사용된 5, 7, 11, 13차 고조파를 포함하는 3상 계통 전압이며 <그림3b,c>는 계통 측 3상 전류 파형과 a상 전류에 대한 고속 푸리에 변환(FFT) 결과를 보여준다. 시뮬레이션에서 확인할 수 있듯이 왜곡된 계통전압 하에서도 전류의 고조파 왜곡(THD) 값이 3.42%로 제안된 제어기가 LCL 필터의 공진, 계통 전압의 저차 고조파를 효과적으로 억제하는 것을 확인할 수 있다.



[그림 3] 제안된 제어기법의 시뮬레이션 결과

마지막으로 <그림 4>는 DSOGI-FLL의 주파수 응답성을 평가하기 위해 계통주파수가 0.2초와 0.3초에 각각 61, 59Hz로 변동되는 조건하에서 시뮬레이션이 진행되었다. 제안된 DSOGI-FLL 기법이 주파수 변동에도 일정 과도 응답시간 후 빠르게 실제 계통전압 주파수를 추종하는 것을 확인할 수 있

으며 계통 주입전류 또한 높은 품질을 가지는 것을 확인할 수 있다.



[그림 4] 계통 주파수 변동 하에서 제안된 제어기법의 시뮬레이션 결과

### 3. 결론

본 논문은 왜곡계통에서 LCL 필터를 사용하는 3상 계통연계 인버터의 빠른 과도응답 및 고조파 억제를 위해 다중 공진제어 기반 상태궤환 제어기를 설계하였다. 또한, 공진제어기에 사용되는 계통주파수는 DSOGI-FLL기법을 사용하여 계통 주파수 변동에도 높은 인버터 출력전류 품질을 유지하는 것을 시뮬레이션을 통해 검증하였다.

본 연구는 2022년도 산업통상자원부의 재원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구 과제입니다.(No. 20223030020110)  
본 연구는 2021년도 중소벤처기업부의 재원으로 중소기업기술정보진흥원(TIPA)의 지원을 받아 수행한 연구 과제입니다.(No. S3177509)

### 참고문헌

- [1] F. Blaabjerg, R. Teodorescu, M. Liserre, and A. V. Timbus, "Overview of control and grid synchronization for distributed power generation systems," IEEE Trans. Ind. Electron., vol. 53, no. 5, pp. 1398-1409, Oct. 2006.
- [2] I. Akhtar, S. Kirmani and M. Jameel, "Reliability assessment of power system considering the impact of renewable energy sources integration into grid with advanced intelligent strategies," IEEE Access, vol. 9, pp. 32485-32497, Feb. 2021.
- [3] T. V. Tran, S. J. Yoon, and K. H. Kim, "An LQR-based controller design for an LCL-filtered grid-connected inverter in discrete-time state-space under distorted grid environment," MDPI Energies, vol. 11, no. 8, pp. 2062, Aug. 2018.