

# 마이크로스트립 Cross 접합 소자에 대한 등가회로

박정호\*, 문형준\*\*, 이상준\*\*\*, 최민구\*\*\*, 구민석\*\*\*, 임종식\*\*\*, 안달\*\*\*

\*순천향대학교 ICT융합학과, \*\*순천향대학교 전기통신시스템공학과, \*\*\*순천향대학교 전기공학과  
anotool0701@gmail.com

## An Equivalent Circuit for Microstrip Cross Junction Elements

Jeongho Park\*, Hyungzun Mun\*\*, Sangjoon Lee\*\*\*, Mingoo Choi\*\*\*,  
Minseok Gu\*\*\*, Jongsik Lim\*\*\*, and Dal Ahn\*\*\*

\*Dept. of ICT Convergence, Soonchunhyang Univ.

\*\*Dept. of Electrical Communication System Engineering, Soonchunhyang Univ.

\*\*\*Dept. of Electrical Engineering, Soonchunhyang Univ.

### 요약

본 논문에서는 마이크로파 회로 설계에 널리 사용되는 마이크로스트립 크로스(cross) 불연속 소자의 등가회로 추출에 대하여 기술한다. 등가회로를 구하기 위하여 복잡하고 어려운 전자기 방정식이나 수치해석법을 사용하는 대신 전자기 시뮬레이션으로 얻은 S-파라미터와 간단한 회로망 해석법을 사용한다. 단자 선로를 디임베딩하여 불연속 소자만의 특성을 얻은 후, Z-파라미터를 이용한 회로망 해석방법을 통해 등가회로를 추출한다. 등가회로에서 구한 S-파라미터와 전자기 시뮬레이션을 통하여 얻은 특성을 비교하여 제시한 등가회로가 타당함을 보인다.

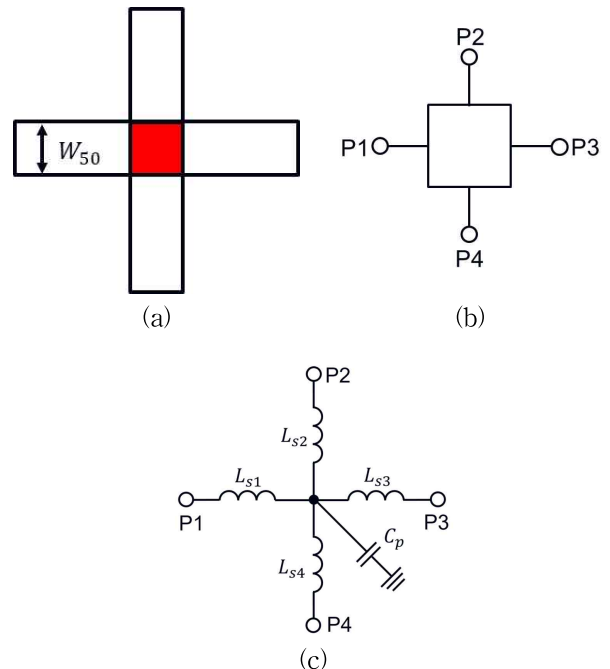
### 1. 서론

마이크로스트립(microstrip) 전송선로 네 개가 연결된 크로스(cross) 불연속 접합(junction) 소자가 마이크로파 대역 회로 설계에 널리 사용된다. 불연속 소자에서 선로의 임피던스에 악영향을 미치는 기생 인덕턴스 및 커패시턴스가 발생한다[1]. 이러한 불연속 소자를 고려하여 회로의 설계를 진행하거나 또는 불연속 소자의 등가회로 특성을 안다면 설계된 초고주파 회로의 신뢰도가 더 높아질 것이다. 본 연구에서는 전자기 시뮬레이션된 S-파라미터를 활용하여 마이크로스트립 Cross-접합 소자의 등가회로를 구하는 방법을 제안한다.

### 2. 본론

[그림 1] (a)는 마이크로스트립 cross-접합 소자이다. 불연속 소자의 경우 필연적으로 기생 인덕턴스와 커패시턴스를 발생시킨다. 여기서 특성 임피던스가 50Ω인 단자 연결 선로를 디임베딩(de-embedding)으로 제거하고 순수한 불연속 소자 부분만 남기면 [그림 1] (b)가 된다. 그리고 불연속 소자에 해당하는 등가회로를 [그림 1] (c)와 같이 제안하였다. 본 연구에서는 불연속 소자의 등가회로에 대하여 간단한 회로망 해석법인 Z-파라미터 분석법을 적용하여 등가 소자값들을

추출하고자 한다[2].



[그림 1] 마이크로스트립 Cross-접합 소자와 등가회로  
(a) Cross-접합소자를 포함한 마이크로스트립 선로 (b)  
디임베딩 된 cross-접합소자 (c) 제안하는 등가회로

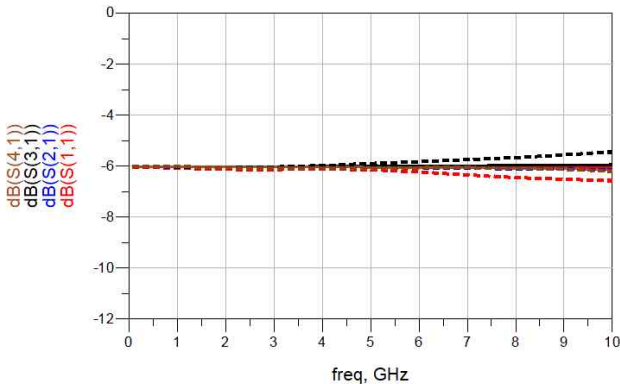
연구를 위하여 유전율(er)이 4.4이고, 두께가 0.8mm인

FR-4 기판을 이용하여 중심주파수 5GHz에서 특성 임피던스가 50Ω인 마이크로스트립 선로를 설계하였다. 이때  $W_{50}$ 은 1.48mm이다. 그리고 [그림 1] (a)처럼 마이크로스트립 선로 및 cross-접합을 구성하고, Ansys社의 전자기 해석 S/W인 HFSS(high frequency structure simulator)로 EM(electromagnetic) 시뮬레이션을 실시하였다. 이후 디임베딩 과정을 거쳐서 cross-접합 부분만의 S-파라미터를 추출하였다[3]. 최종적으로 등가회로에 대한 Z-파라미터 분석을 통하여 [표 1]과 같이 T-접합의 등가회로 소자값을 추출하였다.

[표 1] 추출한 등가회로의 소자 값

$L_{s1}[nH]$	$L_{s2}[nH]$	$L_{s3}[nH]$	$L_{s4}[nH]$	$C_p[pF]$
0.08	0.0496	0.17	0.0487	0.115

추출한 등가회로 소자들을 검증하기 위해 전자기 시뮬레이션을 통해 구한 S-파라미터와 추출한 등가소자의 값을 이용한 회로 시뮬레이션의 S-파라미터를 [그림 2]와 같이 비교하였다. 두 결과가 대체로 유사한 특성을 가지므로 추출한 소자 값이 신뢰할 만한 결과임을 알 수 있다.



[그림 2] S-파라미터 특성비교 (점선 : cross-접합 소자의 EM simulation, 실선 : 등가회로의 회로 시뮬레이션)

### 3. 결 론

본 연구에서는 EM 시뮬레이션을 통하여 마이크로스트립 선로의 T-접합 소자에 대하여 S-파라미터 특성을 얻고, 설정한 등가회로의 Z-파라미터 분석을 통하여 등가회로 소자값을 구하였다. 추출한 T-접합 소자의 등가회로는 회로 시뮬레이션 결과에서도 신뢰할 만한 S-파라미터 특성을 보여주었다. 본 연구의 결과가 다양한 마이크로파 회로를 보다 정확하게 설계하는데 기여할 것으로 기대한다.

### 감사의 글

이 연구는 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원(No. 2022H1D8A3038040)과, 정보통신기획평가원의 ICT혁신인재4.0 사업의 지원(IITP-2023-2020-0-01832)으로 수행되었음.

### 참 고 문 헌

- [1] K. C. Gupta, *Microstrip Line and Slotlines (2/e)*, Artech House Inc, MA, 1996.
- [2] D. M . Pozar, *Microwave Engineering (4/e)*, John Wiley & Sons, NY, 2012.
- [3] D. G. Swanson and W. J. R. Hofer, *Microwave Circuit Modeling Using Electromagnetic Field Simulation*, Artech House Inc, MA, 2003.